

**UNIVERSIDADE FEDERAL DE SANTA CATARINA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA
ELÉTRICA**

Gabriel Tibola

**CONVERTOR CA-CC TRIFÁSICO EM ESTÁGIO ÚNICO COM
ISOLAMENTO EM ALTA FREQUÊNCIA BASEADO NO
CONVERTOR CC-CC SEPIC OPERANDO NO MODO DE
CONDUÇÃO DESCONTÍNUO**

Florianópolis
2013

Gabriel Tibola

**CONVERTOR CA-CC TRIFÁSICO EM ESTÁGIO ÚNICO COM
ISOLAMENTO EM ALTA FREQUÊNCIA BASEADO NO
CONVERTOR CC-CC SEPIC OPERANDO NO MODO DE
CONDUÇÃO DESCONTÍNUO**

Tese submetida ao Programa de
Pós-Graduação em Engenharia Elétrica
da Universidade Federal de Santa Ca-
tarina para a obtenção do Grau de Dou-
tor em Engenharia Elétrica.

Orientador: Prof. Dr. Ing. Ivo Barbi

Florianópolis
2013

Ficha de identificação da obra elaborada pelo autor,
através do Programa de Geração Automática da Biblioteca Universitária da UFSC.

Tibola, Gabriel

Conversor CA-CC trifásico em estágio único com isolamento em alta frequência baseado no conversor CC-CC SEPIC operando no modo de condução descontínuo / Gabriel Tibola ; orientador, Ivo Barbi - Florianópolis, SC, 2013. 239 p.

Tese (doutorado) - Universidade Federal de Santa Catarina, Centro Tecnológico. Programa de Pós-Graduação em Engenharia Elétrica.

Inclui referências

1. Engenharia Elétrica. 2. Eletrônica de potência. 3. Conversor CA-CC trifásico. 4. Conversor SEPIC operando no modo de condução descontínuo. 5. Correção de fator de potência. I. Barbi, Ivo. II. Universidade Federal de Santa Catarina. Programa de Pós-Graduação em Engenharia Elétrica. III. Título.

Gabriel Tibola

**CONVERSOR CA-CC TRIFÁSICO EM ESTÁGIO ÚNICO COM
ISOLAMENTO EM ALTA FREQUÊNCIA BASEADO NO
CONVERSOR CC-CC SEPIC OPERANDO NO MODO DE
CONDUÇÃO DESCONTÍNUO**

Esta Tese foi julgada adequada para obtenção do Título de “Doutor em Engenharia Elétrica”, na área de concentração em Eletrônica de Potência e Acionamento Elétrico, e aprovada em sua forma final pelo Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Santa Catarina.

Florianópolis, 07 de junho de 2013.



Prof. Patrick Kuo Peng, Dr.

Coordenador do Programa de Pós-Graduação em Engenharia Elétrica

Banca Examinadora:




Prof. Ivo Barbi, Dr. Ing.

Orientador

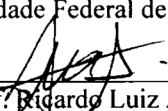
Universidade Federal de Santa Catarina



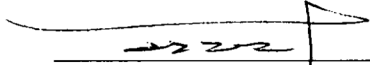
Prof. Carlos Alberto Canesin, Dr.
Universidade Estadual Paulista



Prof. Denizar Cruz Martins, Dr.
Universidade Federal de Santa Catarina



Prof. Ricardo Luiz Alves, Dr.
Instituto Federal de Santa Catarina



Prof. Flávio Alberto Bardemaker Batista, Dr.
Instituto Federal de Santa Catarina

Aos meus pais.

AGRADECIMENTOS

Aos meus pais, Moacir e Mariza, por sempre me darem forças para seguir em frente e apoiarem minhas decisões.

Ao professor Ivo Barbi, primeiramente pela oportunidade de ingressar no doutorado, por sua orientação dedicada ao longo de toda a pesquisa, sempre visando o bom aprendizado, e por todos os bons anos de convivência desde meu ingresso no INEP como bolsista.

Aos demais professores do Instituto de Eletrônica de Potência, pelo ensino, amizade e apoio.

Aos membros da banca examinadora por seus apontamentos e contribuições, cujas análises foram essenciais para o êxito deste trabalho.

A todos os funcionários e técnicos do laboratório que sempre foram muito prestativos, em especial a Antônio Luiz S. Pacheco, pela dedicação e colaboração na elaboração do protótipo.

Aos bons amigos e colegas de trabalho Eloi Agostini Júnior, Gleyson Luiz Piazza e Roberto Francisco Coelho pela ajuda prestada durante toda duração do doutorado e pela parceria em todos os momentos desde os tempos do mestrado. Aos colegas de sala Adriano Ruseler e Antonio José Bento Bottion pela proveitosa convivência durante o doutorado.

A todos os demais companheiros e amigos do INEP que conheci ao longo dos anos, pela convivência, companheirismo, sugestões e pela permanente disponibilidade em compartilhar o conhecimento e a experiência adquirida.

Aos meus amigos Rodrigo H. Machado, Thiago Gasparino, André Metzler, Valéria Feijó, Suelen Cristina Giroto e Cristiano Rauber, por estarem presentes em todos os momentos, sejam eles bons ou ruins. E a todos os outros velhos e bons amigos, de minha infância, colegial e graduação, que de algum modo contribuíram para que eu chegasse até aqui.

E, por fim, ao CNPq e a UFSC pelo incentivo financeiro e estrutura, que sem o quais não seria possível a realização desta pesquisa.

Muito Obrigado!

*"A ciência se compõe
de erros que, por sua
vez, são os passos
até a verdade."*

(Júlio Verne)

Resumo da Tese apresentada à UFSC como parte dos requisitos necessários para a obtenção do grau de Doutor em Engenharia Elétrica.

**CONVERSOR CA-CC TRIFÁSICO EM ESTÁGIO
ÚNICO COM ISOLAMENTO EM ALTA FREQUÊNCIA
BASEADO NO CONVERSOR CC-CC SEPIC
OPERANDO NO MODO DE CONDUÇÃO
DESCONTÍNUO**

Gabriel Tibola

Junho de 2013

Orientador: Prof. Ivo Barbi, Dr. Ing.

Área de concentração: Eletrônica de Potência e Acionamento Elétrico.

Palavras-chave: Conversor SEPIC, conversor CA-CC, modo de condução descontínuo, correção de fator de potência, retificador trifásico.

Número de Páginas: 239

RESUMO: Esta tese apresenta a análise e o projeto de um conversor CA-CC trifásico de alto fator de potência com isolamento em alta frequência em estágio único baseado no conversor CC-CC SEPIC operando no modo de condução descontínuo. O alto fator de potência de entrada é obtido naturalmente ao se garantir o modo de condução descontínuo, dispensando a utilização de sensores e malhas de controle para as correntes de entrada. Para validar o estudo teórico, é apresentada uma especificação de projeto com resultados experimentais de um protótipo de 4 kW de potência, tensão de linha trifásica de 380 V, tensão de saída de 400 V, fator de potência de 0,998, frequência de comutação de 40 kHz e corrente de entrada com distorção harmônica total de 4%. Todas as análises e resultados são obtidos considerando dois moduladores distintos. Adicionalmente, são apresentados resultados experimentais referentes ao controle da tensão de saída e também do estudo da variação topológica com a ligação das saídas do conversor em série.

Abstract of the thesis presented to UFSC as a partial fulfillment of the requirements for the degree of Doctor in Electrical Engineering.

ISOLATED THREE-PHASE HIGH POWER FACTOR RECTIFIER BASED ON THE SEPIC CONVERTER OPERATING IN DISCONTINUOUS CONDUCTION MODE

Gabriel Tibola

June 2013

Advisor: Prof. Ivo Barbi, Dr. Ing.

Area of concentration: Power Electronics and Electrical Drives.

Keywords: SEPIC converter, ac-dc converter, discontinuous conduction mode, power factor correction, three-phase rectifier.

Number of Pages: 239

ABSTRACT: This thesis presents the analysis and design of a three-phase high power factor rectifier, based on the dc-dc single-ended primary-inductor converter (SEPIC) operating in discontinuous conduction mode (DCM), with output voltage regulation and high frequency isolation. The input high power factor is naturally attained through the operational mode without the use of current sensors and a current control loop. To validate the theoretical analysis, a design example and experimental results for a 4 kW, 380 V line-to-line input voltage, 400 V output voltage, 0.998 power factor, 40 kHz switching frequency and 4% input current THD laboratory prototype are presented, considering two distinct modulators. In addition, experimental results for the output voltage closed-loop control are presented and also the mathematical analysis with experimental results for topology with output shunt connection.

LISTA DE FIGURAS

Figura 1.1 – Exemplo de estruturas retificadoras com alto fator de potência com mais de um estágio.	6
Figura 1.2 – Passos para a formação da topologia proposta.	8
Figura 1.3 – Estágio de potência da topologia proposta.	9
Figura 1.4 – Característica de saída.	9
Figura 1.5 – Esquemático e formas de onda do modulador convencional.	10
Figura 1.6 – Esquemático e formas de onda do modulador com portadoras defasadas de 120 graus.	12
Figura 1.7 – Formas de onda das correntes de entrada.	14
Figura 1.8 – Formas de onda de tensão e corrente em uma fase e tensão sobre um dos capacitores SEPIC.	14
Figura 1.9 – Corrente nos diodos de saída e detalhe dessas na alta frequência.	15
Figura 1.10 – Formas de onda das correntes de entrada.	15
Figura 1.11 – Formas de onda de tensão e corrente em uma fase e tensão sobre um dos capacitores SEPIC.	16
Figura 1.12 – Corrente nos diodos de saída e detalhe dessas na alta frequência.	16
Figura 1.13 – Variações topológicas: (A) Conexão Estrela-Paralelo; (B) Conexão Delta-Série; (C) Conexão Delta-Paralelo; (D) Conexão Estrela-Série.	17
Figura 2.1 – Conversor CC-CC SEPIC básico não isolado.	21
Figura 2.2 – Convenções para polaridades das tensões e sentidos das correntes.	22
Figura 2.3 – Circuito equivalente na primeira etapa.	23
Figura 2.4 – Circuito equivalente na segunda etapa.	24
Figura 2.5 – Principais formas de onda de correntes no modo MCC.	25
Figura 2.6 – Principais formas de onda de tensões no modo MCC.	25
Figura 2.7 – Ganho estático do conversor SEPIC no MCC.	26
Figura 2.8 – Circuito equivalente da terceira etapa no MCD.	27
Figura 2.9 – Principais formas de onda de correntes no modo MCD.	27
Figura 2.10 – Principais formas de onda de tensões no modo MCD.	28
Figura 2.11 – Correntes nos indutores de entrada e saída.	28
Figura 2.12 – Forma de onda de corrente no capacitor.	29
Figura 2.13 – Ondulação da tensão no capacitor SEPIC.	32
Figura 2.14 – Ondulação de tensão no capacitor de saída.	34
Figura 2.15 – Característica estática para o modo MCD.	38
Figura 2.16 – Característica externa.	39
Figura 2.17 – Retificador SEPIC monofásico.	40
Figura 2.18 – Circuito simplificado para obtenção do capacitor de saída.	45
Figura 3.1 – Estrutura trifásica para análise.	49
Figura 3.2 – Tensões de entrada e identificação dos setores.	50
Figura 3.3 – Principais formas de onda das correntes.	51
Figura 3.4 – Funcionamento do circuito na primeira etapa de operação.	52
Figura 3.5 – Circuito equivalente da primeira etapa.	53
Figura 3.6 – Funcionamento do circuito na segunda etapa de operação.	56
Figura 3.7 – Circuito equivalente na segunda etapa de operação.	56

Figura 3.8 – Funcionamento do circuito na terceira etapa de operação.	58
Figura 3.9 – Circuito equivalente na terceira etapa de operação.	59
Figura 3.10 – Funcionamento do circuito na quarta etapa de operação.	61
Figura 3.11 – Circuito equivalente na quarta etapa de operação.	61
Figura 3.12 – Funcionamento do circuito na quinta etapa de operação.	63
Figura 3.13 – Circuito equivalente na quinta etapa de operação.	63
Figura 3.14 – Formas de onda das tensões nos indutores de entrada.	64
Figura 3.15 – Formas de onda das tensões nos indutores de saída.	64
Figura 3.16 – Nomenclatura utilizada para resolução do sistema.	65
Figura 3.17 – Correntes nos indutores de entrada.	66
Figura 3.18 – Correntes nos indutores de saída.	66
Figura 3.19 – Correntes nos capacitores SEPIC.	70
Figura 3.20 – Formas de ondas das correntes nos interruptores, diodos de saída e corrente na saída.	78
Figura 3.21 – Formas de ondas das correntes nos diodos de saída, corrente e tensão no capacitor de saída.	82
Figura 4.1 – Característica externa.	92
Figura 4.2 – Circuito elétrico equivalente de um transformador de dois enrolamentos.	97
Figura 4.3 – Campo da indutância de dispersão.	98
Figura 4.4 – Escolha do núcleo e bobinagem para redução de L_d	99
Figura 4.5 – Circuito de simulação.	100
Figura 4.6 – (A) Tensão e corrente em um dos interruptores. (B) Tensão e corrente em um dos diodos de saída.	100
Figura 4.7 – (A) Tensão e corrente no primário de um dos transformadores. (B) Corrente no primário juntamente com corrente no indutor de saída (magnetizante do transformador).	101
Figura 4.8 – (A) Tensão em um dos capacitores SEPIC juntamente com tensão de fase do mesmo módulo. (B) Detalhes da tensão no capacitor SEPIC (ondulação e passagem por zero).	102
Figura 4.9 – (A) Correntes nos diodos de saída e corrente de saída não filtrada. (B) Detalhes, na alta frequência, das correntes nos diodos de saída, corrente de saída não filtrada juntamente com pulsos de comando.	102
Figura 4.10 – (A) Correntes na entrada e detalhe da ondulação em uma delas. (B) Tensão e corrente em uma das fases.	103
Figura 4.11 – (A) Tensão e corrente na saída. (B) Detalhe das ondulações de tensão e corrente na saída.	103
Figura 4.12 – Topologia proposta com inserção de um circuito de grameamento passivo dissipativo.	106
Figura 4.13 – Protótipo implementado.	107
Figura 4.14 – Pulsos de comando (10 V/div) entre base e emissor de um dos interruptores (IGBTs).	107
Figura 4.15 – (A) Formas de onda de tensão (500 V/div) e corrente (20 A/div) em um dos interruptores. (B) Detalhe durante a comutação para tensão (200 V/div) e corrente (10 A/div) nesse interruptor.	108

Figura 4.16 – (A) Formas de onda de tensão (500 V/div) e corrente (20 A/div) em um dos diodos de saída. (B) Detalhe durante a comutação para tensão (200 V/div) e corrente (10 A/div) nesse diodo.	108
Figura 4.17 – Forma de onda da corrente (5 A/div) em um dos diodos da ponte retificadora de entrada de um dos módulos.	108
Figura 4.18 – (A) Formas de onda de tensão (500 V/div) e corrente (20 A/div) no primário de um dos transformadores. (B) Correntes (10 A/div) na magnetizante e no primário desse transformador.	109
Figura 4.19 – (A) Tensão em um capacitor SEPIC (200 V/div) juntamente com a tensão de fase correspondente no mesmo módulo (200 V/div). (B) Detalhe da ondulação de tensão (200 V/div) nesse capacitor.	109
Figura 4.20 – Correntes nos diodos de saída (20 A/div) juntamente com a corrente de saída não filtrada (20 A/div) e tensão base-emissor (50 V/div) de um dos IGBTs.	110
Figura 4.21 – (A) Correntes (5 A/div) nos indutores de entrada. (B) Detalhe da ondulação de corrente (5 A/div) em um dos indutores de entrada. (C) Tensão (200 V/div) em uma fase e corrente (10 A/div) na mesma fase/linha. (D) Espectro harmônico das correntes de entrada em relação à fundamental.	111
Figura 4.22 – Comparação do valor eficaz dos 13 primeiros harmônicos com os limites estabelecidos pela normal IEC 61000-3-2.	112
Figura 4.23 – Tensão (200 V/div), corrente (10 A/div) e potência (1 kW/div) na saída do conversor.	112
Figura 4.24 – Curva de rendimento.	113
Figura 5.1 – Principais formas de onda do sistema com modulador trifásico operando no modo 1.	117
Figura 5.2 – Principais formas de onda do sistema com modulador trifásico operando no modo 2.	119
Figura 5.3 – Funcionamento do circuito na primeira etapa do modo 1.	120
Figura 5.4 – Circuito equivalente da primeira etapa de operação do modo 1.	121
Figura 5.5 – Funcionamento do circuito na segunda etapa do modo 1.	123
Figura 5.6 – Circuito equivalente da segunda etapa de operação do modo 1.	124
Figura 5.7 – Circuito equivalente da quarta etapa de operação do modo 1.	125
Figura 5.8 – Circuito equivalente da sétima etapa de operação do modo 1.	127
Figura 5.9 – Circuito equivalente da oitava etapa de operação do modo 1.	128
Figura 5.10 – Funcionamento do circuito na sexta etapa do modo 2.	134
Figura 5.11 – Circuito equivalente da sexta etapa de operação do modo 2.	135
Figura 5.12 – Modulador trifásico utilizado na simulação.	141
Figura 5.13 – (A) Correntes na entrada e detalhe da ondulação em uma delas. (B) Tensão e corrente em uma das fases.	142
Figura 5.14 – (A) Correntes nos diodos de saída juntamente com a corrente de saída não filtrada. (B) Detalhes em alta frequência.	142
Figura 5.15 – Pulsos de comando (10 V/div) entre base e emissor de um dos interruptores (IGBTs).	143
Figura 5.16 – Correntes nos diodos de saída (20 A/div) juntamente com a corrente de saída não filtrada (20 A/div).	143
Figura 5.17 – (A) Correntes (5 A/div) nos indutores de entrada. (B) Detalhe da ondulação de corrente (5 A/div) em um dos indutores de entrada. (C) Tensão (200	

V/div) em uma fase e corrente (10 A/div) na mesma fase/linha. (D) Espectro harmônico das correntes de entrada em relação à fundamental.	144
Figura 5.18 – Tensão (200 V/div), corrente (10 A/div) e potência (1 kW/div) na saída do conversor.	145
Figura 5.19 – Rendimento versus potência para os dois tipos de modulação.	146
Figura 6.1 – Diagrama de blocos da estratégia de controle proposta.	149
Figura 6.2 – Modelo para obtenção da planta de tensão.	150
Figura 6.3 – Modelo simplificado para obtenção da planta de tensão.	150
Figura 6.4 – Diagrama de módulo de $H(f)$	152
Figura 6.5 – Resposta da tensão de saída a um degrau de 0,5% de razão cíclica: simulação e modelo.	154
Figura 6.6 – Estrutura do compensador PI com filtro escolhido.	154
Figura 6.7 – Compensador PI com filtro simplificado para análise matemática. ...	155
Figura 6.8 – Diagrama assintótico de $C(s)$	157
Figura 6.9 – Produção dos pulsos PWM no (A) modulador convencional e (B) modulador trifásico.	158
Figura 6.10 – Sensor de tensão utilizado.	159
Figura 6.11 – Estágio de controle e modulação simulado.	162
Figura 6.12 – (A) Tensão de saída e corrente em uma das fases juntamente com a corrente de saída para perturbação de carga de 50 para 100%. (B) Detalhe do sobressinal da tensão de saída ao sofrer a perturbação.	162
Figura 6.13 – Corrente em uma das fases (10 A/div), tensão (100 V/div) e corrente (10 A/div) na saída. Resultados obtidos em malha fechada para degrau de carga de 50 para 100%. Utilizando modulador trifásico (A) e modulador convencional (B).	163
Figura 7.1 – Ligação Delta-Paralelo.	166
Figura 7.2 – Ligação série na saída.	167
Figura 7.3 – Esquemático simplificado da ligação série na saída.	169
Figura 7.4 – Protótipo modificado para ligação série na saída.	169
Figura 7.5 – Tensão (500 V/div) e corrente (2 A/div) na saída do conversor.	170
Figura 7.6 – Tensões (200 V/div) nos capacitores de saída.	170
Figura 7.7 – Correntes (5 A/div) na entrada. (A) Sistema operando sem defasagem e (B) com defasagem.	170
Figura 7.8 – (A) Tensão (200 V/div) e corrente (10 A/div) em uma fase. (B) Espectro harmônico da corrente de entrada em relação à fundamental.	171
Figura 7.9 – Ligação Delta-Série.	173
Figura 7.10 – Estágio de potência da topologia proposta utilizando simetria dos capacitores SEPIC.	174
Figura 7.11 – Indicação da tensão de modo comum no circuito com entrada em estrela.	175
Figura 7.12 – (A) Tensões de modo comum com modulador convencional e trifásico. (B) Detalhe da alta frequência.	175
Figura 7.13 – Espectro harmônico da tensão de modo comum. (A) Com modulador convencional e (B) com modulador trifásico.	176
Figura 7.14 – (A) Tensão de modo comum (200 V/div) utilizando modulador convencional. (B) Detalhe.	176

Figura 7.15 – (A) Tensão de modo comum (200 V/div) utilizando modulador trifásico. (B) Detalhe.	177
Figura 7.16 – Acoplamento dos indutores de entrada.....	177
Figura 7.17 – Circuito do grampeador passivo dissipativo utilizado.	178
Figura 7.18 – Circuito do grampeador passivo regenerativo sugerido.	179
Figura 7.19 – Formas de onda idealizadas do funcionamento com grampeador passivo regenerativo.....	180

LISTA DE TABELAS

Tabela 3.1 – Sistema linearmente independente a ser resolvido.....	73
Tabela 4.1 – Especificação exemplo.	92
Tabela 4.2 – Limites de tensão e corrente nos componentes semicondutores.	105
Tabela 4.3 – Dados dos ensaios dos elementos magnéticos.	105
Tabela 4.4 – Levantamento teórico aproximado das principais perdas.	113

LISTA DE SÍMBOLOS

Acrônimos e Abreviaturas

Símbolo	Significado
CA	Corrente Alternada
CC	Corrente Contínua
PWM	<i>Pulse Width Modulation</i>
MCC	Modo de Condução Contínuo
MCD	Modo de Condução Descontínuo
SEPIC	<i>Single-Ended Primary Inductance Converter</i>
UPS	<i>Uninterruptible Power Supply</i>
<i>rms</i>	<i>Root Mean Square</i>
PFC	<i>Power Factor Correction</i>
EMI	<i>Electromagnetic Interference</i>
FP	Fator de Potência
DHT	Distorção Harmônica Total
IEEE	<i>Institute of Electrical and Electronic Engineers</i>
IGBT	<i>Insulated Gate Bipolar Transistor</i>
FTMA	Função de Transferência de Malha Fechada
FTLAc	Função de Transferência de Laço Aberto compensado
IEC	<i>International Electrotechnical Commission</i>

Unidades

Grandeza	Unidade	Símbolo
Corrente elétrica	Ampère	A
Tensão elétrica	Volt	V
Comprimento	Metro	m
Potência	Watt	W
Tempo	Segundo	s
Temperatura	Grau Celsius	°C
Resistência	Ohm	Ω
Indutância	Henry	H
Capacitância	Farad	F
Ângulo	Radiano	rad
Frequência elétrica	Hertz	Hz
Energia	Joule	J

Prefixos

Símbolo	Significado
kilo(k)	10^3
mili (m)	10^{-3}
micro (μ)	10^{-6}
nano (n)	10^{-9}
pico (p)	10^{-12}

Símbolos Adotados nos Equacionamentos e para Referenciar os Elementos dos Circuitos

Símbolo	Significado	Unidade
V_i	Tensão de entrada	V
L_i	Indutância de entrada	H
L_o	Indutância de saída	H
S	Interruptor SEPIC	
C_s	Capacitor SEPIC	F
T	Transformador SEPIC	
D_s	Diodo SEPIC	
C_o	Capacitor de saída	F
R_o	Resistor de saída	Ω
V_o	Tensão de saída	V
$V_x, x=1, 2, 3$	Tensão de entrada da fase x	V
$L_{ix}, x=1, 2, 3$	Indutância de entrada do módulo x	H
$L_{ox}, x=1, 2, 3$	Indutância de saída do módulo x	H
$C_{sx}, x=1, 2, \dots, 6$	Capacitância do capacitor SEPIC x	F
$S_x, x=1, 2, 3$	Interruptor do módulo x	
$D_x, x=1, 2, 3$	Diodo de saída do módulo x	
$i_{ix}, x=1, 2, 3$	Corrente de entrada da fase x	A
$b_x, x=1, 2, 3$	Base do interruptor x	
G	Ganho	
D	Razão cíclica	
γ	Valor médio da corrente de saída parametrizada	
V_e	Tensão de comparação	V
V_{sr}	Tensão da onda dente de serra	V
$V_{srx}, x=1, 2, 3$	Tensão da onda dente de serra x	V
V_b	Tensão de gatilho	V
$V_{bx}, x=1, 2, 3$	Tensão de gatilho do interruptor x	V
t_a	Tempo de não condução	s
t_c	Tempo de condução	s
T_s	Período de comutação	s
f_s	Frequência de comutação	Hz
ϕ	Ângulo de defasagem	rad
T_r	Período da fonte CA de entrada	s
f_r	Frequência da fonte CA de entrada	Hz
i_o	Corrente de saída	A
$i_{Dx}, x=1, 2, 3$	Corrente no diodo de saída x	A
i_{Li}	Corrente no indutor de entrada	A
i_{Lo}	Corrente no indutor de saída	A
V_{Cs}	Tensão no capacitor SEPIC	V
V_{Ds}	Tensão no diodo de saída	V
V_{Li}	Tensão no indutor de entrada	V
V_{Lo}	Tensão no indutor de saída	V
t	Tempo	s
I_{Limax}	Valor máximo da corrente no indutor de entrada	A

I_{Lomax}	Valor máximo da corrente no indutor de saída	A
$I_{Li(0)}$	Valor mínimo da corrente no indutor de entrada	A
$I_{Lo(0)}$	Valor mínimo da corrente no indutor de saída	A
i_{Ds}	Corrente no diodo de saída	A
i_S	Corrente no interruptor	A
G_{MCC}	Ganho no MCC	
G_{MCD}	Ganho no MCD	
E_i	Energia de entrada	J
E_o	Energia de saída	J
P_i	Potência de entrada	W
P_o	Potência de saída	W
I_{Limed}	Valor médio da corrente no indutor de entrada	A
I_{Lomed}	Valor médio da corrente no indutor de saída	A
$\Delta t_x, x=1,2,\dots,5$	Intervalo de tempo da etapa x	s
$I_{xy}, x=1, 2,3$ e $y=1, 2,\dots, 5$	Corrente no indutor de entrada x no final da etapa y	A
$I_{pz}, z=1, 2,3$	Corrente no indutor de saída z no final da primeira etapa	A
I_{Csmcd}	valor médio da corrente no capacitor SEPIC	A
ΔI_{Li}	Ondulação de corrente no indutor de entrada	A
ΔI_{Lo}	Ondulação de corrente no indutor de saída	A
i_{Cs}	Corrente no capacitor SEPIC	A
V_{Csmax}	Valor máximo de tensão no capacitor SEPIC	V
V_{Csmin}	Valor mínimo de tensão no capacitor SEPIC	V
ΔV_{Cs}	Ondulação de tensão no capacitor SEPIC	V
Δt_{Cs}	Tempo de carga máxima do capacitor SEPIC	s
ΔV_{Co}	Ondulação de tensão no capacitor de saída	V
Δt_{Co}	Tempo de a carga máxima do capacitor de saída	s
t_{hut}	Tempo de <i>hold-up-time</i>	s
I_{Smed}	Valor médio da corrente no interruptor	A
I_{Dsmed}	Valor médio da corrente no diodo de saída	A
I_o	Valor médio da corrente de saída	A
R_{eq}	Resistência equivalente	Ω
Z_{eq}	Impedância equivalente	Ω
L_{eq}	Indutância equivalente	H
X_{Co}	Impedância do capacitor de saída	W
i_{Co}	Corrente no capacitor de saída	A
I_{Cop}	Valor de pico da corrente no capacitor de saída	A
V_{Cop}	Valor de pico da tensão no capacitor de saída	V
I_{Csef_BF}	Valor eficaz da corrente no capacitor SEPIC	A
I_{Csef_AF}	Valor eficaz da corrente no capacitor SEPIC (somente alta frequência)	A
I_{Coef}	Valor eficaz da corrente no capacitor de saída	A
$V_{BEo}, x=1,2,3$	Tensão entre base e emissor do IGBT do módulo x	V
η	Rendimento	
D_{max}	Razão cíclica máxima	

R_{oc}	Resistência crítica	Ω
k_s	Parâmetro de ganho no MCD	
ϕ_s	Ângulo de inclinação da reta de ganho	rad
γ_{cr}	Valor médio da corrente de saída parametrizada crítica	
V_p	Valor da tensão de pico de entrada	V
θ	Ângulo da tensão de entrada	rad
ΔI_{Limax}	Ondulação máxima de corrente no indutor de entrada	A
ΔI_{Lomax}	Ondulação máxima de corrente no indutor de saída	A
$i_x, x=1, 2, 3$	Corrente na fase x	A
$i_{Lix}, x=1, 2, 3$	Corrente no indutor de entrada x	A
$i_{Lox}, x=1, 2, 3$	Corrente no indutor de saída x	A
$V_{Lix}, x=1, 2, 3$	Tensão no indutor de entrada x	V
$V_{Lox}, x=1, 2, 3$	Tensão no indutor de saída x	V
$i_{ox}, x=1, 2, 3$	Corrente na saída do módulo x	A
$V_{ox}, x=1, 2, 3$	Tensão na saída do módulo x	V
$V_{Sx}, x=1, 2, 3$	Tensão no interruptor x	V
$V_{Cxx}, x=1, 2, 3$	Tensão no capacitor SEPIC x	V
$A_x, x=1, 2, \dots, 5$	Coefficientes da matriz incógnita	
$B_x, x=1, 2, \dots, 8$	Coefficientes da matriz resposta	
ΔI_{Li1}	Ondulação de corrente no indutor de entrada 1	A
ΔI_{Lo1}	Ondulação de corrente no indutor de saída 1	A
I_{Smed1}	Valor médio da corrente no interruptor 1	A
I_{Dmed1}	Valor médio da corrente no diodo de saída 1	A
I_{Sef1}	Valor eficaz da corrente no interruptor 1	A
I_{Dsef1}	Valor eficaz da corrente no diodo de saída 1	A
I_{Sef}	Valor eficaz da corrente no interruptor	A
I_{Dsef}	Valor eficaz da corrente no diodo de saída	A
$E_{ix}, x=1, 2, 3$	Energia de entrada do módulo x	J
$E_{ox}, x=1, 2, 3$	Energia de saída do módulo x	J
G_{max}	Ganho máximo	
G_{min}	Ganho mínimo	
G_{nom}	Ganho nominal	
$D_{maxGmax}$	Razão cíclica máxima para ganho mínimo	
$D_{maxGnom}$	Razão cíclica máxima para ganho nominal	
$D_{maxGmin}$	Razão cíclica máxima para ganho máximo	
D_{maxPro}	Razão cíclica máxima para ganho projeto	
n	Relação de transformação	
V_{Lrms}	Valor eficaz da tensão de linha	V
V_{omax}	Tensão máxima na saída	V
V_{pmax}	Tensão de pico de entrada máxima	V
V_{pmin}	Tensão de pico de entrada mínima	V
I_{omax}	Valor máximo da corrente da saída	A
I_{ip}	Valor máximo da corrente de entrada	A
$P_{3\phi}$	Potência de entrada trifásica	W

r_{pri}	Resistência série do primário	Ω
r_{sec}	Resistência série do secundário	Ω
i_{pri}	Corrente no primário	A
L_d	Indutância de dispersão	H
L_{dpri}	Indutância de dispersão referida ao primário	H
L_{dsec}	Indutância de dispersão referida ao secundário	H
L_m	Indutância magnetizante	H
A_e	Área da secção transversal do núcleo	m ²
l	Comprimento da secção transversal do núcleo	m
N	Número de espiras	
N_{pri}	Número de espiras do primário	
N_{sec}	Número de espiras do secundário	
V_{Smax}	Tensão máxima em um interruptor	V
V_{Dsmax}	Tensão máxima em um diodo de saída	V
$H(s)$	Planta de tensão do conversor trifásico	
$C(s)$	Planta do controlador PI com filtro	
V_{ref}	Tensão de referência	V
ε_{nc}	Erro de tensão não compensado	V
ε_c	Erro de tensão compensado	V
K_{PWM}	Ganho do modular PWM	V ⁻¹
K_{Vo}	Ganho do sensor de Tensão	
K	Ganho da planta de tensão do conversor trifásico	V
V_{tp}	Valor de pico da tensão da onda dente de serra (portadora)	V
f_{cs}	Frequência de corte do sensor de tensão	Hz
f_c	Frequência de cruzamento do compensador de tensão	Hz
ω_z	Frequência do zero do compensador	rad
ω_p	Frequência do polo do compensador	rad
f_z	Frequência do zero do compensador	Hz
f_p	Frequência do polo do compensador	Hz
V_{om}	Tensão medida no sensor de tensão	V
K_c	Ganho do compensador de tensão	
G_{fp}	Ganho de faixa plana do compensador	
V_{sr}	Tensão da onda dente de serra (portadora)	V
R_l	Resistor do compensador de tensão	Ω
$R_{fx}, x=1,2$	Resistores do compensador de tensão	Ω
$C_{fx}, x=1,2$	Capacitores do compensador de tensão	F
C_{sv}	Capacitor de filtragem do sensor de tensão	F
$C_{ox}, x=1,2,3$	Capacitor de saída do módulo x (associação série)	F
$V_{ox}, x=1,2,3$	Tensão de saída do módulo x (associação série)	V
$D_{gx}, x=1,2,3$	Diodo de grampeamento do módulo x	
$C_{gx}, x=1,2,3$	Capacitor de grampeamento do módulo x	F
$R_{gx}, x=1,2,3$	Resistor de grampeamento do módulo x	Ω
V_{com}	Tensão de modo comum	V
V_{comp}	Valor de pico da tensão de modo comum	V

V_{comef}	Valor eficaz da tensão de modo comum	V
$D_{cx}, x=1,2$	Diodo x do circuito de grampeamento regenerativo	
$L_{cx}, x=1,2$	Indutor x do circuito de grampeamento regenerativo	H
$C_{cx}, x=1,2$	Capacitor x do circuito de grampeamento regenerativo	F
i_{Dg}	Corrente no diodo D_g do circuito de grampeamento regenerativo	A
$i_{Dcx}, x=1,2$	Corrente no diodo x do circuito de grampeamento regenerativo	A
$\Delta t_{gx}, x=1,2,3$	Intervalos de tempos envolvidos nas etapas do circuito com grampeamento regenerativo	s
V_{gmax}	Valor máximo da tensão de grampeamento	V
I_{gp}	Valor de pico da corrente no diodo de grampeamento D_g	A
$V_{Ccx}, x=1,2$	Tensão no capacitor x do circuito de grampeamento regenerativo	V

INTRODUÇÃO GERAL E ORGANIZAÇÃO DO TRABALHO	1
CAPÍTULO 1	3
REVISÃO BIBLIOGRÁFICA	
1.1 Introdução	3
1.2 Classificação das estruturas retificadoras trifásicas	4
1.3 Topologia proposta	7
1.3.1 Modulação	10
1.4 Verificação da topologia proposta	12
1.4.1 Funcionamento com modulador clássico	13
1.4.2 Funcionamento com modulador trifásico	15
1.4.3 Variações topológicas	17
1.4.4 Vantagens do emprego do conversor SEPIC Trifásico	18
1.4.5 Vantagens da solução proposta em relação às já publicadas	18
1.4.6 Desvantagens	19
1.4.7 Aplicações	19
1.5 Conclusão	19
CAPÍTULO 2	21
CONVERSOR SEPIC CC-CC	
2.1 Introdução	21
2.2 Modo de condução contínuo	22
2.2.1 Primeira etapa	23
2.2.2 Segunda etapa	23
2.2.3 Formas de onda	24
2.2.4 Característica estática	25
2.3 Modo de condução descontínuo	26
2.3.1 Formas de onda	27
2.3.2 Equacionamento	28
2.3.3 Ondulação de corrente nos indutores	31
2.3.4 Ondulação da tensão no capacitor SEPIC	31
2.3.5 Ondulação da tensão no capacitor de saída	33
2.3.6 Valor médio das correntes nos indutores	34
2.3.7 Valor médio da corrente no interruptor	35
2.3.8 Valor médio da corrente no diodo	35
2.3.9 Característica estática	35
2.3.10 Característica de saída	38
2.4 Retificador SEPIC monofásico	40

2.4.1	Ondulações de corrente nos indutores.....	41
2.4.2	Valor médio da corrente no interruptor.....	41
2.4.3	Valor médio da corrente no indutor de saída.....	42
2.4.4	Análise dos ganhos e características de saída.....	42
2.4.5	Impedância de entrada.....	44
2.4.6	Ondulação de tensão no capacitor SEPIC.....	44
2.4.7	Ondulação de tensão no capacitor de saída.....	44
2.5	Conclusão.....	47
CAPÍTULO 3	49
ANÁLISE MATEMÁTICA DA TOPOLOGIA TRIFÁSICA		
3.1	Introdução.....	49
3.2	Etapas de operação.....	50
3.2.1	Primeira etapa.....	51
3.2.2	Segunda Etapa.....	55
3.2.3	Terceira Etapa.....	58
3.2.4	Quarta Etapa.....	60
3.2.5	Quinta Etapa.....	62
3.3	Equacionamento.....	65
3.3.1	Obtenção das expressões dos intervalos de tempo.....	71
3.3.2	Resolução do sistema linear de equações.....	72
3.3.3	Ondulação de corrente nos indutores de entrada.....	76
3.3.4	Ondulação de corrente nos indutores de saída.....	77
3.3.5	Valor médio da corrente nos interruptores.....	78
3.3.6	Valor eficaz da corrente nos interruptores.....	79
3.3.7	Valor médio da corrente nos diodos de saída.....	79
3.3.8	Valor eficaz da corrente nos diodos de saída.....	81
3.3.9	Ondulação de tensão nos capacitores SEPIC.....	81
3.3.10	Ondulação de tensão no capacitor de saída.....	81
3.3.11	Valor eficaz da corrente nos capacitores SEPIC.....	84
3.3.12	Valor eficaz da corrente no capacitor de saída.....	85
3.3.13	Valor médio da corrente de carga.....	85
3.4	Característica estática e de carga.....	86
3.5	Impedância de entrada.....	89
3.6	Conclusão.....	90
CAPÍTULO 4	91
PROJETO, SIMULAÇÃO E EXPERIMENTAÇÃO		
4.1	Introdução.....	91
4.2	Especificações e parâmetros.....	91
4.2.1	Escolha da relação de transformação.....	92
4.2.2	Escolha da razão cíclica máxima de projeto.....	93
4.2.3	Escolha da Indutância de entrada.....	94

4.2.4	Escolha da Indutância de saída	95
4.2.5	Escolha dos capacitores SEPIC	95
4.2.6	Escolha do capacitor de saída	96
4.2.7	Escolha dos semicondutores	96
4.3	Projeto do transformador (Indutor acoplado).....	96
4.3.1	Análise dos efeitos da indutância de dispersão	96
4.3.2	Aspectos construtivos dos transformadores	97
4.4	Resultados de simulação em potência nominal.....	99
4.5	Resultados de simulação empregados na escolha dos componentes reais	104
4.6	Resultados experimentais em potência nominal.....	106
4.7	Rendimento e levantamento de perdas.....	112
4.8	Conclusão.....	114
CAPÍTULO 5	115
ANÁLISE MATEMÁTICA E RESULTADOS EXPERIMENTAIS UTILIZANDO MODULADOR TRIFÁSICO		
5.1	Introdução	115
5.2	Modos de operação	115
5.3	Equacionamento do modo 1	120
5.3.1	Etapas de operação	120
5.3.2	Obtenção dos tempos	129
5.3.3	Resolução do sistema de equações.....	131
5.3.4	Valor médio da corrente nos diodos de saída.....	133
5.4	Equacionamento do modo 2	134
5.4.1	Etapas de operação	134
5.4.2	Obtenção dos tempos	136
5.4.3	Resolução do sistema linear de equações.....	137
5.4.4	Valor médio da corrente nos diodos de saída.....	138
5.5	Valor médio da corrente de carga	139
5.6	Esforços sobre os componentes	140
5.7	Projeto, simulação e resultados experimentais	141
5.8	Conclusão.....	146
CAPÍTULO 6	149
MODELAGEM, CONTROLE E RESULTADOS EXPERIMENTAIS EM MALHA FECHADA		
6.1	Introdução	149
6.2	Obtenção da planta de tensão $H(s)$.....	149
6.2.1	Validação do modelo da planta de tensão	152
6.3	Definição do controlador	154

6.4	Ganho do modulador PWM	158
6.5	Ganho do sensor de tensão.....	159
6.6	Ajuste dos parâmetros de $C(s)$	160
6.7	Resultados de simulação	161
6.8	Implementação prática e resultados experimentais.....	162
6.9	Conclusão	163

CAPÍTULO 7	165
------------------	-----

ESTUDOS COMPLEMENTARES

7.1	Introdução.....	165
7.2	Ligação da entrada em delta	165
7.2.1	Equacionamento.....	166
7.3	Ligação série na saída	166
7.3.1	Equacionamento.....	167
7.3.2	Resultados Experimentais	168
7.3.3	Estudo do desbalanço das tensões de saída	171
7.4	Ligação delta na entrada e série na saída	173
7.5	Avaliação do circuito utilizando simetria	173
7.6	Avaliação da tensão de modo comum	174
7.7	Acoplamento dos indutores	177
7.8	Estudo do circuito de grampeamento	178
7.8.1	Funcionamento básico do grampeador regenerativo	179
7.9	Publicações e sugestões de trabalhos Futuros	181
7.10	Conclusão	182

CONCLUSÃO GERAL	183
-----------------------	-----

REFERÊNCIAS BIBLIOGRÁFICAS	185
----------------------------------	-----

APÊNDICE A.....	189
-----------------	-----

PLANILHA DE CÁLCULO DO CONVERSOR SEPIC TRIFÁSICO

APÊNDICE B.....	199
-----------------	-----

ESQUEMÁTICO DE PROJETO

APÊNDICE C.....	205
-----------------	-----

LISTA DE COMPONENTES

APÊNDICE D.....	207
-----------------	-----

CÁLCULO DAS PERDAS E CÁLCULO TÉRMICO

APÊNDICE E.....	211
-----------------	-----

RESOLUÇÃO DO SISTEMA DE EQUAÇÕES PARA OPERAÇÃO COM MODULADOR TRIFÁSICO NO MODO 1

APÊNDICE F	217
------------------	-----

**RESOLUÇÃO DO SISTEMA DE EQUAÇÕES PARA OPERAÇÃO COM
MODULADOR TRIFÁSICO NO MODO 2**

APÊNDICE G	223
------------------	-----

CÓDIGO FONTE

APÊNDICE H	227
------------------	-----

PROJETO DO COMPENSADOR DE TENSÃO DA SAÍDA

APÊNDICE I	231
------------------	-----

PUBLICAÇÃO EM PERIÓDICO

INTRODUÇÃO GERAL E ORGANIZAÇÃO DO TRABALHO

A pesar do fornecimento atual de energia ser, em grande parte, feito em corrente alternada, há um crescente número de cargas que necessitam de um ou mais barramentos de tensão contínua ou, até mesmo, tensões alternadas em níveis de tensão e frequência distintos dos da rede.

No caso das cargas alimentadas exclusivamente em tensão contínua, há necessidade do emprego de retificadores – monofásicos ou trifásicos, dependendo da aplicação e nível de potência – como bloco de interface entre a rede e a referida carga.

Dentre os retificadores trifásicos, que vão dos mais simples, retificação a diodos, até os modernos retificadores PWM, várias são as topologias conhecidas, cada uma com suas características próprias, vantagens e desvantagens. A combinação em um único estágio da retificação e do bloco de processamento das correntes de entrada e tensões de saída constituem os conversores CA-CC.

A preocupação, nos últimos anos, em manter correntes e tensões de acordo com as normas exigidas pelas concessionárias e clientes fez com que diversos conceitos e topologias de conversores CA-CC trifásicos fossem desenvolvidas.

Na tentativa de propor uma solução atrativa, principalmente do ponto de vista das correntes de entrada, esta pesquisa focou-se no estudo, análise matemática, simulação e experimentação de um conversor CA-CC trifásico de alto fator de potência, tensão de saída regulada e isolamento em alta frequência em estágio único. Tal conversor possui como principal novidade o fato de ser baseado no conversor CC-CC SEPIC operando no modo de condução descontínuo (MCD).

Mais detalhes introdutórios ao tema proposto e uma breve revisão bibliográfica são apresentados no Capítulo 1, onde são destacadas as principais características dos retificadores trifásicos mais estudados e uma classificação para a topologia em estudo. Ainda é visto, no Capítulo 1, a descrição funcional, comparação com circuitos análogos encontrados na literatura e vantagens e desvantagens da estrutura frente às já publicadas, destacando-se a contribuição da presente pesquisa.

Após definida a estrutura trifásica, uma revisão relacionada ao conversor CC-CC SEPIC e ao retificador SEPIC monofásico, com enfoque no modo de condução descontínuo, é apresentada no Capítulo 2. A análise matemática conduzida no Capítulo 2 tem como principal objeti-



vo gerar a base para a compreensão da topologia trifásica. A metodologia de tal análise será extrapolada para realizar o equacionamento, o estudo das etapas de operação, das formas de onda e da característica de saída do retificador SEPIC trifásico, apresentada no Capítulo 3.

Com as equações e curvas obtidas no Capítulo 3, uma metodologia de projeto para o conversor SEPIC trifásico é apresentada no Capítulo 4, permitindo, assim, que se escolham, a partir de uma especificação desejada, todos os componentes do conversor.

Para comprovar o princípio de funcionamento e o equacionamento, uma especificação de projeto é proposta, também no Capítulo 4. A partir dela, dimensionou-se o conversor SEPIC trifásico, que foi ensaiado através de simulação numérica e experimentalmente considerando um dos moduladores que serão apresentados.

O segundo tipo de modulador para o mesmo conversor trifásico confere novas propriedades interessantes. Estas são apresentadas no Capítulo 5, contemplando análise matemática, simulação e experimentação.

No Capítulo 6 os aspectos inerentes ao controle da tensão de saída são abordados, onde será levantada a planta do conversor, proposta uma solução de controle e um controlador. Os resultados teóricos serão conferidos através de simulação e provados com a experimentação do conversor, incluindo a malha de controle.

O Capítulo 7 finaliza o trabalho com a apresentação de alguns estudos complementares que surgiram ao longo da pesquisa e que conferiram ao estudo um maior valor científico. O principal deles é referente a uma variação topológica do conversor e outros detalhes que permitem expandir a pesquisa para trabalhos futuros.

Conclusões prévias relacionadas à pesquisa são apresentadas convenientemente ao final de cada capítulo e ao longo do texto, sendo que os principais aspectos levados em consideração são reapresentados ao final do trabalho nas conclusões gerais.

Por se tratar de uma pesquisa em que há, além dos estudos teóricos, a experimentação, são apresentadas, após as referências bibliográficas, algumas planilhas de cálculo, esquemáticos, lista de componentes e código fonte utilizado para gerar os possíveis moduladores.

REVISÃO BIBLIOGRÁFICA

1.1 Introdução

Neste capítulo serão abordados os principais aspectos relacionados à pesquisa realizada, iniciando com uma breve revisão bibliográfica sobre o tema e com a apresentação da topologia proposta juntamente com suas vantagens, desvantagens e possíveis contribuições.

Em correção de fator de potência, a solução mais usual para sistemas monofásicos é a utilização de uma ponte retificadora de onda completa a diodos seguida por um conversor Boost adequadamente controlado, resultando em uma corrente senoidal de entrada e tensão de saída regulada.

Em aplicações de média e alta potência (acima de 3 kW), a solução monofásica não é conveniente e topologias trifásicas são necessárias [1]. Assim, como muitos trabalhos já foram desenvolvidos para sistemas monofásicos, o mesmo acontece para as técnicas trifásicas, como é apresentado em [2].

A solução mais simples consiste do uso de uma ponte retificadora trifásica a diodos associada a filtros passivos para minimizar os harmônicos de corrente drenados da rede. O isolamento para essa situação pode ser obtido usando transformadores de baixa frequência. Esse método é especialmente atrativo por sua robustez, mas envolve elevados custos, além de apresentar peso e volume expressivos.

Quando não há necessidade de regulação da tensão de saída, arranjos de transformadores e indutores de interfase são comumente escolhidos como solução para prover qualidade às correntes de linha. Trabalhos utilizando tais técnicas são discutidos em [1], que também apresenta uma solução que corrige o fator de potência “naturalmente” com a utilização de um retificador isolado de 18 pulsos.

No extremo oposto, encontram-se os retificadores PWM (*Pulse Width Modulation* – Modulação por Largura de Pulso), a maioria exigindo uma quantidade elevada de circuitos e uma grande complexidade de controle, modulação e técnicas de comutação suave. Muitas aplicações que utilizam retificadores trifásicos PWM requerem isolamento entre a fonte e a carga. Em muitos casos, isso é feito por dois estágios,



sendo o primeiro um retificador do tipo Buck ou Boost e o segundo um conversor CC-CC conectado em cascata.

Nos retificadores do tipo Boost, a tensão retificada é maior que o valor de pico da tensão de linha trifásica. Com isso, faz-se necessária a utilização de conversores CC-CC para reduzir o valor dessa tensão quando não se deseja um barramento CC de tensão elevada. Já os retificadores do tipo Buck possuem um barramento com tensão inferior à tensão de linha trifásica, e são direcionados a aplicações em que se deseja ampla variação da tensão de saída e manutenção da corrente de carga [3].

Com modulação e controle adequados, estas duas topologias, podem prover um reduzido conteúdo harmônico, sendo que na topologia Boost operando em modo de condução contínuo (MCC) das correntes de entrada, diminui-se ou eliminam-se os filtros de entrada. Já na topologia Buck é necessário o uso de filtros de entrada [3]. Ainda em [3], são analisadas as topologias retificadoras do tipo Buck, sobretudo as unidirecionais com isolamento em alta-frequência e sem estágios de potência adicionais, que são usualmente obtidos pela associação de conversores CC-CC aos retificadores.

Nas últimas duas décadas, evidenciou-se o uso crescente de fontes ininterruptas de energia (UPS – *Uninterruptible Power Supply*) e fontes convencionais para as mais diversas aplicações. Este crescimento da demanda exigiu o aumento da potência do equipamento, sem implicar no aumento de seu volume e, ainda, mantendo-se os requisitos de qualidade necessários nas normas, que exigem a redução do conteúdo harmônico das correntes dentro de certos limites.

Neste trabalho, propõe-se uma unidade retificadora trifásica que provê correntes senoidais na entrada e em fase com as tensões, em um estágio único com isolamento em alta frequência e tensão de saída regulada, sem a utilização de sensores de corrente e malhas de controle das correntes de entrada. Dentre suas vantagens, quando comparado às estruturas mencionadas, destaca-se sua simplicidade de controle, volume reduzido e o isolamento entre entrada e saída.

1.2 Classificação das estruturas retificadoras trifásicas

Em 1997, segundo [2], realizou-se uma classificação completa envolvendo todas as topologias trifásicas que possuem baixos efeitos

vistos pela rede. Em tal classificação, a primeira divisão era relacionada aos blocos ativos e passivos das estruturas. Sendo assim, têm-se topologias puramente passivas, tais como as de 12 e 18 pulsos, com ou sem isolamento e que geralmente não possuem regulação da tensão de saída [4]. Há estruturas híbridas que podem ser formadas por blocos em cascata de pontes retificadoras a diodos e conversores CC-CC [5, 6]; ou por blocos paralelos como filtros híbridos e filtros ativos, por exemplo. E, por fim, estruturas com controle ativo da corrente de entrada, sendo essa última apresentada com diversas subdivisões. Dessas subdivisões, destacam-se: sistemas trifásicos diretos ou formados pela combinação de sistemas monofásicos; com isolamento em baixa ou alta frequência; sistemas unidirecionais ou bidirecionais; conversores de estágio único ou múltiplos estágios e ainda condizentes ao modo de condução das estruturas, contínuo ou descontínuo.

Conforme apresentado resumidamente nesta introdução, é possível reclassificar, a partir dos objetivos da pesquisa, as estruturas retificadoras trifásicas de acordo com alguns critérios de maior relevância e assim analisar os pontos positivos e negativos da estrutura proposta e enquadrá-la em um grupo distinto de retificadores.

Sendo assim, considerando somente as estruturas que resultam em fator de potência próximo à unidade, corrente de entrada com baixa distorção harmônica total e barramento de saída constante e controlado, além de isolado da rede elétrica, destacam-se três critérios, sendo eles:

- Número de estágios;
- Isolamento;
- Controle.

No que se refere ao número de estágios, são comumente encontradas estruturas de dois ou mais estágios. A Figura 1.1-A exemplifica uma dessas estruturas na qual se tem dois estágios: o primeiro sendo responsável pela retificação e correção do fator de potência; o segundo, pelo isolamento e adaptação do nível de tensão de saída desejado. Outra possibilidade é ter um estágio não controlado de fator de potência próximo à unidade, obtido com estruturas de 12, 18 ou 24 pulsos, em série com um conversor CC-CC não isolado, como mostrado na Figura 1.1-B. Um terceiro exemplo de estruturas com mais de um estágio é apresentado na Figura 1.1-C, em que um filtro ativo trifásico é conectado em paralelo com um retificador convencional.

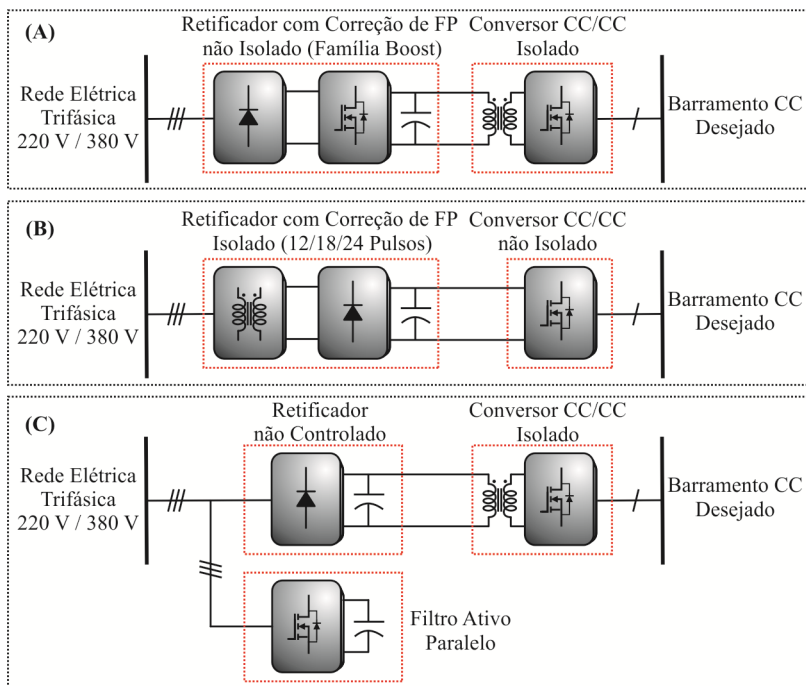


Figura 1.1 – Exemplo de estruturas retificadoras com alto fator de potência com mais de um estágio.

Mesmo com o rendimento alto de cada bloco, geralmente a eficiência global de estruturas desse tipo é baixa. Logo, na busca por um rendimento melhor, justifica-se o uso de estruturas que realizem todo o processamento de energia em um estágio único. Por exemplo: considerando um conversor CA-CC de dois estágios que possua rendimento de 97% no primeiro estágio (retificação) e eficiência de 93% no segundo estágio (conversor CC-CC), então, será mais vantajoso um conversor que realize as duas tarefas em um único estágio e tenha rendimento igual ou maior que 90%.

Em parte das aplicações dos retificadores, há a necessidade de que seja feito isolamento entre fonte e carga. Assim, por ser essencial, o isolamento deve ser o mais eficiente possível. Aliado ao rendimento e à necessidade de redução de volume das fontes, o isolamento em baixa frequência vem perdendo espaço para o isolamento em alta frequência, sobretudo em aplicações de pequenas e médias potências.

O controle das estruturas retificadoras trifásicas, que tem o propósito de corrigir o fator de potência, geralmente é complexo e envolve monitoramento das correntes de entrada e complicadas malhas de controle. Além do controle das correntes de entrada, deve-se ter um barramento de saída que se mantenha estável mesmo com mudanças de carga, o que agrega mais uma malha de controle ao sistema. Dessa forma, quanto mais simples e eficientes forem essas malhas de controle e menos sensores forem utilizados, mais vantajosa será a estrutura, tanto em custo, quanto em confiabilidade.

1.3 Topologia proposta

A estrutura trifásica proposta é baseada no conversor CC-CC SEPIC. Este agrega características Boost e ainda permite o isolamento entre entrada e saída.

A análise detalhada do conversor SEPIC, nos dois modos de condução, é apresentada em [7-9], e uma revisão considerando os principais aspectos relevantes ao funcionamento da topologia trifásica será apresentada no Capítulo 2.

Sendo assim, considerando a célula SEPIC básica, apresentada na Figura 1.2-A, primeiramente alterou-se a mesma para que pudesse operar como retificador monofásico, de modo análogo aos retificadores Boost e similares [10-12], Figura 1.2-B. Nessa última etapa é possível obter correntes senoidais na entrada, realizando-se o controle apropriado da corrente ou, ainda, operando o conversor SEPIC no modo de condução descontinuo, como também será visto no Capítulo 2. Essa estrutura em estágio único para correção de fator de potência em sistemas monofásicos é bem conhecida [13-15], sobretudo no MCC.

A estrutura monofásica, vista na Figura 1.2-B, pode ser replicada a cada fase de um sistema trifásico a três fios e pela natureza das fontes de saída é possível conectá-las em paralelo. Assim, com as ligações apresentadas na Figura 1.2-C, tem-se uma estrutura trifásica formada pela ligação em paralelo de módulos monofásicos; técnica muito utilizada [16, 17], e se ambas operarem adequadamente obtêm-se correntes senoidais na entrada e tensão regulada na saída.

Na classificação feita por [2], tal tipo de sistema é definido como combinações de sistemas monofásicos. Porém, considerando que somente uma tensão de saída é controlada, é possível utilizar um único

bloco de controle e modulação para o acionamento de todos os módulos. Assim, obtêm-se correntes de entrada da forma desejada e pode-se considerar esse sistema como trifásico direto, como será novamente abordado adiante.

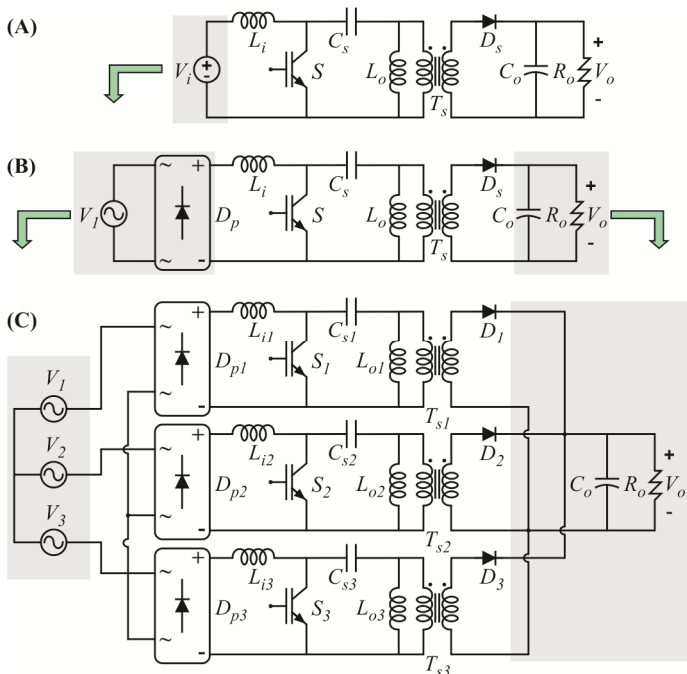


Figura 1.2 – Passos para a formação da topologia proposta.

O sistema proposto, portanto, é definido, topologicamente, pela estrutura apresentada na Figura 1.3. Os indutores de entrada foram movidos para o lado CA da estrutura, a fim de agregar outras características interessantes, como maior robustez em situações de curto-circuito, além da possibilidade de se aproveitar as indutâncias de linha ou mesmo de um gerador, reduzindo então o seu volume.

Para atender às exigências de controle apresentadas, minimizando o número de sensores de tensão e corrente e a complexidade destas malhas de controle, a operação do conversor foi baseada no modo de condução descontínuo do conversor CC-CC SEPIC. Tal modo de condução é definido, para o conversor CC-CC, pela descontinuidade de corrente no diodo de saída no intervalo em que o interruptor está aberto.

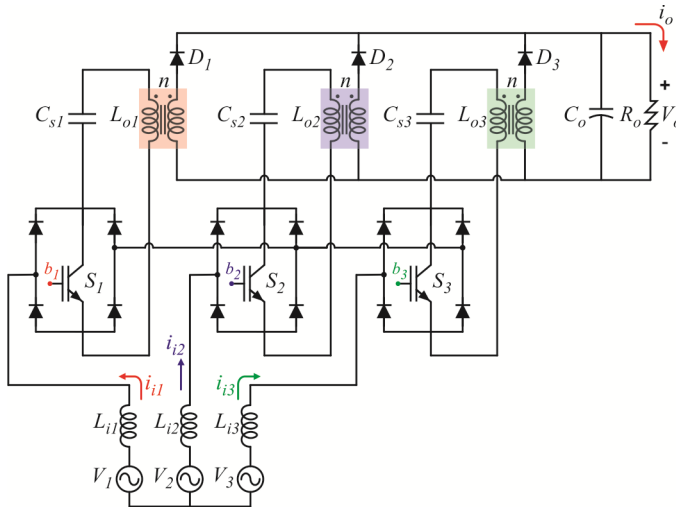


Figura 1.3 – Estágio de potência da topologia proposta.

Quando garantido esse modo, associado a uma ponte retificadora monofásica, tal conversor é capaz, pela sua característica de carga, Figura 1.4, de “emular” uma resistência e dessa forma prover correntes de entrada que seguem, naturalmente, a tensão de entrada.

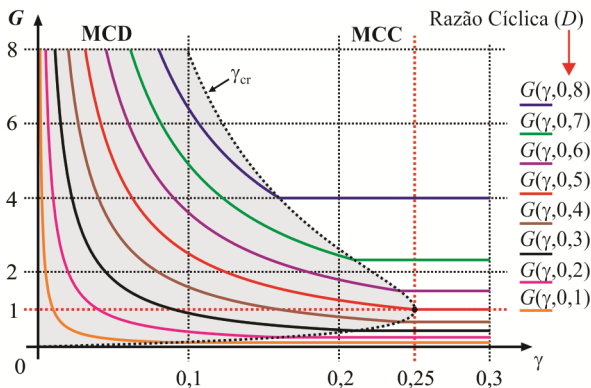


Figura 1.4 – Característica de saída.

Assim, em termos de controle, somente é necessária uma malha para a regulação da tensão de saída, caso seja requerida. Esta é simples quando comparada às complexas malhas de controle de corrente em



estruturas PFC (*Power Factor Correction*). Tal vantagem foi recentemente publicada para versões monofásicas do conversor SEPIC, como pode ser checado em [18-20]. Nestas referências não se utilizou ponte retificadora na entrada, sendo necessário o uso de dois interruptores.

No sistema trifásico o modo de condução descontínuo será caracterizado de modo análogo, sendo assim, para que o conversor opere de tal forma é necessário garantir descontinuidade de corrente nos três diodos de saída.

1.3.1 Modulação

Do ponto de vista da eletrônica de potência, define-se um conversor pelo conjunto formado pela estrutura de potência (circuito elétrico) e seu modulador. Logo, para a estrutura de potência apresentada, dois moduladores serão propostos, ambos considerando a modulação PWM, e a análise da estrutura como um todo (circuito de potência mais modulador) definirá se a estrutura será trifásica direta ou trifásica formada por módulos monofásicos.

A primeira “arquitetura”, clássica, para o modulador é apresentada na Figura 1.5. Esta consiste, basicamente, de um comparador em que uma tensão de valor constante, V_e , oriunda de uma malha de controle, é comparada a uma onda portadora, dente de serra.

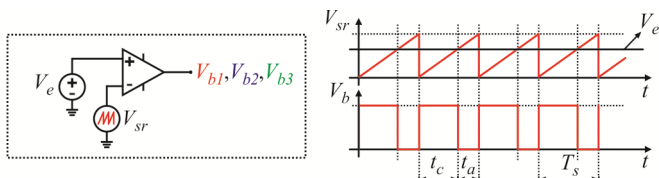


Figura 1.5 – Esquemático e formas de onda do modulador convencional.

O cruzamento entre estes sinais gera o pulso de comando, onda retangular, que será enviado simultaneamente para todos os interruptores da estrutura de potência. A frequência da onda dente de serra estabelece a frequência de comutação do conversor, expressão (1.1). Quando o sinal V_e , cuja variação é lenta em relação à frequência de comutação, for maior que o sinal dente de serra V_{sr} , então o sinal V_b estará em nível alto colocando em condução os interruptores, caso contrário esses estarão bloqueados. A razão cíclica, equação (1.2), será dada, portanto, pela relação entre o intervalo de tempo em que o interruptor conduz, t_c , e o período de comutação T_s , sendo que esse tempo de condução será pro-

porcional ao valor da tensão V_e .

$$f_s = \frac{1}{T_s} \quad (1.1)$$

$$D = \frac{t_c}{T_s} \quad (1.2)$$

Utilizando tal estrutura, pode-se dizer que os módulos do conversor operam todos ao mesmo tempo e a única diferença são os valores instantâneos das tensões de entrada para cada módulo. Tal concepção diz-se modular e, teoricamente, o comportamento do conversor trifásico é igual ao funcionamento de um único módulo. Porém, essa afirmação é incerta e somente o equacionamento completo poderá ou não comprovar tal princípio, como será apresentado no Capítulo 3.

A segunda estrutura do modulador é muito usual em sistemas trifásicos e é formada basicamente por três blocos como o anterior, mas utilizando três portadoras, ondas dente de serra, sincronizadas e defasadas em entre si de 120 graus. A Figura 1.6 apresenta o esquemático e as formas de onda desta estrutura, sendo que o sinal de erro que definirá o valor da razão cíclica é o mesmo para todos os comparadores. Tomando somente uma das portadoras, o funcionamento é o mesmo descrito anteriormente.

Outra peculiaridade a ser levada em consideração é que dependendo do nível da tensão V_e , que define a razão cíclica, há sobreposição nos instantes de condução dos interruptores. Ou seja, para razões cíclicas menores ou iguais a um terço, cada interruptor é comandado a conduzir quando o anterior já tiver sido comandado a bloquear. Já para razões cíclicas maiores que um terço e menores ou iguais a dois terços, dois interruptores conduzem simultaneamente em algum intervalo de tempo.

Com razão cíclica acima de dois terços os três interruptores conduzem ao mesmo tempo, por algum intervalo. Tal observação é feita, pois para cada um desses intervalos de razão cíclica o conversor opera de modo semelhante, mas não igual. Esta segunda arquitetura pode ser definida, juntamente com a estrutura de potência, como um conversor trifásico direto e sua análise matemática será descrita no Capítulo 5.

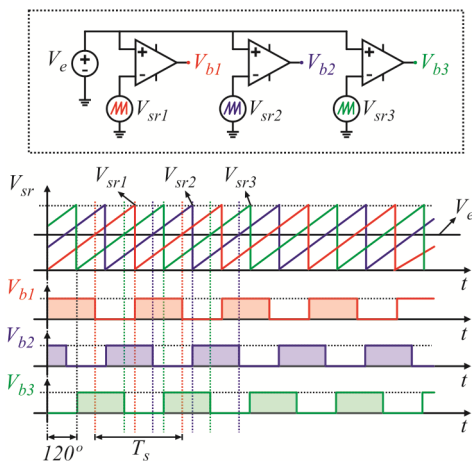


Figura 1.6 – Esquemático e formas de onda do modulador com portadoras defasadas de 120 graus.

1.4 Verificação da topologia proposta

Estruturas trifásicas que fazem uso de topologia análoga à estrutura proposta são apresentadas em [21-25]. Contudo, em todas, utiliza-se o modo de condução contínuo e, assim, há a necessidade de uma malha de controle para as correntes de entrada e consequentemente sensores para tal fim. Em [21], a topologia é baseada no conversor VIENNA [26], o que impossibilita o isolamento entre fonte e carga, necessitando-se de uma saída com ponto médio, aumentando a complexidade de controle.

Já em [22], a associação apresentada só é possível se não houver conexão entre as fontes de entrada, como também é visto no trabalho dos mesmos autores, apresentados em [23, 24]. Em [25], a estrutura de potência é similar, mas uma conexão em delta das fontes de entrada é aplicada, os indutores de entrada estão localizados no lado CC e, pelo fato de operar em CCM, há uma malha de controle de corrente para cada módulo SEPIC.

A configuração proposta por [27] utiliza módulos SEPIC conectados a cada fase de um sistema trifásico, mas em paralelo com um retificador de seis pulsos não controlado. Tal associação não é de estágio único e opera de forma a haver imposição de uma forma de onda de

corrente adequada na entrada, através do uso dos conversores, os quais contribuem apenas com uma pequena fração da energia total requerida pela carga. O isolamento neste caso não é comentado.

A última estrutura que possui similaridade, ou na topologia ou no modo de condução, com a proposta neste trabalho, é apresenta em [28]. Nesse, os semicondutores controlados, indutores e capacitores SEPIC são alocados no lado CA da estrutura. Ou seja, em cada linha do sistema trifásico há um interruptor entre fases, logo esses devem ser bidirecionais. Os diodos da ponte retificadora, nesse caso, operam como diodos de saída dos conversores SEPIC e o isolamento nesse caso é possível, mas não é detalhado.

Estruturas SEPIC usadas para correção de fator de potência em sistemas trifásicos ainda são apresentadas em [9, 29]. Nessas, utiliza-se somente um bloco SEPIC associado a uma ponte retificadora trifásica, não atendendo os mesmos propósitos.

1.4.1 Funcionamento com modulador clássico

A partir da estrutura de potência proposta e os dois moduladores possíveis, foi realizada uma análise superficial através de simulação para investigar o comportamento da estrutura. Aplicando o modulador clássico, e com o prévio conhecimento do conversor SEPIC CC-CC operando no MCD, utilizou-se uma combinação paramétrica adequada de modo que o conversor trifásico opera de forma a reproduzir na entrada, correntes senoidais em fase com as respectivas tensões.

Sendo assim, no funcionamento esperado, as formas de onda das correntes de entrada são apresentadas na Figura 1.7. Observa-se que as correntes são senoidais com uma pequena ondulação em alta frequência e que na passagem por zero há uma pequena deformação.

Na Figura 1.8 são apresentadas as formas de onda de tensão e corrente de entrada em uma fase, juntamente com a tensão sobre o capacitor SEPIC do módulo da respectiva fase. Observa-se que o conversor faz com que a corrente de entrada se mantenha em fase com a tensão. A tensão sobre o capacitor acompanha a tensão de fase, a menos de uma ondulação em alta frequência.

Como a corrente e a tensão estão em fase, o cosseno do ângulo entre elas (ϕ) é unitário enquanto que a distorção harmônica total (DHT) da corrente é menor do que 10%. Sendo assim, o fator de potência (FP) da estrutura, dado pela expressão (1.3), é aproximadamente unitário.

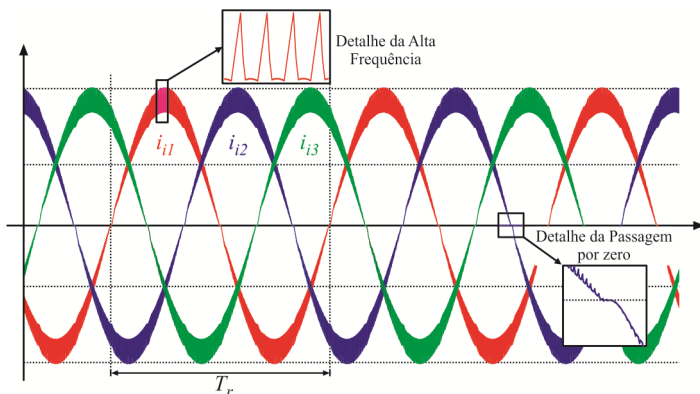


Figura 1.7 – Formas de onda das correntes de entrada.

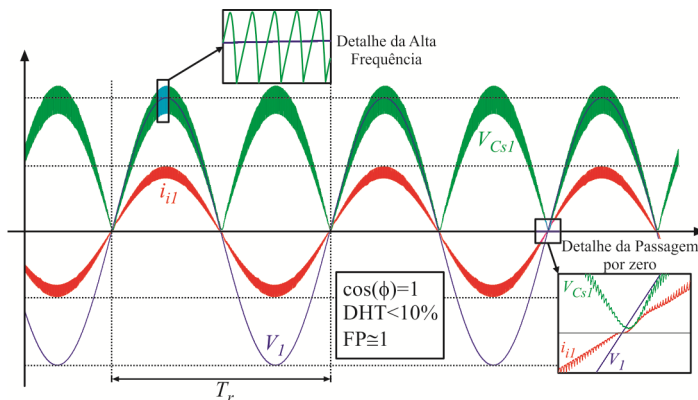


Figura 1.8 – Formas de onda de tensão e corrente em uma fase e tensão sobre um dos capacitores SEPIC.

$$FP = \frac{\cos(\phi)}{\sqrt{1+TDH^2}} \cong 1 \quad (1.3)$$

Quanto às etapas de operação, no período de comutação, cinco são elas, se repetindo a cada 30 graus do período da fonte de entrada (setores). A Figura 1.9 apresenta as formas de onda nos três diodos de saída, com detalhe para a alta frequência em um dos setores. Nota-se que a corrente nos três diodos é descontínua, como seria no caso do conversor SEPIC CC-CC operando no MCD. A corrente de saída é formada pela soma das correntes nos diodos e, como os interruptores são

comandados simultaneamente, para este modulador, o valor do pico da corrente na saída é elevado, acarretando o aumento do valor eficaz da corrente e, conseqüentemente, na necessidade de um capacitor de filtragem na saída que suporte tal nível de corrente.

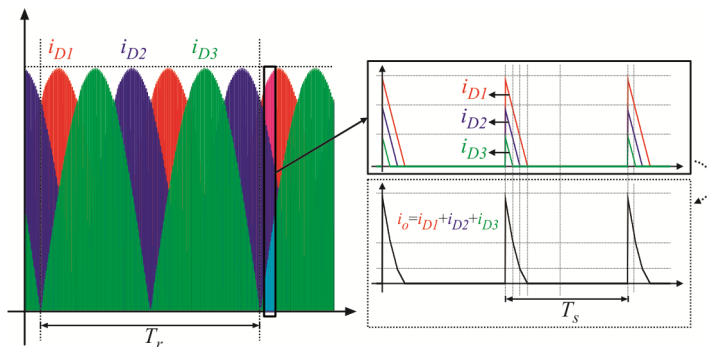


Figura 1.9 – Corrente nos diodos de saída e detalhe dessas na alta frequência.

1.4.2 Funcionamento com modulador trifásico

Utilizando o segundo modulador proposto, os interruptores são comutados com uma defasagem de 120 graus entre eles. A principal vantagem evidencia-se nas formas de onda de corrente, apresentadas na Figura 1.10. Por inspeção, observou-se que a ondulação de corrente na entrada, para um mesmo valor de indutância, é reduzida e apresenta uma menor distorção da forma de onda de corrente em sua passagem por zero.

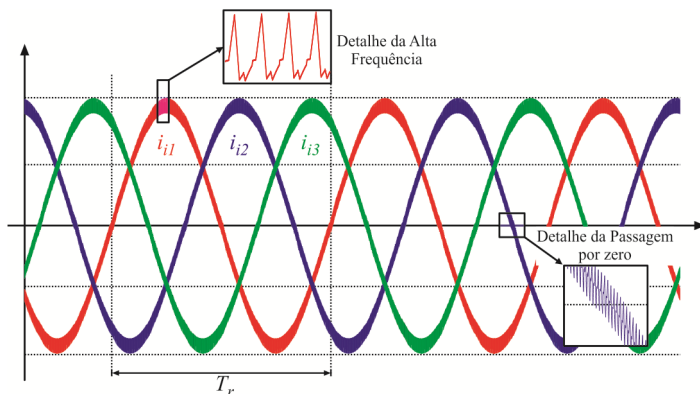


Figura 1.10 – Formas de onda das correntes de entrada.



O ângulo de defasagem entre tensão e corrente de entrada, para cada uma das fases, se mantém nulo, mas a distorção harmônica da corrente de entrada é menor, o que torna o emprego deste modulador vantajoso. Ainda, o fator de potência da estrutura é melhorado, se mantendo próximo à unidade, como pode ser observado nas formas de onda da Figura 1.11.

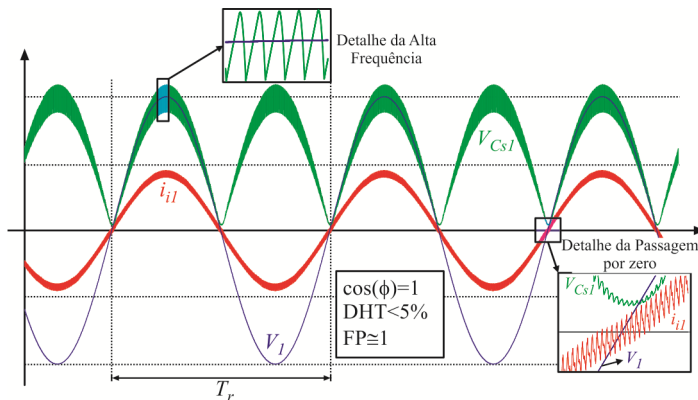


Figura 1.11 – Formas de onda de tensão e corrente em uma fase e tensão sobre um dos capacitores SEPIC.

Não há mudança significativa na operação em alta frequência, mas nota-se um aumento no número de etapas, dificultando, assim, o equacionamento. Os esforços nos componentes dos módulos são muito semelhantes, mas há, agora, vantagem no que se refere à corrente de saída, Figura 1.12.

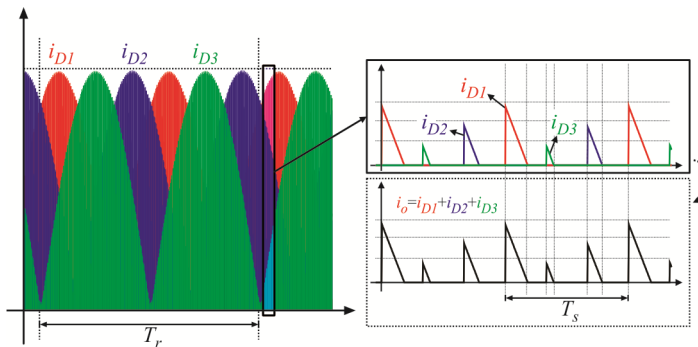


Figura 1.12 – Corrente nos diodos de saída e detalhe dessas na alta frequência.

Devido à defasagem de funcionamento dos módulos, as correntes dos diodos de saída também estão defasadas, implicando que a soma de seus picos não acontece no mesmo instante, como pode ser observado na Figura 1.12, reduzindo assim os esforços sobre o capacitor de filtração da saída.

1.4.3 Variações topológicas

Além da ligação apresentada é possível conectar a entrada e a saída ou ainda ambas de modo complementar, ou seja, ao invés da ligação em estrela na entrada com saídas ligadas em paralelo pode-se ter a entrada ligada em delta com a ligação das saídas em série. Deste modo, além do circuito proposto outras três formas de conexão são possíveis.

A Figura 1.13 apresenta as quatro possibilidades citadas.

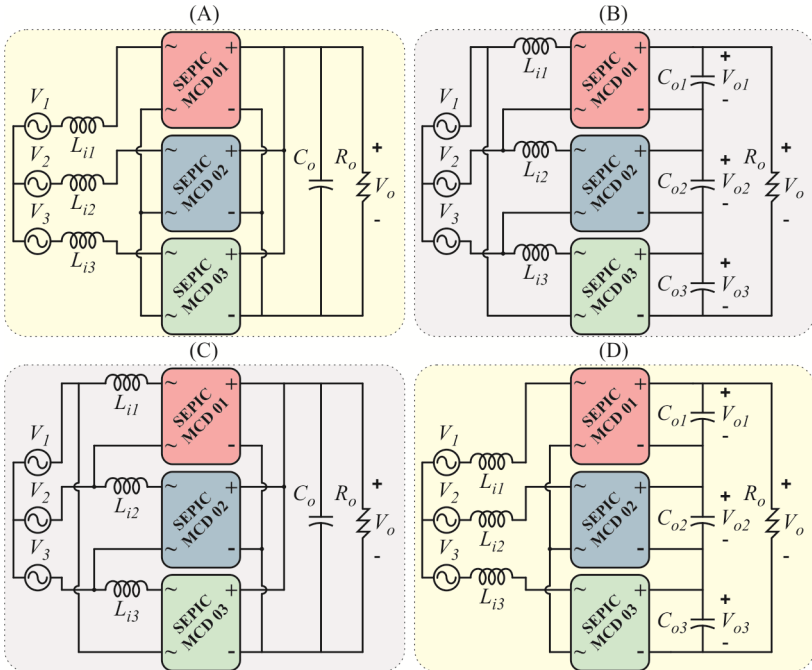


Figura 1.13 – Variações topológicas: (A) Conexão Estrela-Paralelo; (B) Conexão Delta-Série; (C) Conexão Delta-Paralelo; (D) Conexão Estrela-Série.

A ligação em delta na entrada somente é vantajosa em situações de baixa tensão na entrada ou requerimentos específicos, já que a tensão



sobre os interruptores seria mais elevada quando comparada com a ligação em estrela na entrada, entretanto, as correntes seriam diminuídas, o que poderia aumentar a eficiência.

A ligação das saídas em série, especialmente o circuito da Figura 1.13-D, é promissor, já que com ele consegue-se uma tensão três vezes maior do que aquela obtida com a ligação da saída em paralelo, como será explorado e apresentado no Capítulo 7.

Do ponto de vista do funcionamento das estruturas não há mudança significativa entre um e outro. Logo, praticamente todas as análises da ligação inicialmente proposta podem ser expandidas, e são igualmente válidas.

1.4.4 Vantagens do emprego do conversor SEPIC Trifásico

Mediante o exposto no funcionamento e na concepção da topologia proposta, as principais vantagens da estrutura SEPIC trifásica operando no MCD a serem destacadas são:

- Correção do fator de potência;
- Tensão de saída regulada;
- Estágio único;
- Isolamento em alta frequência;
- Operação como elevador e abaixador de tensão;
- Utilização de somente três interruptores ativos de potência;
- Redução dos filtros de EMI na entrada devido à característica Boost de entrada;
- Não há necessidade de circuitos de pré-carga.

1.4.5 Vantagens da solução proposta em relação às já publicadas

Quando comparado às estruturas similares previamente encontradas na literatura evidenciou-se como vantagens adicionais:

- A não necessidade de sincronismo para frequência de entrada variável;
- Ausência de sensores e malhas de controle para a corrente de entrada;
- Possibilidade de alocação das indutâncias de entrada no lado AC da estrutura, aproveitando-se as indutâncias de um gerador ou de linha da rede elétrica, por exemplo;

- Possibilidade de acoplamento dos indutores de entrada diminuído assim o volume;
- Redução da distorção da corrente de entrada na passagem por zero (efeito *cusp*) quando utilizado modulador trifásico.
- Possibilidade de conectar as saídas em série ou a entrada em delta sem mudanças no princípio de funcionamento do conversor, mas agregando outras características interessantes como a possibilidade de obtenção de elevada tensão na saída.

1.4.6 Desvantagens

Como principais desvantagens para a estrutura destacam-se:

- Tensão máxima sobre os semicondutores igual à soma da tensão de pico de fase com a tensão de saída refletida ao primário do transformador;
- Problemas com sobretensão nos interruptores, devido às indutâncias de dispersão dos transformadores e elevados esforços de correntes nos semicondutores devido ao modo de condução;
- Valor máximo e valor eficaz da corrente no capacitor de filtragem da saída elevados com utilização do modulador convencional.

1.4.7 Aplicações

Muitas são as aplicações possíveis para estruturas com as características apresentadas, tais como: fontes para telecomunicações, carregadores de bateria ou mesmo em geração eólica. Porém, uma aplicação específica não foi estudada ou levada em consideração para a topologia que está sendo proposta.

1.5 Conclusão

Após uma revisão bibliográfica considerando os principais conceitos relacionados às estruturas retificadoras trifásicas, propõe-se neste trabalho uma topologia baseada no conversor CC-CC SEPIC operando no modo de condução descontínuo. Tal topologia foi comparada às principais estruturas similares encontradas na literatura e, juntamente com o estudo, por inspeção via simulação, verificaram-se as principais vantagens e desvantagens de tal topologia.



A proposta, então, consiste de um retificador trifásico de alto fator de potência, isolado em alta frequência, de estágio único e tensão de saída regulada, baseado no conversor SEPIC operando no MCD. Ainda, relacionado à estrutura, há duas possibilidades de modulador, sendo que em ambas não se utiliza sensores e malhas de controle para as correntes de entrada. Da estrutura proposta e suas duas possibilidades de modulação, outras três variações topológicas são possíveis, sendo que a ligação em estrela na entrada com conexão série das saídas é a mais atrativa delas, possibilitando a obtenção de uma tensão elevada na saída.

CONVERSOR SEPIC CC-CC

2.1 Introdução

Como a estrutura trifásica proposta está baseada no conversor CC-CC SEPIC, é prudente revisar os principais conceitos da estrutura básica, sobretudo no modo de condução descontínuo, que será o modo utilizado na versão trifásica.

O conversor CC-CC SEPIC (*Single-Ended Primary Inductance Converter*) foi proposto, inicialmente, em 1977 [30]. A estrutura básica desta topologia é apresentada na Figura 2.1, combinando as melhores qualidades das topologias Boost e Flyback, sendo muito vantajosa em aplicações como estágio de correção de fator de potência.

Como principais vantagens têm-se:

- Corrente de entrada contínua com baixa ondulação, reduzindo a necessidade de filtros;
- Interruptor único;
- Possibilidade de operar como elevador e abaixador de tensão;
- Possibilidade de isolamento na saída e consequentemente múltiplas saídas.

Como principais desvantagens destacam-se:

- Tensão e corrente elevadas nos semicondutores comparadas à estrutura Boost;
- Necessidade de circuitos de grampeamento quando a estrutura for isolada devido à indutância de dispersão.

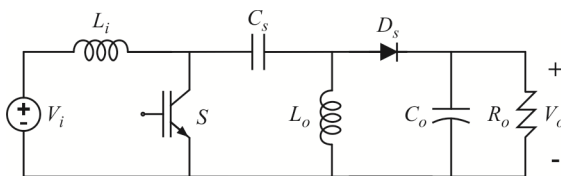


Figura 2.1 – Conversor CC-CC SEPIC básico não isolado.

Maiores detalhes no que concerne os aspectos construtivos do conversor SEPIC, bem como mais referências, são encontrados em [31].



Quanto aos modos de operação deste conversor, duas possibilidades se distinguem: modo de condução contínuo (MCC) e modo de condução descontínuo (MCD). Esse último é definido ao se analisar a soma da corrente no interruptor com a corrente no diodo, em um intervalo de comutação.

Ainda, pode-se definir o MCD observando-se a corrente no diodo: quando esta se anula antes da próxima condução e permanece zerada até o próximo pulso de comando, garante-se a operação no MCD. Tal critério de análise de descontinuidade será exaustivamente salientado, já que há, tanto na literatura quanto no meio acadêmico, muitas divergências quanto à definição dos modos de operação de um conversor. O mais comumente encontrado considera a corrente nos indutores como alvo de análise, porém isto não pode ser aplicado ao SEPIC.

Ambos os modos de operação referentes ao conversor CC-CC SEPIC serão apresentados a seguir, com ênfase para o MCD, que caracterizará o conversor trifásico. O modo MCC será apresentado primeiramente de modo meramente ilustrativo, pois sua análise matemática é bastante conhecida e, para a aplicação em estudo, não será de interesse.

2.2 Modo de condução contínuo

Considerando o circuito básico, não isolado, do conversor SEPIC, como apresentado na Figura 2.1, convencionam-se as polaridades das tensões e sentidos das correntes nos elementos ativos e passivos do conversor como na Figura 2.2.

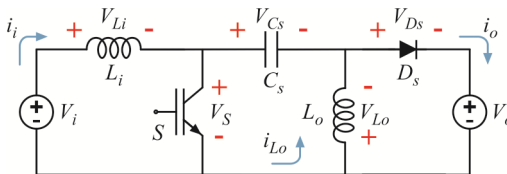


Figura 2.2 – Convenções para polaridades das tensões e sentidos das correntes.

Em regime permanente de operação pode-se, ainda, desprezar a ondulação de tensão no capacitor C_s .

A representação da saída do conversor como uma fonte de tensão é unicamente para simplificar a análise. Na prática a fonte de tensão V_o é caracterizada por um capacitor C_o em paralelo com uma resistência R_o .

que modela a carga. Ainda, há possibilidade de V_o representar qualquer outra fonte com características de fonte tensão, como baterias ou mesmo outro conversor, por exemplo.

Define-se como modo de condução contínuo aquele em que a corrente de comutação nunca se anula. Sendo assim, este modo possui duas etapas de operação: a primeira, com o interruptor S conduzindo e a segunda com este bloqueado. Durante a segunda etapa, então, a corrente no diodo de saída não se extingue até a próxima comutação.

2.2.1 Primeira etapa

Durante a primeira etapa o interruptor S é comandado a conduzir enquanto que o diodo D_s está bloqueado. Assim o circuito equivalente para esta etapa pode ser representado pela Figura 2.3.

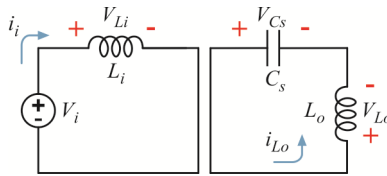


Figura 2.3 – Circuito equivalente na primeira etapa.

Nessa etapa o indutor de entrada L_i armazena energia proveniente da fonte de entrada V_i e a corrente no mesmo cresce linearmente, com a relação (2.1).

$$i_{L_i}(t) = \frac{V_i}{L_i} t \quad (2.1)$$

A tensão sobre o capacitor C_s , dada por V_{Cs} , é a própria tensão de entrada, já que se considerou nula a ondulação de tensão nesse capacitor. Assim, a corrente no indutor de saída L_o crescerá linearmente com a relação (2.2).

$$i_{L_o}(t) = \frac{V_i}{L_o} t \quad (2.2)$$

2.2.2 Segunda etapa

A segunda etapa tem início quando o interruptor S é comandado a bloquear. Neste instante o diodo D_s entra em condução e o circuito equivalente é, agora, representado pela Figura 2.4.

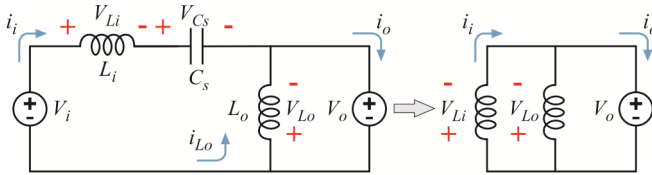


Figura 2.4 – Circuito equivalente na segunda etapa.

As tensões sobre as indutâncias de entrada e saída são iguais à própria tensão V_o , sendo assim, as correntes que por elas circulam decrescerão linearmente, conforme as relações (2.3) e (2.4), respectivamente.

$$i_{Li}(t) = -\frac{V_o}{L_i}t \quad (2.3)$$

$$i_{Lo}(t) = -\frac{V_o}{L_o}t \quad (2.4)$$

A energia armazenada em L_i é transferida para o capacitor C_s e para a fonte de saída V_o . A energia armazenada em L_o é transferida para a saída, lembrando-se que essa energia foi transferida para L_o durante a primeira etapa a partir de C_s , que é carregado na segunda etapa.

2.2.3 Formas de onda

A partir das etapas de operação, para o presente modo de operação, obtêm-se as principais formas de ondas das correntes, para um período de comutação, apresentadas na Figura 2.5, destacando-se os valores máximos e mínimos das correntes. Da análise do circuito, sabe-se que a corrente de entrada é igual à do indutor L_i , enquanto a corrente de saída, não filtrada, é a própria corrente no diodo D_s .

As principais formas de ondas de tensões podem ser observadas na Figura 2.6, sendo que o valor máximo da tensão sobre o interruptor e sobre o diodo é igual à soma da tensão de entrada com a tensão de saída. Este fato, em algumas aplicações, pode tornar o uso do conversor SEPIC inadequado, pois implica na necessidade de interruptores de alta tensão.

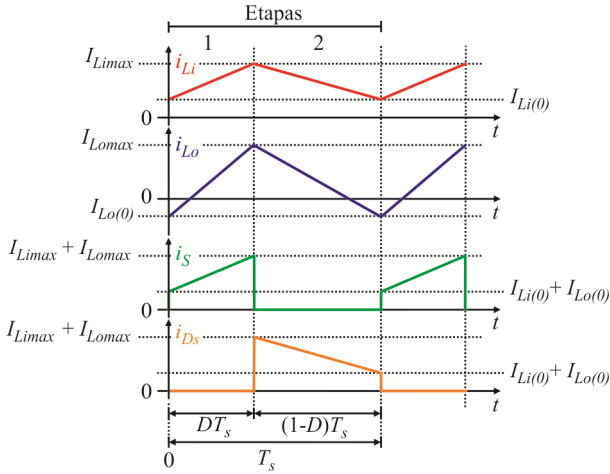


Figura 2.5 – Principais formas de onda de correntes no modo MCC.

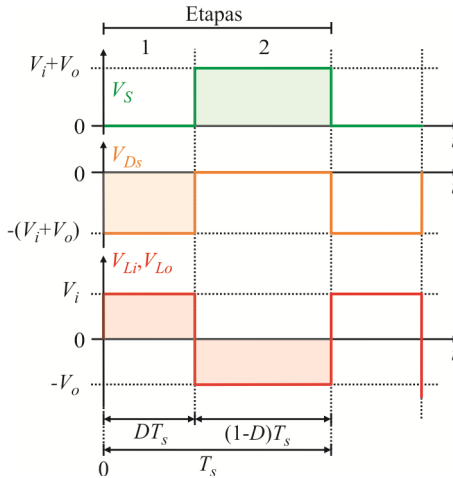


Figura 2.6 – Principais formas de onda de tensões no modo MCC.

2.2.4 Característica estática

A relação entre a entrada e a saída, definida pelo ganho estático G_{MCC} , pode ser obtida pelo balanço de potência. Sendo assim, a partir da equação (2.5), considerando um rendimento unitário, com P_i e P_o representando a potência de entrada e saída, respectivamente, escreve-se a expressão (2.6), que representa a igualdade de potência entre a energia



acumulada nos indutores na primeira etapa e a energia entregue à saída na segunda etapa. Após simplificação da expressão (2.6), obtém-se a expressão do ganho, representada por (2.7). I_{Limed} e I_{Lomed} são os valores médios das correntes nos indutores de entrada e de saída, respectivamente. A Figura 2.7 apresenta a característica estática do conversor SEPIC no MCC.

$$P_i = P_o \quad (2.5)$$

$$V_i(I_{Limed} + I_{Lomed})DT_s = V_o(I_{Limed} + I_{Lomed})(1-D)T_s \quad (2.6)$$

$$G_{MCC} = \frac{V_o}{V_i} = \frac{D}{(1-D)} \quad (2.7)$$

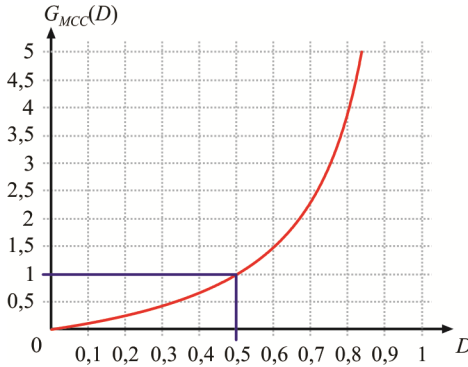


Figura 2.7 – Ganho estático do conversor SEPIC no MCC.

2.3 Modo de condução descontínuo

O MCD no conversor SEPIC, é definido, conforme mencionado, pela descontinuidade de corrente no diodo de saída no intervalo em que o interruptor S permanece aberto. Portanto, além das duas etapas de operação existentes no MCC, há uma terceira etapa antes de o interruptor ser comandado a conduzir novamente, onde a corrente no diodo D_s é nula.

Na segunda etapa de operação, a corrente no diodo, que é a mesma corrente da saída, é composta pela soma das correntes nas indutâncias de entrada e saída. A corrente na entrada decresce até atingir o valor da corrente de circulação, $I_{Li(0)}$. A corrente na indutância de saída também decresce, atinge zero, e continua decrescendo até atingir o mesmo

valor da corrente $I_{Li(0)}$, mas com sinal oposto. Sendo assim, as correntes se anulam e há o bloqueio do diodo D_s antes do término da segunda etapa. Deste instante até o final do período de comutação define-se a terceira etapa, representada pelo circuito equivalente da Figura 2.8.

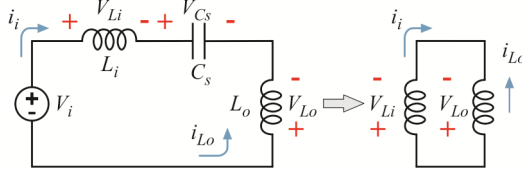


Figura 2.8 – Circuito equivalente da terceira etapa no MCD.

2.3.1 Formas de onda

As correntes de maior importância são representadas pelas formas de onda da Figura 2.9, onde se destaca a terceira etapa de operação.

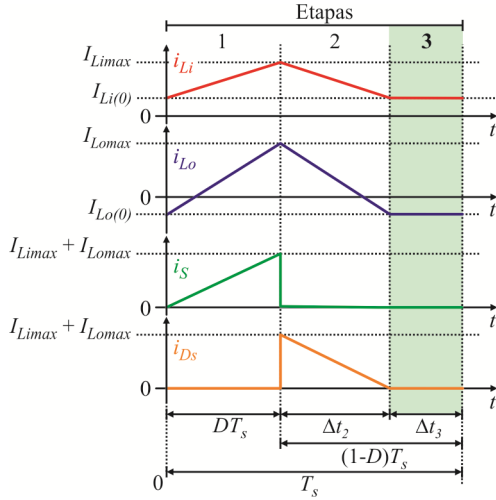


Figura 2.9 – Principais formas de onda de correntes no modo MCD.

As tensões no interruptor, diodo e indutâncias possuem, agora, três níveis distintos, mas ainda com os mesmos valores máximos e mínimos estabelecidos no MCC.

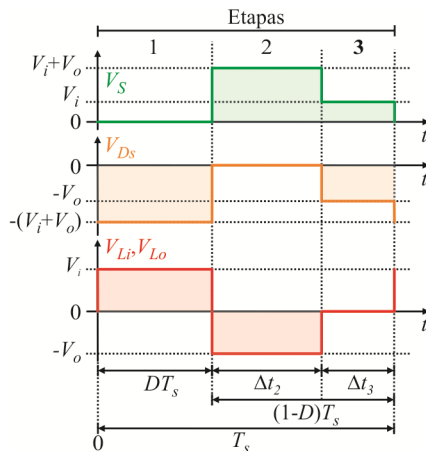


Figura 2.10 – Principais formas de onda de tensões no modo MCD.

2.3.2 Equacionamento

O equacionamento básico do conversor CC-CC SEPIC no MCD é importante para análise posterior da estrutura monofásica e também para futuras comparações com a estrutura trifásica. Logo, já entendidas as etapas de operação e definidos os circuitos equivalentes por etapa, com as devidas convenções, apresentam-se, novamente, as formas de onda das correntes nos indutores, Figura 2.11, mas utilizando uma representação diferente para os pontos de corrente, que são as incógnitas de interesse. Tal abordagem é utilizada para o presente equacionamento, pois será a mesma conduzida no conversor trifásico.

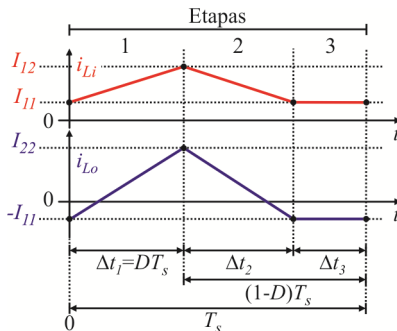


Figura 2.11 – Correntes nos indutores de entrada e saída.

As correntes de pico nos indutores de entrada e saída são representadas por I_{12} e I_{22} , respectivamente, e ocorrem no intervalo de tempo Δt_1 . Ao final da segunda etapa as correntes nos indutores atingem o mesmo valor, mas com sentido oposto, representado por I_{11} . Tais correntes permanecem nesse valor durante a terceira etapa até o início da primeira etapa.

Sendo assim, conhecendo as tensões, por etapa, sobre os indutores, obtêm-se, para a primeira etapa a expressão (2.8) e para a segunda etapa, a expressão (2.9).

$$I_{12} = I_{11} + \frac{V_i}{L_i} \Delta t_1 \quad (2.8)$$

$$I_{22} = -I_{11} + \frac{V_o}{L_o} \Delta t_2 \quad (2.9)$$

As demais equações possíveis são todas linearmente dependentes de (2.8) e (2.9), logo, há necessidade de uma terceira equação linearmente independente para resolver o sistema que possui três incógnitas. Essa equação é obtida a partir da forma de onda da corrente no capacitor, tendo conhecimento de que seu valor médio em um período de comutação é nulo. Logo, da Figura 2.12, monta-se a expressão (2.10), que depois de simplificada resulta em (2.11).

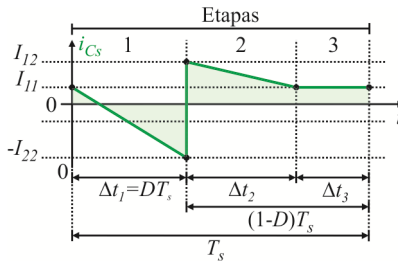


Figura 2.12 – Forma de onda de corrente no capacitor.

$$I_{Cmed} = \frac{[I_{11} + (-I_{22})]}{2} \Delta t_1 + \frac{I_{12} + I_{11}}{2} \Delta t_2 + I_{11} \Delta t_3 = 0 \quad (2.10)$$

$$I_{11} (\Delta t_1 + \Delta t_2 + 2\Delta t_3) + I_{12} \Delta t_2 - I_{22} \Delta t_1 = 0 \quad (2.11)$$

Os intervalos de tempo não são incógnitas do sistema, assim, antes de resolvê-lo, é necessário determiná-los. O primeiro intervalo de



tempo é obtido pela própria definição de ciclo de trabalho, razão cíclica D , e é dado por (2.12), onde T_s representa o período de comutação definido por (2.13), sendo f_s a frequência de comutação.

O segundo intervalo de tempo é obtido pelo balanço de potência. Logo, considerando um rendimento unitário e sabendo que toda a energia armazenada na primeira etapa é entregue para a saída durante a segunda etapa, encontra-se a expressão (2.14). Substituindo (2.12) em (2.14) e realizando as simplificações necessárias encontra-se a equação (2.15).

$$\Delta t_1 = DT_s \quad (2.12)$$

$$T_s = \frac{1}{f_s} \quad (2.13)$$

$$E_i = E_o \Rightarrow P_i \Delta t_1 = P_o \Delta t_2 \Rightarrow V_i (I_{Limed} + I_{Lomed}) \Delta t_1 = V_o (I_{Limed} + I_{Lomed}) \Delta t_2 \quad (2.14)$$

$$\Delta t_2 = \frac{V_i}{V_o} DT_s \quad (2.15)$$

A soma dos intervalos de tempo é igual ao período de comutação, (2.16). Logo, substituindo (2.12) e (2.15) em (2.16), encontra-se a expressão do terceiro intervalo de tempo, representada por (2.17).

$$\Delta t_1 + \Delta t_2 + \Delta t_3 = T_s \quad (2.16)$$

$$\Delta t_3 = \frac{[V_o(1-D) - V_i D] T_s}{V_o} \quad (2.17)$$

Conhecidos os intervalos de tempo e resolvendo o sistema linear composto pelas expressões (2.8), (2.9) e (2.11), encontram-se as incógnitas do sistema, dadas pelas expressões (2.18), (2.19) e (2.20), onde o período de comutação foi substituído pela expressão (2.13).

$$I_{11} = \frac{1(V_o L_i - V_i L_o) D^2 V_i}{2 V_o L_i L_o f_s} \quad (2.18)$$

$$I_{12} = \frac{1[D(V_o L_i - V_i L_o) + 2L_o V_o] D V_i}{2 V_o L_i L_o f_s} \quad (2.19)$$

$$I_{22} = \frac{1[2V_o L_i - (V_o L_i - V_i L_o) D] D V_i}{2 V_o L_i L_o f_s} \quad (2.20)$$

A partir das expressões (2.18), (2.19) e (2.20), qualquer outra expressão desejada pode ser obtida, como será visto a seguir.

2.3.3 Ondulação de corrente nos indutores

As ondulações de correntes nos indutores são facilmente obtidas fazendo-se a subtração do valor máximo da corrente de seu mínimo, logo, para o indutor de entrada obtém-se a expressão (2.21) e para o indutor de saída, (2.22). Substituindo (2.18) e (2.19) em (2.21), encontra-se a expressão para o cálculo da ondulação de corrente no indutor de entrada, (2.23). Da mesma forma, substituindo (2.18) e (2.20) em (2.22), obtém-se a expressão para o cálculo da ondulação de corrente no indutor de saída, (2.24).

$$\Delta I_{Li} = I_{12} - I_{11} \quad (2.21)$$

$$\Delta I_{Lo} = I_{22} - (-I_{11}) \quad (2.22)$$

$$\Delta I_{Li} = \frac{V_i D}{L_i f_s} \quad (2.23)$$

$$\Delta I_{Lo} = \frac{V_o D}{L_o f_s} \quad (2.24)$$

2.3.4 Ondulação da tensão no capacitor SEPIC

Apesar de ter sido considerada constante, por simplificação, a tensão sobre o capacitor SEPIC terá uma ondulação em alta frequência causada pela variação da corrente que passa por ele. Para obter a expressão que calcula o valor desta ondulação e também sirva como parâmetro de projeto para a escolha do capacitor, apresenta-se, novamente, a forma de onda da corrente no capacitor, juntamente com a forma de onda da tensão no mesmo, como pode ser observado na Figura 2.13.

A tensão no capacitor atinge seu máximo e mínimo valor toda vez que a corrente nele passa por zero e muda de sentido. Sendo assim, para a primeira etapa, em que a corrente tem valor inicial I_{11} e está decrescendo, a tensão no capacitor sobe atingindo o máximo quando a corrente atinge zero. A corrente no capacitor torna-se negativo e continua decrescendo, com isto, a tensão decresce atingindo o seu valor mínimo quando a corrente atinge o valor de I_{22} . Nesse momento, o interruptor é aberto e, instantaneamente, a corrente assume o valor I_{12} . Com isto, a tensão no capacitor crescerá durante a segunda e terceira



etapas e durante parte da primeira, até o momento em que o ciclo se repita.

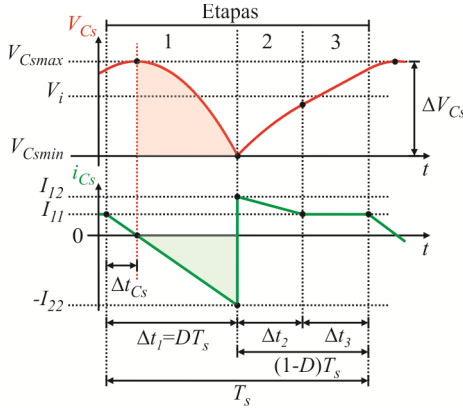


Figura 2.13 – Ondulação da tensão no capacitor SEPIC.

Do funcionamento e formas de onda apresentadas, é possível obter a expressão para o cálculo da ondulação de tensão de duas maneiras, ambas respeitando a relação (2.25). A mais simples é obtida na primeira etapa, aplicando-se a expressão (2.25) do momento em que a corrente passa por zero até que atinja o valor máximo. A segunda maneira consiste em fazer o mesmo para o intervalo de tempo maior, resultando num esforço de cálculo maior, logo se optou pelo primeiro método. Assim, primeiramente é necessário obter a expressão do instante em que a corrente é igual a zero na primeira etapa de operação.

$$\Delta V_{Cs} = \frac{1}{C_s} \int_{t(i_{Cs}=0)}^{t(i_{Cs}=\max)} i_{Cs}(t) dt \quad (2.25)$$

Um ponto qualquer de corrente na primeira etapa pode ser representado pela equação (2.26). Desta maneira, igualando-se esta expressão a zero e isolando a variável tempo, encontra-se a expressão (2.27), na qual, Δt_{Cs} representa o instante em que a corrente no capacitor atinge zero. Substituindo (2.12), (2.18) e (2.20) em (2.27), obtém-se (2.28)

$$i_{Cs}(t) = I_{11} - \frac{(I_{11} + I_{22})}{\Delta t_1} t \quad (2.26)$$

$$\Delta t_{Cs} = \frac{I_{11} \Delta t_1}{I_{22} + I_{11}} \quad (2.27)$$

$$\Delta t_{Cs} = \frac{1(-V_i L_o + V_o L_i) D^2}{2 V_o L_i f_s} \quad (2.28)$$

Aplicando, agora, (2.26) e (2.28) em (2.25) e sabendo-se que a corrente atinge seu máximo valor em Δt_1 , monta-se a equação (2.29) que depois de resolvida resulta em (2.30). Substituindo (2.12), (2.18) e (2.20) em (2.30) e simplificando o resultado, chega-se, por fim, a expressão final para o cálculo do valor da ondulação de tensão no capacitor SEPIC, dado por (2.31).

$$\Delta V_{Cs} = \frac{1}{C_s} \int_{\Delta t_{Cs}}^{\Delta t_1} \left[I_{11} - \frac{(I_{11} + I_{22})t}{\Delta t_1} \right] dt \quad (2.29)$$

$$\Delta V_{Cs} = \frac{1}{2(I_{22} + I_{11})C_s} \frac{I_{22}^2 \Delta t_1}{2} \quad (2.30)$$

$$\Delta V_{Cs} = \frac{1}{8} \frac{[(L_o V_i - L_i V_o) D + 2 L_i V_o]^2 D^2 V_i}{V_o^2 L_i^2 f_s^2 L_o C_s} \quad (2.31)$$

2.3.5 Ondulação da tensão no capacitor de saída

Para obter a expressão da ondulação de tensão no capacitor de saída procede-se de modo análogo ao realizado para obtenção da ondulação no capacitor SEPIC. Assim, observando as formas de onda apresentadas na Figura 2.14 e sabendo que somente a componente alternada da corrente de saída circula pelo capacitor, encontra-se o intervalo de tempo em que essa corrente passa por zero, equação (2.32). Nesse instante a tensão no capacitor atingirá o valor máximo.

Aplicando a definição apresentada em (2.33) e substituindo (2.32) nessa, obtém-se, ao resolver a integral, a expressão (2.34). Substituindo-se (2.19) e (2.20) em (2.34) encontra-se, então, a equação que permite calcular a ondulação da tensão de saída e que, consequentemente, pode ser utilizada na definição de C_o quando uma ondulação for estipulada.

$$\Delta t_{Co} = \frac{(I_{12} + I_{22} - I_o) \Delta t_2}{I_{12} + I_{22}} \quad (2.32)$$

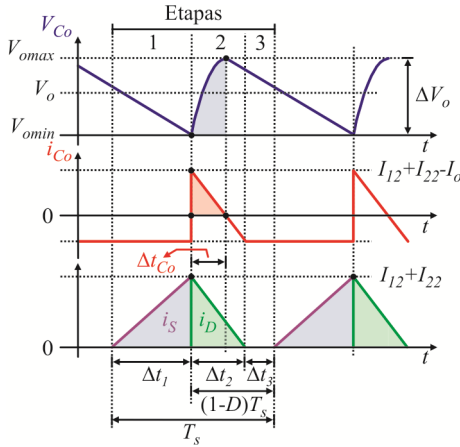


Figura 2.14 – Ondulação de tensão no capacitor de saída.

$$\Delta V_{C_o} = \frac{1}{C_o} \int_0^{\Delta t_{C_o}} \left(I_{12} + I_{22} - I_o - \frac{(I_{12} + I_{22})}{\Delta t_2} t \right) dt \quad (2.33)$$

$$\Delta V_{C_o} = \frac{\Delta t_2 (I_{12} + I_{22} - I_o)^2}{2C_o (I_{12} + I_{22})} \quad (2.34)$$

$$\Delta V_{C_o} = \frac{[V_i D(L_o + L_i) - I_o L_i L_o f_s^2]^2}{2V_o C_o (L_o + L_i) L_i L_o f_s^2} \quad (2.35)$$

2.3.6 Valor médio das correntes nos indutores

A partir das formas de onda das correntes nos indutores e das já conhecidas expressões para o cálculo das correntes no início e fim de cada etapa, obtêm-se as equações para o cálculo do valor médio das correntes nos indutores de entrada e saída, montando-se as integrais representadas por (2.36) e (2.38), respectivamente.

Realizando-se as substituições e simplificações necessárias, chegam-se as expressões finais apresentadas em (2.37) e (2.39).

$$I_{Limed} = \frac{1}{T_s} \left(\int_0^{\Delta t_1} \left(I_{11} + \left(\frac{I_{12} - I_{11}}{\Delta t_1} \right) \cdot t \right) dt + \int_0^{\Delta t_2} \left(I_{12} + \left(\frac{I_{11} - I_{12}}{\Delta t_2} \right) \cdot t \right) dt + \int_0^{\Delta t_3} I_{11} dt \right) \quad (2.36)$$

$$I_{Limed} = \frac{1(L_i + L_o)D^2V_i}{2 L_i L_o f_s} \quad (2.37)$$

$$I_{Lomed} = \frac{1}{T_s} \left(\int_0^{\Delta t_1} \left(-I_{11} + \left(\frac{I_{22} - (-I_{11})}{\Delta t_1} \right) \cdot t \right) dt + \int_0^{\Delta t_2} \left(I_{22} + \left(\frac{-I_{11} - I_{22}}{\Delta t_2} \right) \cdot t \right) dt + \int_0^{\Delta t_3} (-I_{11}) dt \right) \quad (2.38)$$

$$I_{Lomed} = \frac{1(L_i + L_o)D^2V_i^2}{2 V_o L_i L_o f_s} \quad (2.39)$$

2.3.7 Valor médio da corrente no interruptor

A expressão para obtenção do valor médio da corrente no interruptor é facilmente obtida a partir da forma de onda da corrente que o circula. Sendo assim, monta-se a equação (2.40) que depois de resolvida, através da substituição de (2.19), (2.20) e (2.12), conduz a (2.41).

$$I_{Smed} = \frac{1(I_{12} + I_{22})\Delta t_1}{2 T_s} \quad (2.40)$$

$$I_{Smed} = \frac{1(L_o + L_i)D^2V_i}{2 f_s L_o L_i} \quad (2.41)$$

2.3.8 Valor médio da corrente no diodo

Similarmente, para a obtenção da equação que calcula o valor médio da corrente no diodo, emprega-se (2.42) que, com as substituições corretas, reduz-se na equação (2.43). Observa-se que o valor médio da corrente no diodo de saída é igual ao valor médio da corrente do indutor de saída.

$$I_{Dmed} = \frac{1(I_{12} + I_{22})\Delta t_2}{2 T_s} \quad (2.42)$$

$$I_{Dmed} = \frac{1(L_o + L_i)D^2V_i^2}{2 V_o f_s L_i L_o} \quad (2.43)$$

2.3.9 Característica estática

O valor médio da corrente na saída do conversor é igual ao valor



médio da corrente no diodo. Logo, pode-se representá-la por (2.44), onde L_{eq} é uma indutância equivalente à associação em paralelo da indutância de entrada com a de saída, dada por (2.45).

$$I_o = \frac{1}{2V_o f_s} \frac{D^2 V_i^2}{L_{eq}} \quad (2.44)$$

$$L_{eq} = \frac{L_i L_o}{L_i + L_o} \quad (2.45)$$

O valor médio da corrente de saída também é definido por (2.46), deste modo, substituindo-se esta expressão em (2.44) e isolando-se a razão cíclica, obtém-se (2.47). Como o ganho estático é dado pela relação entre a tensão de saída e a tensão de entrada, encontra-se, a partir de (2.47), o ganho estático do conversor SEPIC no MCD, conforme apresentado na equação (2.48), onde nota-se a dependência deste com a carga, como em todo MCD.

$$I_o = \frac{V_o}{R_o} \quad (2.46)$$

$$D^2 = \frac{V_o^2}{V_i^2} \frac{2L_{eq} f_s}{R_o} \quad (2.47)$$

$$G_{MCD} = D \sqrt{\frac{R_o}{2L_{eq} f_s}} \quad (2.48)$$

A expressão que calcula o valor médio da tensão de saída pode ser obtida a partir de (2.48), sabendo-se que o ganho é dado pela relação entre a tensão de saída e a tensão de entrada. Assim, obtém-se a equação (2.49).

Uma expressão para o cálculo da potência do conversor, desprezando-se as perdas, é obtida ao se multiplicar as expressões (2.44) e (2.49), o que resulta em (2.50). Observando a expressão (2.50) conclui-se, então, que a potência do conversor SEPIC no modo de condução descontínuo, em malha aberta, para uma dada condição de tensão de entrada e razão cíclica, possui invariância de potência. Este fato pode ser útil em algumas aplicações, mas geralmente conversores com esta característica são indesejáveis, já que em condições com carga tendendo a infinito – curto circuito – a corrente crescerá indefinidamente, tentando

manter a potência. Da mesma forma, em condições sem carga – circuito aberto – a tensão aumentará para preservar a potência. Mediante o exposto, o uso de um controlador para a tensão de saída torna-se indispensável para mantê-la regulada no valor desejado.

$$V_o = V_i D \sqrt{\frac{R_o}{2L_{eq}f_s}} \quad (2.49)$$

$$P_o = \frac{V_i^2 D^2}{2L_{eq}f_s} \quad (2.50)$$

Ainda pela observação da equação (2.48), concluímos que para um dado conversor, com indutância equivalente e frequência de comutação definidas, haverá uma curva de característica estática para cada valor de carga. O limite da descontinuidade ocorre quando o intervalo de tempo em que a corrente é descontínua no diodo tende à zero, logo, com Δt_3 tendendo a zero, Δt_2 tenderá à razão cíclica complementar, $(1-D)$. Sendo assim, pelo balanço de energia, equação (2.14), tem-se (2.51). Substituindo as expressões dos intervalos de tempo e da tensão V_o em (2.51), obtém-se a expressão (2.52). De (2.52) duas importantes relações podem ser obtidas: a primeira delas é a resistência de carga crítica, representada por (2.53). Valores de resistência iguais ou maiores que o valor crítico asseguram o MCD para um determinado ponto de operação. A segunda relação é a da máxima razão cíclica que garante o modo de condução descontínuo para uma dada condição de carga, representada pela equação (2.54).

$$V_i \Delta t_1 = V_o \Delta t_2 \quad (2.51)$$

$$1 = (1-D) \sqrt{\frac{R_o}{2L_{eq}f_s}} \quad (2.52)$$

$$R_{oc} = \frac{2L_{eq}f_s}{(1-D)^2} \quad (2.53)$$

$$D_{MCDmax} = 1 - \sqrt{\frac{2L_{eq}f_s}{R_o}} \quad (2.54)$$

A Figura 2.15 exemplifica o ganho do conversor em função da razão cíclica para alguns valores do parâmetro k_s , dado pela relação



(2.55). Observam-se as máximas razões cíclicas para cada k_s e a mudança do comportamento do ganho estático ao se aumentar a razão cíclica acima desse valor, caracterizando a mudança no modo de operação (condução) do conversor. Outra observação importante é que o conversor opera como abaixador e elevador de tensão em ambos os modos, dependendo unicamente da razão cíclica no caso de condução contínua e, da razão cíclica e do fator k_s , no MCD.

$$k_s = \sqrt{\frac{R_o}{2L_{eq}f_s}} \quad (2.55)$$

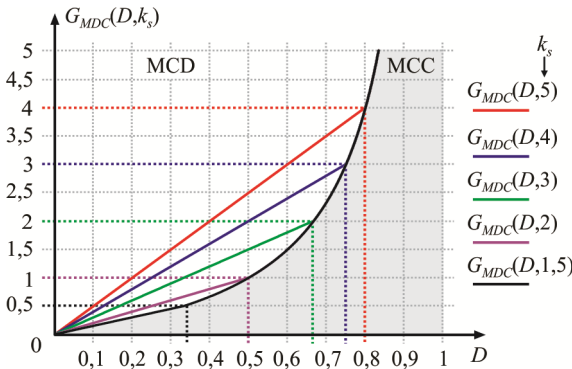


Figura 2.15 – Característica estática para o modo MCD.

No MCD, a característica do ganho é linear, sendo possível determinar o ângulo de inclinação da reta de ganho, como apresentado na equação (2.56).

$$\phi_s = \arctan\left(\frac{G_{MCD}}{D}\right) = \arctan\left(\sqrt{\frac{R_o}{2L_{eq}f_s}}\right) \quad (2.56)$$

2.3.10 Característica de saída

A partir da expressão do valor médio da corrente de saída, (2.44), o ganho, para o MCD pode ser definido, também, por (2.57), onde γ representa o valor médio da corrente de saída parametrizada, dada por (2.58). No limite da descontinuidade, condução crítica, o ganho é igual ao ganho no modo de condução contínua, expressão (2.7). Logo, a condição de valor médio de corrente parametrizada que delimita a passagem

de um modo a outro é obtida substituindo-se a razão cíclica do MCC, (2.59), na expressão (2.57). Obtém-se, dessa forma, a expressão do valor médio da corrente parametrizada crítica, representada por (2.60).

$$G_{MCD} = \frac{D^2}{\gamma} \quad (2.57)$$

$$\gamma = \overline{I_o} = \frac{2f_s L_{eq} I_o}{V_i} \quad (2.58)$$

$$G = \frac{D}{(1-D)} \Rightarrow D = \frac{G}{G+1} \quad (2.59)$$

$$\gamma_{cr} = \frac{G}{(G+1)^2} \quad (2.60)$$

Conhecendo-se o limite da descontinuidade, (2.60), e os ganhos para ambos os modos de condução, (2.7) e (2.57), é possível obter uma família de curvas de ganho em função do valor médio da corrente de saída parametrizada para diversos valores de razão cíclica, como pode ser observado na Figura 2.16.

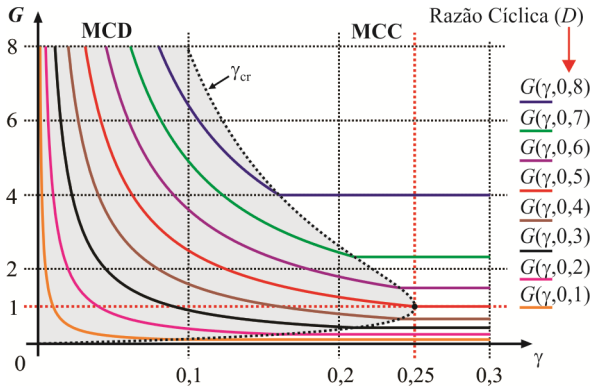


Figura 2.16 – Característica externa.

Estas curvas são genéricas e independem do conhecimento prévio das especificações do conversor, portanto tornam-se uma importante ferramenta de análise e projeto. Observa-se nelas que a maior faixa de variação de corrente ocorre quando o ganho é unitário. O valor médio máximo da corrente parametrizada é obtido para uma razão cíclica de



50%, como pode ser validado ao se derivar a expressão (2.60) em função do ganho e igualar o resultado a zero, como pode ser visto em (2.61) e (2.62).

$$\frac{\partial \gamma_{cr}}{\partial G} = 0 \Rightarrow \frac{1-G}{(G+1)^3} = 0 \Rightarrow \{G=1\} \quad (2.61)$$

$$\gamma_{cr}|_{D=1} = 0,25 \quad (2.62)$$

2.4 Retificador SEPIC monofásico

Substituindo-se a fonte de tensão contínua da entrada do conversor CC-CC SEPIC por uma fonte de tensão alternada, de frequência f_r , em série com uma ponte retificadora monofásica, transforma-se a estrutura em um retificador monofásico controlado, como representado na Figura 2.17 e também apresentado em [7].

O retificador SEPIC operando no MCC não é de interesse para o propósito da topologia trifásica, logo o seu estudo não será realizado neste trabalho. No entanto, a característica estática deste conversor será levada em consideração para a construção dos ábacos que relacionam o ganho com a razão cíclica com o valor médio da corrente de saída parametrizada. No MCC, o retificador somente é capaz de corrigir o fator de potência se houver um malha de controle da corrente na entrada [14, 15, 32-38].

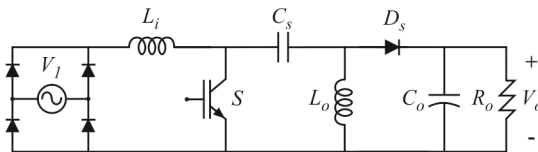


Figura 2.17 – Retificador SEPIC monofásico.

Considerando o circuito da Figura 2.17, então, a diferença básica, quando comparado ao conversor convencional, é a de que a tensão de entrada é agora uma tensão senoidal retificada. Sendo assim, para que a estrutura funcione adequadamente, a tensão sobre o capacitor SEPIC deve seguir esta tensão. A qualidade da corrente de entrada será melhor quanto maior for o número de harmônicos da tensão de entrada reproduzidos por esse capacitor.

Respeitada a hipótese de que a tensão sobre o capacitor é igual à

tensão de entrada para todo o período da rede, então, o restante do funcionamento será análogo ao do conversor CC-CC operando no MCD. A tensão de entrada é dada por (2.63), logo, as expressões para o cálculo das tensões máximas nos semicondutores serão iguais as do conversor CC-CC, mas com substituição de V_i pela tensão de pico da rede, V_p .

$$V_i(\theta) = V_p \sin(\theta) = V_i \quad (2.63)$$

2.4.1 Ondulações de corrente nos indutores

A ondulação de corrente nos indutores será, agora, uma função que depende da amplitude da tensão de entrada, logo, substituindo (2.63) em (2.23) e (2.24) obtêm-se (2.64) e (2.65). A máxima ondulação é obtida considerando-se somente o valor de pico da tensão de entrada, que ocorre para um ângulo θ de 90 graus. Desta maneira, as máximas ondulações nos indutores, são obtidas pelas expressões (2.66) e (2.67).

$$\Delta I_{Li}(\theta) = \frac{V_p \sin(\theta) D}{L_i f_s} \quad (2.64)$$

$$\Delta I_{Lo}(\theta) = \frac{V_p \sin(\theta) D}{L_o f_s} \quad (2.65)$$

$$\Delta I_{Limax} = \frac{V_p D}{L_i f_s} \quad (2.66)$$

$$\Delta I_{Lomax} = \frac{V_p D}{L_o f_s} \quad (2.67)$$

2.4.2 Valor médio da corrente no interruptor

A expressão para o cálculo do valor médio da corrente no interruptor, em um período da tensão de entrada, é obtida a partir da substituição de (2.63) na expressão do valor médio da corrente em um período de comutação, (2.41), como mostrado em (2.68). Integrando-se o resultado obtido em um período da fonte alternada de entrada, como em (2.69), obtêm-se a equação final para o cálculo do valor médio da corrente no interruptor, representado por (2.70).

$$I_{Smed}(\theta) = \frac{1(L_o + L_i) D^2 V_p \sin(\theta)}{2 f_s L_o L_i} \quad (2.68)$$



$$I_{Smed} = \frac{1}{\pi} \int_0^{\pi} \left\{ \frac{1}{2} \frac{D^2 V_p \sin(\theta)}{f_s L_{eq}} \right\} d\theta \quad (2.69)$$

$$I_{Smed} = \frac{1}{\pi} \frac{D^2 V_p}{f_s L_{eq}} \quad (2.70)$$

2.4.3 Valor médio da corrente no indutor de saída

Como mostrado anteriormente, a expressão que calcula o valor médio da corrente no indutor de saída é a mesma utilizada para obtenção do valor médio da corrente no diodo de saída e, consequentemente, o próprio valor médio da corrente de saída. Logo, substituindo (2.63) em (2.39), obtém-se (2.71). De forma análoga à apresentada para obtenção da expressão do valor médio da corrente no interruptor, integrando-se a expressão (2.71) em um período da tensão de entrada, (2.72), obtém-se a expressão para o cálculo do valor médio da corrente, tanto no indutor de saída quanto no diodo de saída e carga, equação (2.73). Esta equação também é apresentada por [39].

$$I_o(\theta) = I_{Lomed}(\theta) = I_{Dmed}(\theta) = \frac{1(L_i + L_o)D^2[V_p \sin(\theta)]^2}{2 V_o L_i L_o f_s} \quad (2.71)$$

$$I_{omed} = I_{Lomed} = I_{Dmed} = \frac{1}{\pi} \int_0^{\pi} \left\{ \frac{1}{2} \frac{D^2 [V_p \sin(\theta)]^2}{V_o f_s L_{eq}} \right\} d\theta \quad (2.72)$$

$$I_{omed} = I_{Lomed} = I_{Dmed} = \frac{1}{4} \frac{D^2 V_p^2}{V_o f_s L_{eq}} \quad (2.73)$$

2.4.4 Análise dos ganhos e características de saída

Observando a expressão (2.73) conclui-se que o valor médio da corrente de saída para o retificador SEPIC é igual à metade da corrente do conversor CC-CC, quando a tensão CC de entrada for igual ao pico da tensão CA. O ganho estático para a estrutura retificadora pode ser definido pela relação entre a tensão de saída e o pico da tensão de entrada, como na expressão (2.74).

$$G = \frac{V_o}{V_p} \quad (2.74)$$

Considerando-se a expressão do valor médio da corrente de saída do retificador, (2.73), encontra-se, ao realizar o mesmo procedimento apresentado no item 2.3.9, as expressões do ganho e da tensão de saída em função dos parâmetros do conversor, como pode ser visualizado nas expressões (2.75) e (2.76). Nota-se que as expressões são idênticas, exceto por uma constante.

$$G = D \sqrt{\frac{R_o}{4L_{eq}f_s}} \quad (2.75)$$

$$V_o = V_p D \sqrt{\frac{R_o}{4L_{eq}f_s}} \quad (2.76)$$

Ainda, considerando-se que a máxima energia é transferida quando a tensão de entrada atinge o pico, então, a condição para se garantir operação em modo de condução descontínuo para toda a faixa de variação da tensão de entrada é obtida do mesmo modo que no conversor CC-CC. Sendo assim, a resistência crítica para um determinado ponto de operação será dada por (2.77), sendo que valores iguais ou maiores asseguram o modo desejado. Já a máxima razão cíclica para garantir o MCD, para uma dada carga, será obtida pela expressão (2.78).

$$R_{oc} = \frac{4L_{eq}f_s}{(1-D)^2} \quad (2.77)$$

$$D_{max} = 1 - \sqrt{\frac{4L_{eq}f_s}{R_o}} \quad (2.78)$$

As curvas de ganho estático do retificador, considerando a tensão de pico de entrada, serão as mesmas do conversor CC-CC apresentadas na Figura 2.15, mas agora com o fator k_s dado pela equação (2.79). Da mesma forma, a característica de saída do retificador SEPIC, ganho estático em função do valor médio da corrente de saída parametrizada, será a mesma apresentada na Figura 2.16, sendo que o novo valor médio da corrente de saída parametrizada é definido pela expressão (2.80).

$$k_s = \sqrt{\frac{R_o}{4L_{eq}f_s}} \quad (2.79)$$



$$\gamma = \frac{4f_s L_{eq} I_o}{V_p} \quad (2.80)$$

2.4.5 Impedância de entrada

Como a corrente de entrada segue a tensão de entrada e considerando que não há perdas, então, é possível escrever a equação (2.81). Substituindo-se (2.73) em (2.81), multiplicando ambos os lados da equação por $\sin(\theta)$ e rearranjando os termos, encontra-se a expressão (2.82), onde a resistência equivalente, R_{eq} , é dada por (2.83).

$$P_i = V_{ief} I_{ief} = P_o = V_o I_{omed} \Rightarrow \frac{V_p I_p}{2} = V_o I_{omed} \quad (2.81)$$

$$i(\theta) = I_p \sin(\theta) = \frac{V_p}{R_{eq}} \sin(\theta) \quad (2.82)$$

$$R_{eq} = \frac{2f_s L_{eq}}{D^2} \quad (2.83)$$

A equação (2.82) comprova que o retificador SEPIC monofásico ao operar no MCD funciona como um seguidor de tensão e do ponto de vista da entrada tem-se uma resistência equivalente para cada valor de razão cíclica.

2.4.6 Ondulação de tensão no capacitor SEPIC

A ondulação de tensão sobre o capacitor SEPIC, em alta frequência, será variável, tendo seu maior valor quando a tensão de entrada está no pico. Para essa situação obtém-se o valor da ondulação utilizando a equação (2.31) ao se substituir V_i por V_p .

Porém, para que o conversor opere adequadamente, é necessário que a tensão sobre o capacitor SEPIC siga a tensão de entrada retificada. Logo, o valor do capacitor deve ser adequado e obtido para respeitar a ondulação de 120 Hz (duas vezes a frequência da rede). Aconselha-se um ajuste através de simulação para que se atenda o critério de baixa frequência e se possa melhorar a resposta para frequência de comutação.

2.4.7 Ondulação de tensão no capacitor de saída

Uma das desvantagens dos retificadores monofásicos em estágio único com correção do FP é o fato da potência de entrada ser pulsada.

Assim, na saída, haverá uma tensão com componente alternada do dobro da frequência de entrada. Desta forma, a expressão utilizada para a obtenção do capacitor de saída no caso CC-CC, (2.35), não pode ser aplicada, já que somente respeita a ondulação em alta frequência, o que resultaria em um capacitor mínimo quando considerado o pico da rede.

Para a obtenção da expressão do capacitor de saída faz-se, então, uso do circuito simplificado apresentado na Figura 2.18.

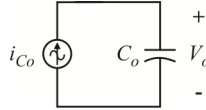


Figura 2.18 – Circuito simplificado para obtenção do capacitor de saída.

A tensão sobre o capacitor é a própria tensão de saída e pode ser representada pela expressão (2.84), que também representa o pico desta tensão, V_{op} , quando a corrente que circula no capacitor é máxima, I_{Cop} . A impedância do capacitor, X_{Co} é representada por (2.85). Substituindo-se (2.85) em (2.84) e isolando C_o , tem-se a expressão para o cálculo da capacitância de saída em função dos picos de tensão e corrente no capacitor.

$$V_o = X_{Co} I_{Co} \rightarrow V_{op} = X_{Co} I_{Cop} \quad (2.84)$$

$$X_{Co} = \frac{1}{2\pi(2f_r)C_o} \quad (2.85)$$

$$C_o = \frac{I_{Cop}}{4\pi f_r V_{op}} \quad (2.86)$$

A potência pulsada de entrada pode ser representada pela expressão (2.87), enquanto que a potência de saída será dada por uma parcela contínua e uma alternada, como na equação (2.88), onde I_{Co} é a parcela alternada da corrente, que circula no capacitor.

$$P_i(\theta) = V_p I_p \sin^2(\theta) = V_p I_p \left[\frac{1}{2} - \frac{1}{2} \cos(2\theta) \right] \quad (2.87)$$

$$P_o(\theta) = V_o I_{omed} + V_o I_{Co}(\theta) \quad (2.88)$$

Considerando que não há perdas, pode-se igualar (2.87) a (2.88) e, como a componente contínua de corrente não circula pelo capacitor,



isola-se a expressão (2.89). Substituindo (2.81) em (2.89) e sabendo-se que a corrente de pico no capacitor de saída, I_{Cop} , irá acontecer para um ângulo θ de 90° , tem-se a equação (2.90).

$$I_{Co}(\theta) = \frac{V_p I_p}{2V_o} \cos(2\theta) \quad (2.89)$$

$$I_{Cop} = I_{Co}(90^\circ) = \frac{P_o}{V_o} \quad (2.90)$$

Substituindo-se (2.90) em (2.86) e sabendo-se que a ondulação de tensão, ΔV_o , é igual ao dobro do valor de pico da componente alternada da tensão de saída, de acordo com (2.91), então, tem-se a expressão final, aproximada, para o cálculo do capacitor de saída, representada pela equação (2.92). O valor da ondulação é geralmente especificado em um valor menor do que 5% do valor da tensão nominal de saída a fim de evitar problemas de controle.

$$V_{op} = \frac{\Delta V_o}{2} \quad (2.91)$$

$$C_o = \frac{P_o}{2\pi f_r V_o \Delta V_o} \quad (2.92)$$

Na escolha do capacitor de saída, além de se atender ao critério de ondulação explicado é necessário que se satisfaça a condição de valor eficaz da corrente que irá circular pelo capacitor, como será visto na versão trifásica. Além desses dois critérios também há um terceiro, comumente utilizado, que é o critério do *hold-up-time*. Este último determina que o capacitor de saída, C_o , deve ser capaz de sustentar a carga na falta de meio ciclo de rede, sendo o valor mínimo da tensão admitido igual a 90% do valor nominal da tensão de saída V_o . Deste modo tem-se o tempo de *hold-up-time*, t_{hut} , definido pela expressão (2.93) e o valor da capacitância calculado pela equação (2.94).

$$t_{hut} = \frac{1}{2f_r} \quad (2.93)$$

$$C_o = \frac{2P_o t_{hut}}{V_o^2 - (0,9V_o)^2} \quad (2.94)$$

2.5 Conclusão

De modo resumido, mas contemplando os aspectos mais relevantes à pesquisa, foi apresentada, neste capítulo, uma revisão dos principais conceitos que regem o funcionamento do conversor CC-CC SEPIC. Entre os dois modos de operação distintos do conversor, analisou-se, sinteticamente, o modo de condução contínuo e, em seguida, foi apresentada a análise detalhada do modo de condução descontínuo, que será à base de funcionamento da estrutura trifásica proposta.

Também foi abordada a utilização do conversor SEPIC associado a uma ponte retificadora e uma fonte de tensão senoidal de entrada para fins de demonstração da possibilidade de operação da estrutura como estágio de correção de fator de potência, quando operando no MCD.

As principais equações para obtenção dos valores médios de corrente e tensão nos componentes do conversor, assim como as curvas de característica estática e de carga para o modo de condução descontínuo foram desenvolvidas, haja vista que serão de grande relevância quando analisada a estrutura trifásica.

ANÁLISE MATEMÁTICA DA TOPOLOGIA TRIFÁSICA

3.1 Introdução

Uma vez compreendido o funcionamento, etapas de operação e as principais equações do conversor CC-CC SEPIC, será conduzida, no presente capítulo, a análise matemática completa da estrutura trifásica, considerando-se o modulador clássico.

Seja a estrutura trifásica proposta, apresentada na Figura 1.3, é possível, para fins de análise matemática, redesenhá-la como mostrado na Figura 3.1. O isolamento e a conexão entre as saídas podem ser removidos, para facilitar o equacionamento, desde que se mantenham as relações (3.1) e (3.2) para a tensão e corrente de saída, respectivamente. As convenções adotadas para os sinais de tensão e sentidos das correntes também são apresentadas na Figura 3.1.

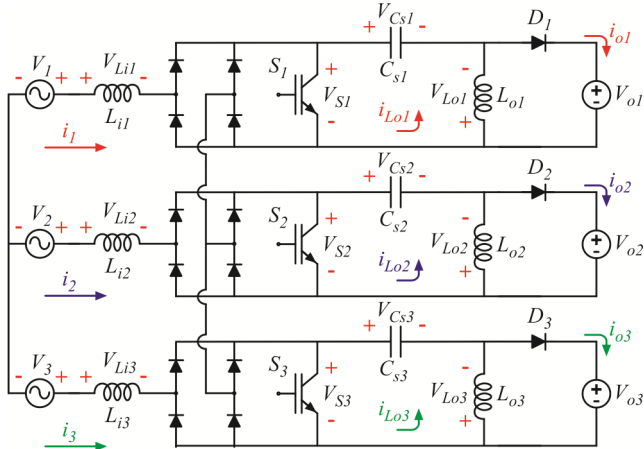


Figura 3.1 – Estrutura trifásica para análise.

$$V_o = V_{o1} = V_{o2} = V_{o3} \quad (3.1)$$

$$i_o = i_{o1} + i_{o2} + i_{o3} \quad (3.2)$$

As tensões trifásicas de entrada são senoidais como as apresentadas na Figura 3.2 e, para cada meio período de rede, observou-se, por



inspeção prévia no simulador, que há seis setores de 30 graus em que a estrutura se comporta da mesma maneira. Sendo assim, é possível, para a análise matemática, considerar somente um destes intervalos de 30 graus para o equacionamento e, posteriormente, expandi-lo para um período de rede, já que há a simetria mencionada.

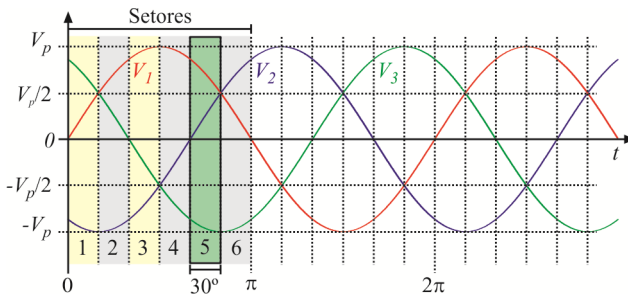


Figura 3.2 – Tensões de entrada e identificação dos setores.

Considerando, então, o setor cinco selecionado na Figura 3.2, onde as tensões de entrada são relacionadas pela expressão (3.3) e possuem os sinais apresentados em (3.4), é possível, considerando qualquer tensão de entrada que respeite estas relações, simular o circuito da Figura 3.1 com três fontes CC de entrada. Utilizando a comutação simultânea dos três interruptores e uma combinação paramétrica adequada, força-se o circuito a operar no modo desejado, MCD. Assim, observando as principais formas de onda, separam-se as etapas de operação do sistema proposto e encontram-se os circuitos equivalentes por etapa.

$$|V_3| > |V_1| > |V_2| \quad (3.3)$$

$$\begin{aligned} V_1 &> 0 \\ V_2 &> 0 \\ V_3 &< 0 \end{aligned} \quad (3.4)$$

3.2 Etapas de operação

As principais formas de onda, obtidas ao se realizar a simulação proposta, são apresentadas na Figura 3.3, cuja observação permite verificar cinco etapas de operação. Os valores numéricos dos componentes, assim como os obtidos na simulação, são irrelevantes, já que se trata de uma análise em que as formas de onda serão o alvo principal do enten-

dimento e equacionamento simbólico da estrutura.

As considerações mais importantes a serem levadas em conta, além de (3.3) e (3.4), são de que as indutâncias de entrada são muito maiores que as de saída, (3.5), e que as tensões sobre os capacitores SEPIC são iguais às tensões de entrada dos respectivos módulos, (3.6).

$$\begin{aligned} L_{l1} &\gg L_{o1} \\ L_{l2} &\gg L_{o2} \\ L_{l3} &\gg L_{o3} \end{aligned} \quad (3.5)$$

$$\begin{aligned} V_{Cs1} &= |V_1| \\ V_{Cs2} &= |V_2| \\ V_{Cs3} &= |V_3| \end{aligned} \quad (3.6)$$

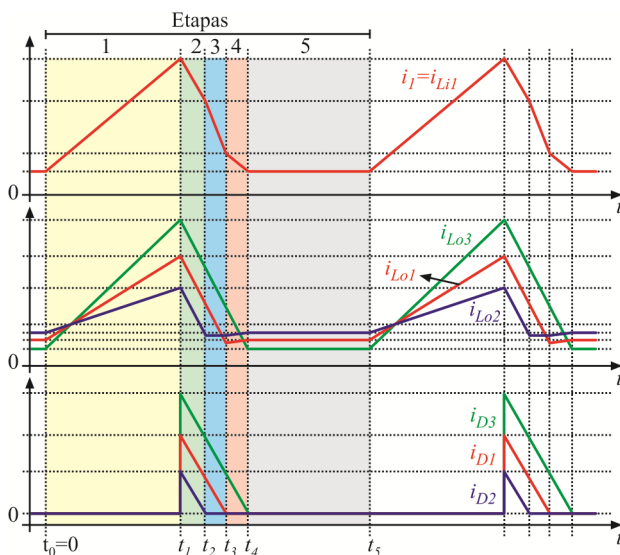


Figura 3.3 – Principais formas de onda das correntes.

Dois diodos de cada ponte retificadora estarão em condução, dependendo dos níveis das tensões de entrada. Para o setor escolhido para a análise, os diodos em condução serão sempre os mesmos para todas as etapas.

3.2.1 Primeira etapa

A primeira etapa tem início quando os três interruptores são comandados a conduzir. Os diodos de saída estão bloqueados, logo, há



armazenamento de energia nos indutores de entrada e transferência de energia dos capacitores SEPIC para os indutores de saída. A Figura 3.4 apresenta o funcionamento do circuito na primeira etapa de operação e o sentido das correntes e sinais das tensões adotados para a análise.

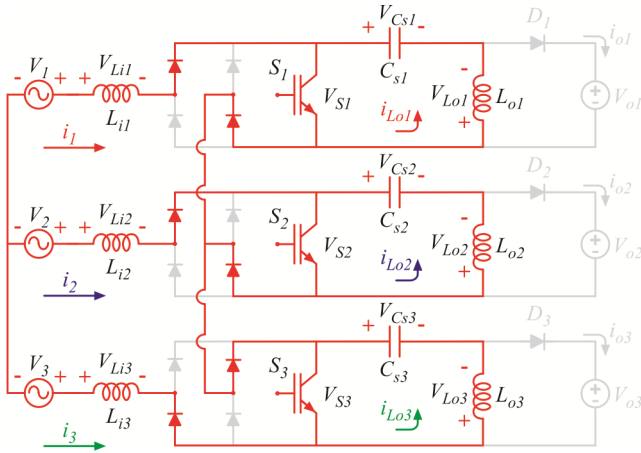


Figura 3.4 – Funcionamento do circuito na primeira etapa de operação.

Conhecendo-se os componentes que estão em condução e uma vez descrito o funcionamento, é possível simplificar o circuito, e assim obter um equivalente que representa a primeira etapa de operação, Figura 3.5.

As principais equações para essa etapa são obtidas resolvendo-se o circuito equivalente apresentado. A metodologia utilizada para a obtenção das equações nesta primeira etapa, também será utilizada nas etapas seguintes, assim como todas as hipóteses simplificadoras, convenções e nomenclaturas.

Como a estrutura é modular, teoricamente todos os indutores de entrada possuem a mesma indutância, assim como todos os indutores de saída e capacitores SEPIC. Logo, escrevem-se as relações (3.7), (3.8) e (3.9).

As correntes nos indutores de entrada são as mesmas que circulam na fonte de entrada das respectivas fases, logo são válidas as relações apresentadas em (3.10).

A soma das correntes de entrada para qualquer instante, considerando o sistema balanceado, é igual a zero, sendo definida pela equação (3.11). Assim, a relação (3.12) também é verdadeira e, uma vez sabendo-

do-se que a tensão em um indutor é igual a (3.13) então, tem-se a equação (3.14), válida para qualquer intervalo de tempo em qualquer etapa de operação.

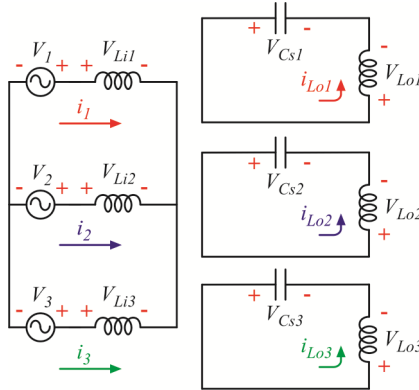


Figura 3.5 – Circuito equivalente da primeira etapa.

$$L_{l1} = L_{l2} = L_{l3} = L_i \quad (3.7)$$

$$L_{o1} = L_{o2} = L_{o3} = L_o \quad (3.8)$$

$$C_{s1} = C_{s2} = C_{s3} = C_s \quad (3.9)$$

$$\begin{aligned} i_{Li1} &= i_1 \\ i_{Li2} &= i_2 \\ i_{Li3} &= i_3 \end{aligned} \quad (3.10)$$

$$i_1 + i_2 + i_3 = 0 \quad (3.11)$$

$$\frac{di_1}{dt} + \frac{di_2}{dt} + \frac{di_3}{dt} = 0 \quad (3.12)$$

$$V_{Li} = L_i \frac{di_{Li}}{dt} \quad (3.13)$$

$$V_{Li1} + V_{Li2} + V_{Li3} = 0 \quad (3.14)$$

Pela soma das tensões nas malhas, obtêm-se as equações (3.15) e (3.16).

$$-V_1 + V_{Li1} - V_{Li2} + V_2 = 0 \quad (3.15)$$

$$-V_2 + V_{Li2} - V_{Li3} + V_3 = 0 \quad (3.16)$$

Multiplicando a equação (3.15) por dois e somando-a com (3.14)



e (3.16) chega-se a expressão (3.17). Isolando a tensão no indutor de (3.17), obtém-se (3.18). Como as tensões de entrada do sistema trifásico a três fios são balanceadas, a soma destas em qualquer instante de tempo é zero, logo, sendo válida tal hipótese, equação (3.19), pode-se simplificar (3.18) por (3.20). Por simetria encontram-se as expressões de tensão nos demais indutores de entrada, dadas por (3.21) e (3.22).

$$3V_{Li1} - 2V_1 + V_2 + V_3 = 0 \quad (3.17)$$

$$V_{Li1} = \frac{1}{3}(2V_1 - V_2 - V_3) \quad (3.18)$$

$$V_1 + V_2 + V_3 = 0 \quad (3.19)$$

$$V_{Li1} = V_1 \quad (3.20)$$

$$V_{Li2} = V_2 \quad (3.21)$$

$$V_{Li3} = V_3 \quad (3.22)$$

Uma vez conhecidas as tensões nos indutores, são obtidas as expressões das correntes de entrada para o intervalo em que os interruptores estão conduzindo. As correntes nos indutores iniciam-se no valor final da etapa anterior e crescem em rampa pela relação entre tensão sobre o indutor e sua respectiva indutância. Sendo assim, as expressões para as correntes de entrada, válidas para o intervalo de tempo da primeira etapa, são dadas por (3.23), (3.24) e (3.25), onde o termo sobrescrito representa a etapa de operação anterior.

$$i_1(t) = I_1^{(s)} + \frac{V_1}{L_i}t \quad (3.23)$$

$$i_2(t) = I_2^{(s)} + \frac{V_2}{L_i}t \quad (3.24)$$

$$i_3(t) = I_3^{(s)} + \frac{V_3}{L_i}t \quad (3.25)$$

Considerando que as ondulações de tensão, em alta frequência, nos capacitores SEPIC, são desprezíveis e que reproduzem, pela consideração assumida, a tensão de entrada retificada, então, para o período analisado, as tensões sobre os capacitores SEPIC são representadas pelas expressões (3.26), (3.27) e (3.28).

$$V_{Cs1} = |V_1| \quad (3.26)$$

$$V_{Cs2} = |V_2| \quad (3.27)$$

$$V_{Cs3} = |V_3| \quad (3.28)$$

Logo, a tensão sobre cada indutor de saída, por inspeção do circuito, equivale à tensão do capacitor de seu respectivo módulo. Sendo assim, representam-se as tensões nestes indutores pelas expressões (3.29), (3.30) e (3.31).

$$V_{Lo1} = V_{Cs1} = |V_1| = L_o \frac{di_{Lo1}}{dt} \quad (3.29)$$

$$V_{Lo2} = V_{Cs2} = |V_2| \quad (3.30)$$

$$V_{Lo3} = V_{Cs3} = |V_3| \quad (3.31)$$

Similarmente à corrente dos indutores de entrada a corrente nos indutores de saída partirá do valor final da etapa anterior e crescerá em rampa pela relação da tensão sobre o indutor e sua respectiva indutância. Portanto, as correntes nos indutores de saída, válidas para o intervalo de tempo analisado, são representadas pelas expressões (3.32), (3.33) e (3.34).

$$i_{Lo1}(t) = I_{Lo1}^{(s)} + \frac{|V_1|}{L_o} t \quad (3.32)$$

$$i_{Lo2}(t) = I_{Lo2}^{(s)} + \frac{|V_2|}{L_o} t \quad (3.33)$$

$$i_{Lo3}(t) = I_{Lo3}^{(s)} + \frac{|V_3|}{L_o} t \quad (3.34)$$

3.2.2 Segunda Etapa

No instante t_I os três interruptores são comandados a bloquear, fazendo com que os diodos de saída entrem em condução. A energia armazenada nos indutores de saída é então transferida para a fonte de saída. A energia acumulada nos indutores de entrada também é transferida para a saída, sendo que parte dela carrega novamente os capacitores SEPIC.

Como na primeira etapa, simplificando o circuito da Figura 3.6,



obtém-se o circuito equivalente simplificado, Figura 3.7. O capacitor C_{s3} , na Figura 3.6, foi deslocado unicamente para facilitar a obtenção do circuito equivalente, porém tal alteração não interfere no funcionamento da estrutura.

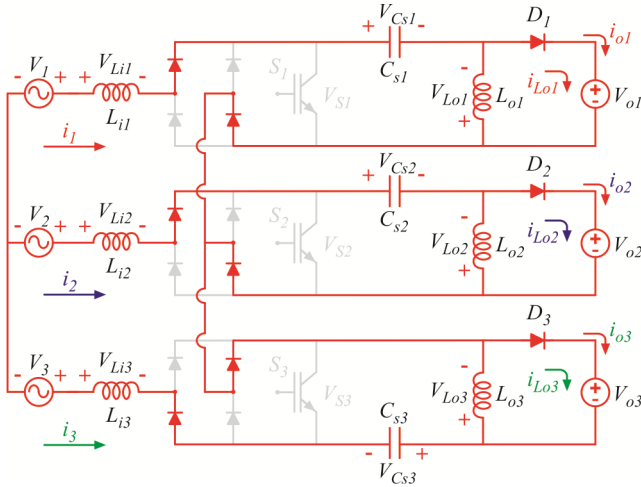


Figura 3.6 – Funcionamento do circuito na segunda etapa de operação.

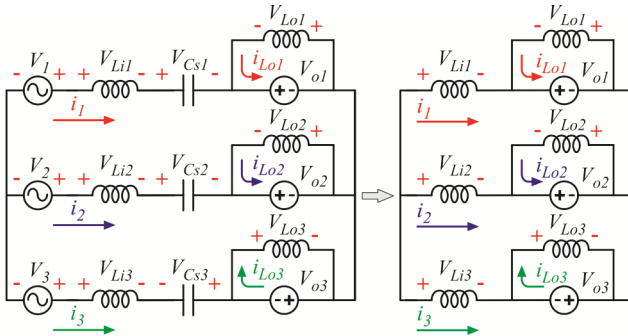


Figura 3.7 – Circuito equivalente na segunda etapa de operação.

Levantando-se as equações de malha do circuito equivalente, obtêm-se as expressões (3.35) e (3.36) que, uma vez simplificadas, resultam, respectivamente, em (3.37) e (3.38).

$$-V_1 + V_{Li1} + V_1 + V_o - V_o - V_2 - V_{Li2} + V_2 = 0 \quad (3.35)$$

$$-V_1 + V_{Li1} + V_1 + V_o + |V_3| - V_{Li3} + V_3 = 0 \quad (3.36)$$

$$V_{Li1} - V_{Li2} = 0 \quad (3.37)$$

$$V_{Li1} - V_{Li3} + 2V_o = 0 \quad (3.38)$$

Somando-se (3.37) com (3.38) e (3.14), obtém-se (3.39), que uma vez simplificado, resulta no valor da tensão no indutor L_{i1} , (3.40). Substituindo-se (3.40) em (3.37) e (3.38), encontram-se as demais tensões nos indutores de entrada, dadas por (3.41) e (3.42).

$$3V_{Li1} + 2V_o = 0 \quad (3.39)$$

$$V_{Li1} = -\frac{2}{3}V_o \quad (3.40)$$

$$V_{Li2} = -\frac{2}{3}V_o \quad (3.41)$$

$$V_{Li3} = \frac{4}{3}V_o \quad (3.42)$$

As tensões nos indutores de saída equivalem à própria tensão de saída, respeitando-se as polaridades convencionadas, e são dadas por (3.43).

$$V_{Lo1} = V_{Lo2} = V_{Lo3} = -V_o \quad (3.43)$$

As correntes para esta etapa iniciam-se nos valores finais da primeira etapa e decrescem em rampa, pelas relações das tensões sobre as respectivas indutâncias. Logo, as correntes de entrada são representadas pelas expressões (3.44), (3.45) e (3.46), enquanto as correntes de saída são dadas pelas equações (3.47), (3.48) e (3.49).

$$i_1(t) = I_1^{(0)} - \frac{2V_o}{3L_i}t \quad (3.44)$$

$$i_2(t) = I_2^{(0)} - \frac{2V_o}{3L_i}t \quad (3.45)$$

$$i_3(t) = I_3^{(0)} + \frac{4V_o}{3L_i}t \quad (3.46)$$

$$i_{Lo1}(t) = I_{Lo1}^{(0)} - \frac{V_o}{L_o}t \quad (3.47)$$



$$i_{Lo2}(t) = I_{Lo2}^{(0)} - \frac{V_o}{L_o} t \quad (3.48)$$

$$i_{Lo3}(t) = I_{Lo3}^{(0)} - \frac{V_o}{L_o} t \quad (3.49)$$

3.2.3 Terceira Etapa

Como os níveis de tensão de entrada são diferentes entre si, as energias armazenadas em cada elemento, por módulo, são diferentes. Sendo assim, um módulo deixará de transferir energia antes do outro até que todos os diodos de saída bloqueiem. Sendo assim, para o setor em análise, em que o módulo da tensão de entrada, V_2 , é menor que o módulo das demais tensões, a corrente no diodo de saída D_2 irá cessar primeiramente. Esse diodo irá bloquear no instante em que a corrente no indutor de saída atingir o valor da corrente do indutor de entrada, mas com sentido oposto. Esta corrente que circula entre a fonte de entrada e os elementos passivos do módulo é chamada de corrente de circulação.

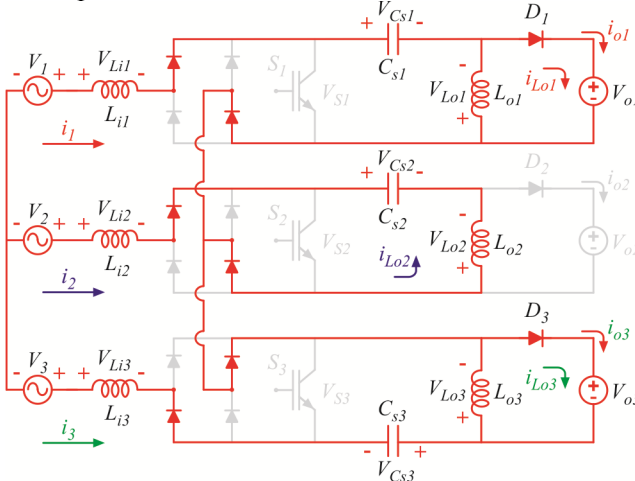


Figura 3.8 – Funcionamento do circuito na terceira etapa de operação.

A Figura 3.8 representa o funcionamento do circuito na terceira etapa, enquanto que a Figura 3.9 apresenta o circuito equivalente para essa etapa.

Assim como nas etapas anteriores, realizando-se a análise de malha no circuito equivalente da terceira etapa, obtêm-se as equações

(3.50) e (3.51). Somando estas duas expressões com (3.14), obtém-se (3.52).

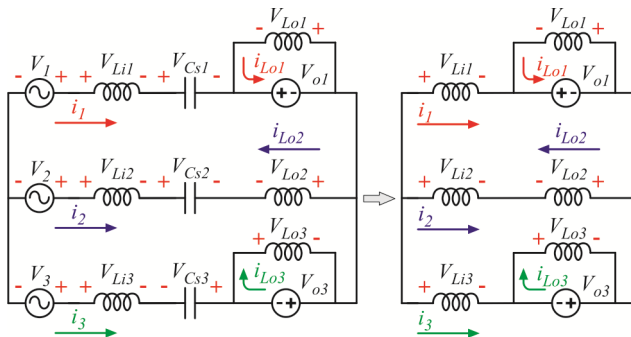


Figura 3.9 – Circuito equivalente na terceira etapa de operação.

$$V_{Li1} + V_o - V_{Lo2} - V_{Li2} = 0 \quad (3.50)$$

$$V_{Li1} + V_o - V_{Lo3} = 0 \quad (3.51)$$

$$3V_{Li1} + 3V_o - V_{Lo2} = 0 \quad (3.52)$$

Como a indutância de entrada é muito maior que a indutância de saída, por hipótese, a tensão sobre a indutância de saída, do ramo do meio, no circuito equivalente, é muito menor do que a tensão sobre o indutor de entrada no mesmo ramo e, como simplificação teórica, pode ser desprezada. Logo, como a tensão no indutor L_{o2} é dada pela igualdade (3.53), a tensão no indutor L_{i1} será dada por (3.54). Substituindo os resultados obtidos nas equações de malha anteriores, obtém-se as demais tensões nos indutores de entrada, (3.55) e (3.56).

$$V_{Lo2} = 0 \quad (3.53)$$

$$V_{Li1} = -V_o \quad (3.54)$$

$$V_{Li2} = 0 \quad (3.55)$$

$$V_{Li3} = V_o \quad (3.56)$$

As outras duas tensões nos indutores de saída continuam iguais à etapa anterior, (3.57). As correntes nos indutores de entrada, dadas às tensões obtidas, são representadas, no intervalo de tempo da terceira etapa, pelas expressões (3.58), (3.59) e (3.60).

$$V_{Lo1} = V_{Lo3} = -V_o \quad (3.57)$$



$$i_1(t) = I_1^{(2)} - \frac{V_o}{L_i} t \quad (3.58)$$

$$i_2(t) = I_2^{(2)} \quad (3.59)$$

$$i_3(t) = I_3^{(2)} + \frac{V_o}{L_i} t \quad (3.60)$$

Já as correntes nos indutores de saída são representadas pelas expressões (3.61), (3.62) e (3.63).

$$i_{Lo1}(t) = I_{Lo1}^{(2)} - \frac{V_o}{L_o} t \quad (3.61)$$

$$i_{Lo2}(t) = I_{Lo2}^{(2)} = -I_2^{(2)} \quad (3.62)$$

$$i_{Lo3}(t) = I_{Lo3}^{(2)} - \frac{V_o}{L_o} t \quad (3.63)$$

3.2.4 Quarta Etapa

A quarta etapa tem início quando a corrente no diodo D_I se extingue, sendo o circuito que a representa apresentado na Figura 3.10. O circuito equivalente desta etapa é obtido como anteriormente, conforme retratado na Figura 3.11.

Da mesma forma que na etapa anterior, as tensões sobre os indutores de saída, nos ramos em que não há transferência de energia para a saída, diodos bloqueados, são muito pequenas quando comparadas com as tensões nos indutores de entrada do mesmo ramo, logo podem ser consideradas nulas, (3.64). A tensão V_{Lo3} continua com valor igual ao da etapa anterior, (3.65).

$$V_{Lo1} = V_{Lo2} = 0 \quad (3.64)$$

$$V_{Lo3} = -V_o \quad (3.65)$$

Sendo assim, resolvendo as duas malhas principais, obtêm-se as expressões (3.66) e (3.67), que simplificadas e somadas com (3.14), resultam na expressão (3.68). De (3.68) e das equações de malha, encontra-se todas as tensões nos indutores de entrada, (3.69), (3.70) e (3.71).

$$V_{Li1} - V_{Lo1} + V_{Lo2} - V_{Li2} = 0 \quad (3.66)$$

$$V_{Li1} - V_{Lo1} + V_o - V_{Li3} = 0 \quad (3.67)$$

$$3V_{Li1} + V_o = 0 \quad (3.68)$$

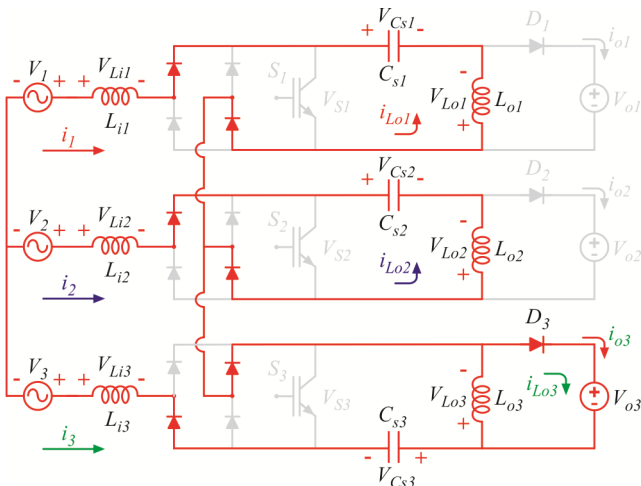


Figura 3.10 – Funcionamento do circuito na quarta etapa de operação.

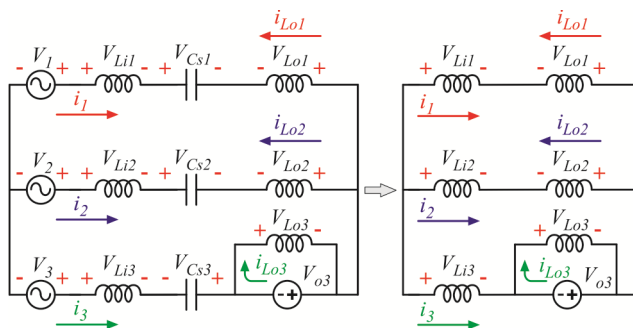


Figura 3.11 – Circuito equivalente na quarta etapa de operação.

$$V_{Li1} = -\frac{1}{3}V_o \quad (3.69)$$

$$V_{Li2} = -\frac{1}{3}V_o \quad (3.70)$$

$$V_{Li3} = \frac{2}{3}V_o \quad (3.71)$$



As correntes na entrada, para esta etapa, são dadas por (3.72), (3.73) e (3.74). Enquanto que as correntes de saída são representadas pelas expressões (3.75), (3.76) e (3.77).

$$i_1(t) = I_1^{(3)} - \frac{V_o}{3L_i}t \quad (3.72)$$

$$i_2(t) = I_2^{(3)} - \frac{V_o}{3L_i}t \quad (3.73)$$

$$i_3(t) = I_3^{(3)} + \frac{2V_o}{3L_i}t \quad (3.74)$$

$$i_{Lo1}(t) = I_{Lo1}^{(3)} = -I_1^{(3)} \quad (3.75)$$

$$i_{Lo2}(t) = I_{Lo2}^{(3)} = -I_2^{(3)} \quad (3.76)$$

$$i_{Lo3}(t) = I_{Lo3}^{(3)} - \frac{V_o}{L_o}t \quad (3.77)$$

3.2.5 Quinta Etapa

A última etapa tem início quando o terceiro módulo deixa de transferir energia para a saída, bloqueio do diodo D_3 . O MCD, para o conversor trifásico pode, também, ser caracterizado por essa etapa, onde toda a energia acumulada na primeira etapa foi transferida para a saída antes de ocorrer o próximo pulso de comando para a comutação dos interruptores. O circuito em operação é dado pela Figura 3.12 e o último circuito equivalente que representa a quinta etapa de operação é apresentado na Figura 3.13.

Nesta etapa, todas as tensões nos indutores são nulas, (3.78), pela mesma razão explicada anteriormente, logo as tensões nos indutores de entrada, pela observação do circuito equivalente também serão iguais à zero, (3.79). Assim, as correntes nos indutores de entrada e saída serão constantes, com valores iguais aos do final da etapa anterior, como apresentado nas expressões (3.80), (3.81), (3.82), (3.83), (3.84) e (3.85).

$$V_{Lo1} = V_{Lo2} = V_{Lo3} = 0 \quad (3.78)$$

$$V_{Li1} = V_{Li2} = V_{Li3} = 0 \quad (3.79)$$

$$i_1(t) = I_1^{(4)} \quad (3.80)$$

$$i_2(t) = I_2^{(4)} \quad (3.81)$$

$$i_3(t) = I_3^{(4)} \quad (3.82)$$

$$i_{Lo1}(t) = I_{Lo1}^{(4)} = -I_1^{(4)} \quad (3.83)$$

$$i_{Lo2}(t) = I_{Lo2}^{(4)} = -I_2^{(4)} \quad (3.84)$$

$$i_{Lo3}(t) = I_{Lo3}^{(4)} = I_3^{(4)} \quad (3.85)$$

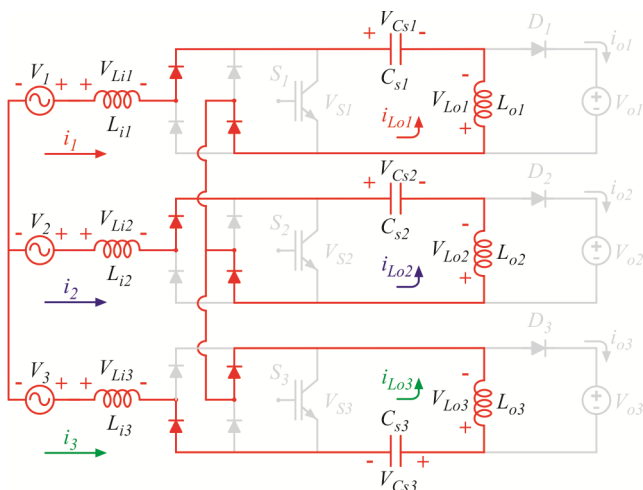


Figura 3.12 – Funcionamento do circuito na quinta etapa de operação.

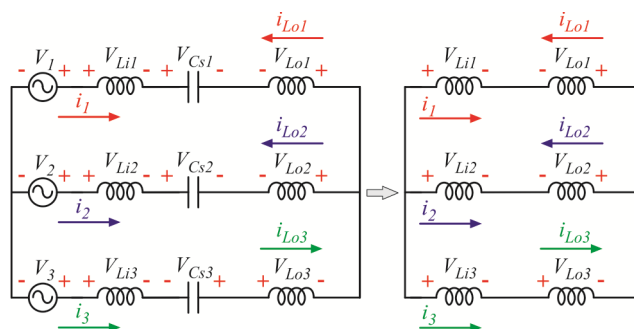


Figura 3.13 – Circuito equivalente na quinta etapa de operação.

A Figura 3.14 retrata as formas de onda das tensões nos indutores de entrada e a Figura 3.15 as formas de onda nos indutores de saída.

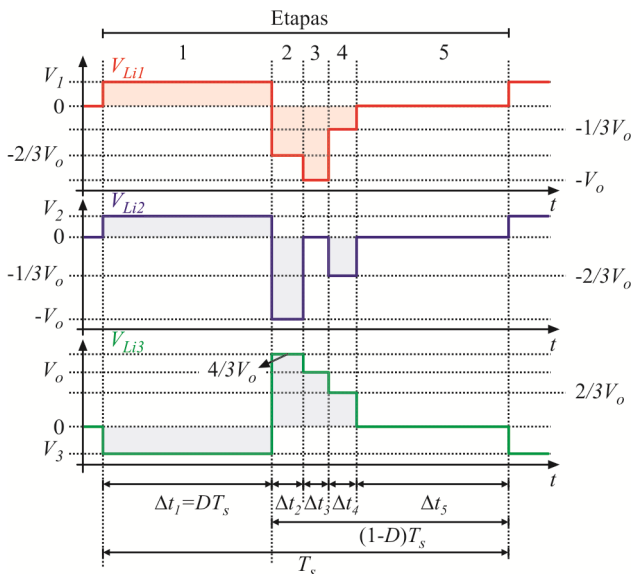


Figura 3.14 – Formas de onda das tensões nos indutores de entrada.

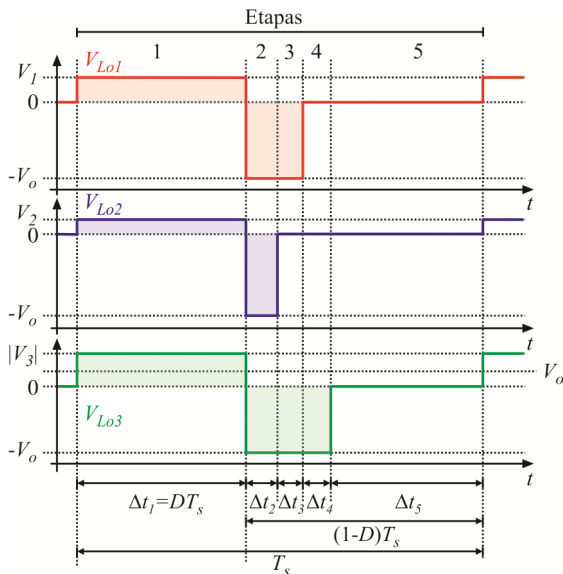


Figura 3.15 – Formas de onda das tensões nos indutores de saída.

3.3 Equacionamento

Explicado o funcionamento da estrutura de potência, apresentadas as etapas de operação com seus respectivos circuitos equivalentes e equações que representam as tensões e as correntes nos indutores em cada intervalo de tempo; o passo seguinte é o equacionamento completo do sistema para obter as expressões para o cálculo dos valores médios e eficazes de interesse.

Com tais equações também será possível reproduzir a curva de característica de saída do conversor trifásico, permitindo a criação de uma metodologia de projeto.

Conforme demonstrado na análise prévia, as correntes nos indutores crescem ou decrescem linearmente com uma derivada que depende da tensão sobre o indutor e o valor da respectiva indutância. Logo, é possível assumir, para resolução do sistema completo, somente os valores iniciais e finais das correntes em cada intervalo de tempo em cada etapa.

Assumindo-se tal metodologia, reescrevem-se as equações das correntes utilizando-se, como incógnitas, o valor final e inicial da corrente em cada intervalo de tempo. A Figura 3.16 apresenta a nomenclatura utilizada para as incógnitas do sistema, fazendo-se necessária para que haja melhor compreensão na resolução do sistema e obtenção das expressões simbólicas.

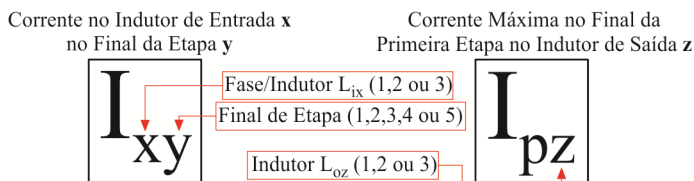


Figura 3.16 – Nomenclatura utilizada para resolução do sistema.

Definida a nomenclatura a ser utilizada, são apresentadas, na Figura 3.17 e Figura 3.18 as correntes nos indutores de entrada e nos indutores de saída, respectivamente, destacando-se as incógnitas a serem obtidas. Devido ao funcionamento, previamente apresentado, há em algumas etapas, a circulação da mesma corrente tanto nos indutores de entrada quanto nos de saída. Por este motivo nota-se que, nas correntes dos indutores de saída, muitas incógnitas são as mesmas das correntes nos indutores de entrada (correntes de circulação).

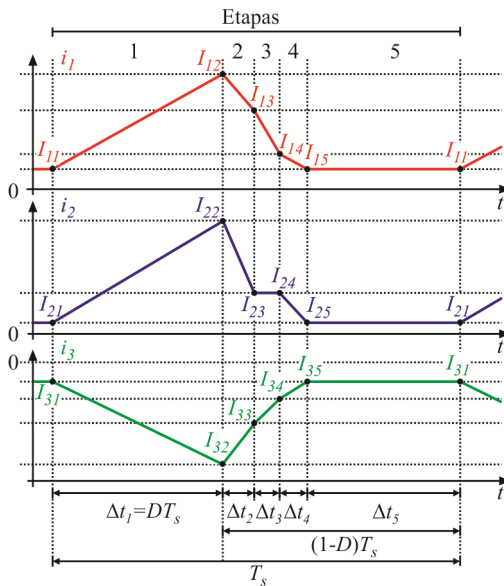


Figura 3.17 – Correntes nos indutores de entrada.

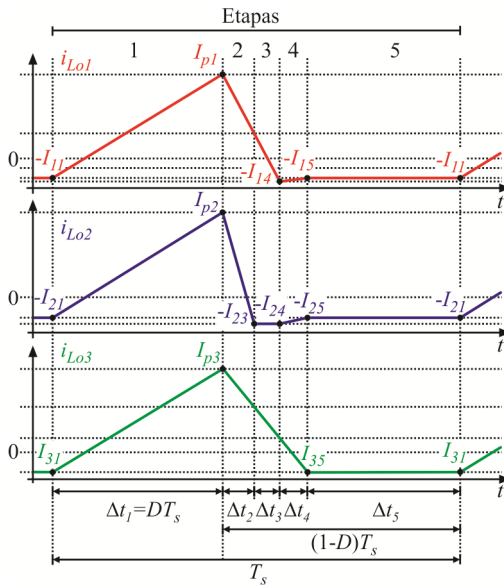


Figura 3.18 – Correntes nos indutores de saída.

Analisando as formas de onda apresentadas, percebe-se que há 18 incógnitas a serem encontradas, logo se faz necessária à obtenção de 18 equações linearmente independentes. Os tempos iniciais e finais das etapas, que eram detonados por t_0 , t_1 , t_2 , t_3 , t_4 e t_5 , são agora representados por intervalos de tempo que também são incógnitas, contudo as expressões para definição literal destes intervalos serão obtidas antes da resolução do sistema linear de equações mencionado.

Da primeira etapa, equações (3.23), (3.24) e (3.25), considerando-se somente os valores iniciais e finais das correntes nos indutores de entrada para o intervalo de tempo Δt_1 , e utilizando a nomenclatura proposta, escrevem-se as expressões (3.86), (3.87) e (3.88).

$$I_{12} = I_{11} + \frac{V_1}{L_i} \Delta t_1 \quad (3.86)$$

$$I_{22} = I_{21} + \frac{V_2}{L_i} \Delta t_1 \quad (3.87)$$

$$I_{32} = I_{31} + \frac{V_3}{L_i} \Delta t_1 \quad (3.88)$$

Das expressões (3.44), (3.45) e (3.46), ambas da segunda etapa de operação, obtêm-se (3.89), (3.90) e (3.91), sendo que tais equações conduzem aos valores finais das correntes nos indutores de entrada no intervalo Δt_2 .

$$I_{13} = I_{12} - \frac{2V_o}{3L_i} \Delta t_2 \quad (3.89)$$

$$I_{23} = I_{22} - \frac{2V_o}{3L_i} \Delta t_2 \quad (3.90)$$

$$I_{33} = I_{32} + \frac{4V_o}{3L_i} \Delta t_2 \quad (3.91)$$

Para a terceira etapa, em que as correntes nos indutores de entrada são dadas por (3.58), (3.59) e (3.60), encontram-se as relações (3.92), (3.93) e (3.94).

$$I_{14} = I_{13} - \frac{V_o}{L_i} \Delta t_3 \quad (3.92)$$



$$I_{24}=I_{23} \quad (3.93)$$

$$I_{34}=I_{33}+\frac{V_o}{L_i}\Delta t_3 \quad (3.94)$$

Da mesma forma, para a quarta etapa, as equações (3.72), (3.73) e (3.74), são usadas para obter-se (3.95), (3.96) e (3.97).

$$I_{15}=I_{14}-\frac{V_o}{3L_i}\Delta t_4 \quad (3.95)$$

$$I_{25}=I_{24}-\frac{V_o}{3L_i}\Delta t_4 \quad (3.96)$$

$$I_{35}=I_{34}+\frac{2V_o}{3L_i}\Delta t_4 \quad (3.97)$$

Da última etapa, equações (3.80), (3.81) e (3.82), são obtidas, também para as correntes de entrada, as relações (3.98), (3.99) e (3.100).

$$I_{11}=I_{15} \quad (3.98)$$

$$I_{21}=I_{25} \quad (3.99)$$

$$I_{31}=I_{35} \quad (3.100)$$

Sendo válida a relação (3.11) referente à soma das correntes, descrevem-se sequencialmente, por etapa, as equações (3.101), (3.102), (3.103), (3.104) e (3.105).

$$I_{11}+I_{21}+I_{31}=0 \quad (3.101)$$

$$I_{12}+I_{22}+I_{32}=0 \quad (3.102)$$

$$I_{13}+I_{23}+I_{33}=0 \quad (3.103)$$

$$I_{14}+I_{24}+I_{34}=0 \quad (3.104)$$

$$I_{15}+I_{25}+I_{35}=0 \quad (3.105)$$

Considerando, agora, as correntes nos indutores de saída, Figura 3.18, é possível obter mais seis equações. As três primeiras são obtidas analisando-se o final da primeira etapa e as equações (3.32), (3.33) e (3.34). Com a nomenclatura apresentada na Figura 3.16, obtêm-se as expressões (3.106), (3.107) e (3.108).

$$I_{p1} = -I_{11} + \frac{V_1}{L_o} \Delta t_1 \quad (3.106)$$

$$I_{p2} = -I_{21} + \frac{V_2}{L_o} \Delta t_1 \quad (3.107)$$

$$I_{p3} = I_{31} - \frac{V_3}{L_o} \Delta t_1 \quad (3.108)$$

A partir da segunda etapa de operação, inicia-se o processo de transferência de energia para a saída, cuja duração todos os diodos de saída estão conduzindo. Em virtude das diferenças de energia armazenada em cada módulo, os diodos irão bloquear um de cada vez, configurando as etapas seguintes, como mencionado anteriormente. Logo, ao fim da segunda etapa, quando o diodo D_2 bloqueia, a corrente no indutor L_{o2} será a própria corrente em L_{i2} com sentido oposto. Sendo assim, para o intervalo de tempo Δt_2 , a expressão resultante para a corrente no indutor de saída L_{o2} é dada por (3.109).

$$-I_{23} = I_{p2} - \frac{V_o}{L_o} \Delta t_2 \quad (3.109)$$

Ao final da terceira etapa, toda a energia armazenada em L_{o1} foi transferida para a saída, assim, tem-se, para a corrente neste indutor, a expressão (3.110). Da mesma forma, ao final da quarta etapa, quando o último diodo de saída bloqueia, é obtida, para a soma dos intervalos de tempo em que havia condução do diodo D_3 , a expressão (3.111).

$$-I_{14} = I_{p1} - \frac{V_o}{L_o} (\Delta t_2 + \Delta t_3) \quad (3.110)$$

$$I_{31} = I_{p3} - \frac{V_o}{L_o} (\Delta t_2 + \Delta t_3 + \Delta t_4) \quad (3.111)$$

Outras três importantes relações são obtidas analisando-se as correntes nos capacitores SEPIC, cujo valor médio deve ser zero em regime permanente. A Figura 3.19 apresenta as correntes nos capacitores SEPIC, sendo que durante a primeira etapa, coincidem com as correntes nos indutores de saída, mas com sentido oposto, enquanto que nas demais etapas, são as próprias correntes nos indutores de entrada.

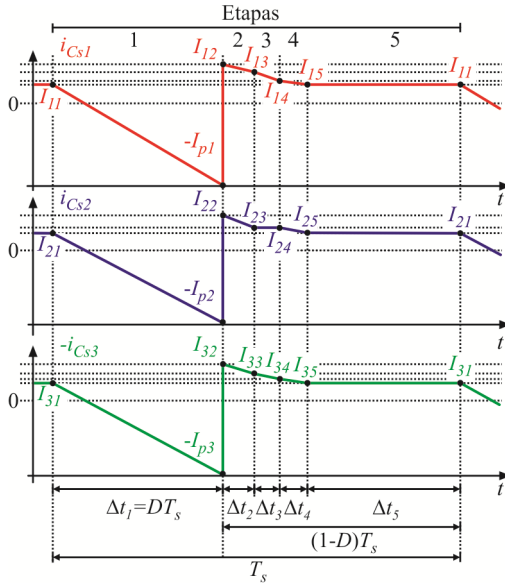


Figura 3.19 – Correntes nos capacitores SEPIC.

Analisando o valor médio da corrente em cada intervalo de tempo, somando-as e igualando-as a zero, para cada capacitor, encontram-se as expressões (3.112), (3.113) e (3.114).

Separando as incógnitas, nas expressões (3.112), (3.113) e (3.114), obtêm-se (3.115), (3.116) e (3.117).

$$\frac{(I_{11} - I_{p1})}{2} \Delta t_1 + \frac{(I_{12} + I_{13})}{2} \Delta t_2 + \frac{(I_{13} + I_{14})}{2} \Delta t_3 + \frac{(I_{14} + I_{15})}{2} \Delta t_4 + I_{15} \Delta t_5 = 0 \quad (3.112)$$

$$\frac{(I_{21} - I_{p2})}{2} \Delta t_1 + \frac{(I_{22} + I_{23})}{2} \Delta t_2 + \frac{(I_{23} + I_{24})}{2} \Delta t_3 + \frac{(I_{24} + I_{25})}{2} \Delta t_4 + I_{25} \Delta t_5 = 0 \quad (3.113)$$

$$\begin{aligned} & \frac{(-I_{31} - I_{p3})}{2} \Delta t_1 + \frac{(-I_{32} - I_{33})}{2} \Delta t_2 + \frac{(-I_{33} - I_{34})}{2} \Delta t_3 + \\ & + \frac{(-I_{34} - I_{35})}{2} \Delta t_4 + (-I_{35} \Delta t_5) = 0 \end{aligned} \quad (3.114)$$

$$\begin{aligned} & I_{11} \Delta t_1 - I_{p1} \Delta t_1 + I_{12} \Delta t_2 + I_{13} (\Delta t_2 + \Delta t_3) + \\ & + I_{14} (\Delta t_3 + \Delta t_4) + I_{15} (\Delta t_4 + 2 \Delta t_5) = 0 \end{aligned} \quad (3.115)$$

$$I_{21}\Delta t_1 - I_{p2}\Delta t_1 + I_{22}\Delta t_2 + I_{23}(\Delta t_2 + \Delta t_3) + I_{24}(\Delta t_3 + \Delta t_4) + I_{25}(\Delta t_4 + 2\Delta t_5) = 0 \quad (3.116)$$

$$-I_{31}\Delta t_1 - I_{p3}\Delta t_1 - I_{32}\Delta t_2 - I_{33}(\Delta t_2 + \Delta t_3) - I_{34}(\Delta t_3 + \Delta t_4) - I_{35}(\Delta t_4 + 2\Delta t_5) = 0 \quad (3.117)$$

3.3.1 Obtenção das expressões dos intervalos de tempo

O conjunto de equações apresentado, como pode ser visto, possui 18 incógnitas relacionadas às correntes no final de cada etapa. Entretanto, até o presente momento, os intervalos de tempo apresentados nas equações também são incógnitas, portanto, antes de resolver o sistema para obtenção do conjunto solução das correntes de interesse, é necessário obter as expressões dos tempos. Tais tempos poderiam ser obtidos mantendo-os como incógnitas no sistema linear, porém mais equações linearmente independentes seriam necessárias e a resolução tornar-se-ia mais complicada.

Sendo assim, para uma frequência de comutação, f_s , sabe-se que o período de comutação é dado por (3.118). Para a primeira etapa, onde todos os interruptores estão conduzindo, o intervalo de tempo é obtido pela própria definição de ciclo de trabalho, razão cíclica, como em (3.119). O tempo em que os interruptores não conduzem é relacionado com a razão cíclica complementar, logo, considerando a soma de todos os intervalos de tempo das demais etapas obtém-se a equação (3.120).

$$T_s = \frac{1}{f_s} \quad (3.118)$$

$$\Delta t_1 = DT_s \quad (3.119)$$

$$\Delta t_2 + \Delta t_3 + \Delta t_4 + \Delta t_5 = (1-D)T_s \quad (3.120)$$

Considerando as expressões (3.106), (3.107) e (3.108) e substituindo-as em (3.109), (3.110) e (3.111), respectivamente, obtêm-se as expressões (3.121), (3.122) e (3.123).

$$\frac{V_1}{L_o}\Delta t_1 - \frac{V_o}{L_o}\Delta t_2 - \frac{V_o}{L_o}\Delta t_3 = 0 \quad (3.121)$$

$$\frac{V_2}{L_o}\Delta t_1 - \frac{V_o}{L_o}\Delta t_2 = 0 \quad (3.122)$$



$$-\frac{V_3}{L_o}\Delta t_1 - \frac{V_o}{L_o}\Delta t_2 - \frac{V_o}{L_o}\Delta t_3 - \frac{V_o}{L_o}\Delta t_4 = 0 \quad (3.123)$$

Substituindo (3.119) em (3.122) encontra-se o segundo intervalo de tempo, apresentado na equação (3.124). De posse deste tempo, obtém-se o intervalo Δt_3 substituindo (3.119) e (3.124) em (3.121), determinando-se (3.125). Da mesma forma, substituindo (3.119) e os resultados (3.124) e (3.125) em (3.123), encontra-se a expressão para o quarto intervalo de tempo, representado pela equação (3.126). Por fim, substituindo todos os intervalos de tempo já obtidos, (3.119), (3.124), (3.125) e (3.126) em (3.120), encontra-se o intervalo de tempo Δt_5 , representado na equação (3.127).

$$\Delta t_2 = \frac{V_2}{V_o} D T_s \quad (3.124)$$

$$\Delta t_3 = \frac{(V_1 - V_2)}{V_o} D T_s \quad (3.125)$$

$$\Delta t_4 = \frac{(-V_1 - V_3)}{V_o} D T_s = \frac{V_2}{V_o} D T_s \quad (3.126)$$

$$\Delta t_5 = \frac{[V_o - (V_o - V_3)D]}{V_o} T_s \quad (3.127)$$

3.3.2 Resolução do sistema linear de equações

Obtidas as expressões dos tempos e as equações do sistema que representam os valores das correntes nos pontos mostrados anteriormente, o passo seguinte é montar um sistema de equações linearmente independentes que resolva o sistema e seja solução para este.

Para cada etapa do sistema foram obtidas três equações observando-se as correntes nos indutores de entrada, expressões de (3.86) a (3.100). Da relação de soma das correntes outras cinco equações foram apresentadas, (3.101) a (3.105). Já para os indutores de saída, apresentaram-se três equações para a primeira etapa, (3.106) a (3.108), e outras três para as demais etapas, (3.109) a (3.111). Por fim, três equações foram obtidas tendo em vista o valor médio nulo das correntes nos capacitores SEPIC, (3.115) a (3.117), totalizando 29 equações apresentadas.

Destas 29 equações, é necessário extrair um conjunto de 18 equa-

ções linearmente independentes, que devem ser tomadas convenientemente para que seja possível resolver o sistema. Algumas equações linearmente independentes (LIs) são facilmente identificadas, assim como algumas linearmente dependentes (LDs).

Logo, para a identificação das demais equações LIs, montou-se o sistema linear com todas as equações LIs previamente identificadas e o restante das não identificadas como LDs. Por sucessivas tentativas, utilizando-se o método de eliminação de Gauss-Jordan, identificaram-se as demais equações LDs e o sistema restante, 18 equações LIs a ser desenvolvido.

O conjunto de 18 equações LIs que resolve o sistema é dado pelas expressões: (3.86), (3.87), (3.89), (3.90), (3.92), (3.93), (3.95), (3.99), (3.101), (3.102), (3.103), (3.105), (3.106), (3.107), (3.108), (3.115), (3.116) e (3.117). A Tabela 3.1 apresenta as matrizes A e B e seus coeficientes, utilizados para a resolução do sistema de equações do tipo (3.141).

Tabela 3.1 – Sistema linearmente independente a ser resolvido.

A																		B
I_{11}	I_{12}	I_{13}	I_{14}	I_{15}	I_{21}	I_{22}	I_{23}	I_{24}	I_{25}	I_{31}	I_{32}	I_{33}	I_{34}	I_{35}	I_{p1}	I_{p2}	I_{p3}	
-1	1																	B_1
					-1	1												B_2
	-1	1																B_3
						-1	1											B_3
		-1	1															B_4
							-1	1										0
			-1	1														B_5
					1	-1												0
1					1					1								0
	1					1					1							0
		1					1					1						0
				1					1					1				0
1															1			B_6
					1											1		B_7
										-1							1	B_8
A_1	A_2	A_3	A_4	A_5											$\sim A_1$			0
					A_1	A_2	A_3	A_4	A_5							$\sim A_1$		0
										$\sim A_1$	$\sim A_2$	$\sim A_3$	$\sim A_4$	$\sim A_5$			$\sim A_1$	0

Os coeficientes não unitários ou nulos apresentados na Tabela 3.1 são listados nas expressões (3.128) a (3.140).



$$A_1 = \Delta t_1 \quad (3.128)$$

$$A_2 = \Delta t_2 \quad (3.129)$$

$$A_3 = \Delta t_2 + \Delta t_3 \quad (3.130)$$

$$A_4 = \Delta t_3 + \Delta t_4 \quad (3.131)$$

$$A_5 = \Delta t_4 + 2\Delta t_5 \quad (3.132)$$

$$B_1 = \frac{V_1}{L_i} \Delta t_1 \quad (3.133)$$

$$B_2 = \frac{V_2}{L_i} \Delta t_1 \quad (3.134)$$

$$B_3 = \frac{-2V_o}{3L_i} \Delta t_2 \quad (3.135)$$

$$B_4 = \frac{-V_o}{L_i} \Delta t_3 \quad (3.136)$$

$$B_5 = \frac{-V_o}{3L_i} \Delta t_4 \quad (3.137)$$

$$B_6 = \frac{V_1}{L_o} \Delta t_1 \quad (3.138)$$

$$B_7 = \frac{V_2}{L_o} \Delta t_1 \quad (3.139)$$

$$B_8 = \frac{-V_3}{L_o} \Delta t_1 \quad (3.140)$$

Resolvendo-se simbolicamente o sistema linear matricial apresentado, utilizando a equação (3.142), obtêm-se todas as expressões das correntes nos pontos destacados. Tais expressões são apresentadas sequencialmente no conjunto de (3.143) a (3.160).

$$Ax = B \quad (3.141)$$

$$x = \text{inv}(A) \cdot B \quad (3.142)$$

$$I_{11} = \frac{\left[(-2V_1^2 + V_2^2 - V_3^2) L_o D + 3V_1 V_o L_i D \right] D T_s}{6V_o L_i L_o} \quad (3.143)$$

$$I_{12} = \frac{[(-2V_1^2 + V_2^2 - V_3^2)L_o D + 2(2V_1 - V_2 - V_3)V_o L_o + 3V_1 V_o L_i D]DT_s}{6V_o L_i L_o} \quad (3.144)$$

$$I_{13} = \frac{[(-2V_1^2 + V_2^2 - V_3^2)L_o D + 2(2V_1 - 3V_2 - V_3)V_o L_o + 3V_1 V_o L_i D]DT_s}{6V_o L_i L_o} \quad (3.145)$$

$$I_{14} = \frac{[(-2V_1^2 + V_2^2 - V_3^2)L_o D - 2(V_1 + V_3)V_o L_o + 3V_1 V_o L_i D]DT_s}{6V_o L_i L_o} \quad (3.146)$$

$$I_{15} = \frac{[(-2V_1^2 + V_2^2 - V_3^2)L_o D + 3V_1 V_o L_i D]DT_s}{6V_o L_i L_o} = I_{11} \quad (3.147)$$

$$I_{21} = \frac{[(V_1^2 - 2V_2^2 - V_3^2)L_o D + 3V_1 V_o L_i D]DT_s}{6V_o L_i L_o} \quad (3.148)$$

$$I_{22} = \frac{[(V_1^2 - 2V_2^2 - V_3^2)L_o D + 2(2V_1 - V_2 - V_3)V_o L_o + 3V_1 V_o L_i D]DT_s}{6V_o L_i L_o} \quad (3.149)$$

$$I_{23} = \frac{[(V_1^2 - 2V_2^2 - V_3^2)L_o D - 2(V_1 - V_3)V_o L_o + 3V_1 V_o L_i D]DT_s}{6V_o L_i L_o} \quad (3.150)$$

$$I_{24} = \frac{[(V_1^2 - 2V_2^2 - V_3^2)L_o D - 2(V_1 - V_3)V_o L_o + 3V_1 V_o L_i D]DT_s}{6V_o L_i L_o} = I_{23} \quad (3.151)$$

$$I_{25} = \frac{[(V_1^2 - 2V_2^2 - V_3^2)L_o D + 3V_1 V_o L_i D]DT_s}{6V_o L_i L_o} = I_{21} \quad (3.152)$$

$$I_{31} = \frac{[(V_1^2 + V_2^2 + 2V_3^2)L_o D - 3V_o L_i D(V_1 + V_2)]DT_s}{6V_o L_i L_o} \quad (3.153)$$

$$I_{32} = \frac{[(V_1^2 + V_2^2 + 2V_3^2)L_o D - 2(V_1 + V_2 - 2V_3)V_o L_o - 3V_o L_i D(V_1 + V_2)]DT_s}{6V_o L_i L_o} \quad (3.154)$$

$$I_{33} = \frac{[(V_1^2 + V_2^2 + 2V_3^2)L_o D - 2(V_1 - 3V_2 - 2V_3)V_o L_o - 3V_o L_i D(V_1 + V_2)]DT_s}{6V_o L_i L_o} \quad (3.155)$$

$$I_{34} = \frac{[(V_1^2 + V_2^2 + 2V_3^2)L_o D + 4(V_1 + V_3)V_o L_o - 3V_o L_i D(V_1 + V_2)]DT_s}{6V_o L_i L_o} \quad (3.156)$$



$$I_{35} = \frac{[(V_1^2 + V_2^2 + 2V_3^2)L_o D - 3V_o L_i D(V_1 + V_2)]DT_s}{6V_o L_i L_o} = I_{31} \quad (3.157)$$

$$I_{p1} = \frac{[(2V_1^2 - V_2^2 + V_3^2)L_o D - 3V_1 V_o L_i D + 6V_1 V_o L_i]DT_s}{6V_o L_i L_o} \quad (3.158)$$

$$I_{p2} = \frac{[(-V_1^2 + 2V_2^2 + V_3^2)L_o D - 3V_2 V_o L_i D + 6V_2 V_o L_i]DT_s}{6V_o L_i L_o} \quad (3.159)$$

$$I_{p3} = \frac{[(V_1^2 + V_2^2 + 2V_3^2)L_o D - 3V_o L_i D(V_1 + V_2) - 6V_3 V_o L_i]DT_s}{6V_o L_i L_o} \quad (3.160)$$

Todas as equações obtidas foram comprovadas comparando resultados analíticos com simulações numéricas para uma determinada especificação. A obtenção das expressões apresentadas é o ponto mais importante da análise matemática e do equacionamento, pois a partir delas, é possível definir qualquer expressão para obtenção dos valores médios e eficazes no período de comutação. Pela simetria de setores, definir-se-ão as equações, em um período de rede, com as quais será possível, para dada especificação de projeto, obter a característica de saída do conversor trifásico e escolher os componentes do conversor baseado nos esforços de tensão e corrente ao qual estarão submetidos.

3.3.3 Ondulação de corrente nos indutores de entrada

As ondulações das correntes nos indutores de entrada terão valores instantâneos diferentes, porém, o interesse é obter a expressão para a ondulação máxima corrente. Desta forma, realizando-se a subtração dos valores, máximo e mínimo da corrente no indutor L_{i1} , como em (3.161), encontra-se a equação para o cálculo da ondulação de corrente neste indutor, em alta frequência, dada pela equação (3.162).

$$\Delta I_{L_{i1}} = I_{12} - I_{11} \quad (3.161)$$

$$\Delta I_{L_{i1}} = \frac{V_1}{L_i} DT_s \quad (3.162)$$

As tensões de entrada são senoidais, balanceadas e defasadas de 120 graus entre si, logo podem ser representadas pelas expressões (3.163), (3.164) e (3.165), onde V_p é o valor de pico.

$$V_1 = V_p \text{sen}(\theta) \quad (3.163)$$

$$V_2 = V_p \text{sen}\left(\theta - \frac{2\pi}{3}\right) \quad (3.164)$$

$$V_3 = V_p \text{sen}\left(\theta + \frac{2\pi}{3}\right) \quad (3.165)$$

Substituindo (3.163) em (3.162) encontra-se a expressão (3.166). O valor máximo de (3.166) ocorre para um ângulo θ igual a 90 graus, logo, a expressão final para o cálculo da ondulação de corrente em qualquer indutor de entrada será dada por (3.167).

$$\Delta I_{Li1} = \frac{V_p \text{sen}(\theta)}{L_i} DT_s \quad (3.166)$$

$$\Delta I_{Li} = \frac{V_p}{L_i} DT_s \quad (3.167)$$

3.3.4 Ondulação de corrente nos indutores de saída

Utilizando a mesma abordagem para o cálculo da ondulação da corrente nos indutores de saída, tem-se, para o indutor L_{o1} , a partir da observação de sua forma de onda de corrente, a expressão (3.168), que depois de resolvida resulta em (3.169). Aplicando (3.163) em (3.169) e resolvendo para o ângulo θ de 90 graus, encontra-se a expressão final para o cálculo da ondulação de corrente em qualquer indutor de saída. A expressão obtida é igual à encontrada para os indutores de entrada, com exceção do valor da indutância, que é muito menor do que a de entrada, logo a ondulação de corrente nos indutores de saída será muito maior que a dos indutores de entrada.

$$\Delta I_{Lo1} = I_{p1} - (-I_{11}) = I_{p1} + I_{11} \quad (3.168)$$

$$\Delta I_{Lo1} = \frac{V_1}{L_o} DT_s \quad (3.169)$$

$$\Delta I_{Lo} = \frac{V_p}{L_o} DT_s \quad (3.170)$$



3.3.5 Valor médio da corrente nos interruptores

A corrente em cada interruptor é igual à soma das correntes que circulam pelos indutores de entrada e saída do mesmo módulo, crescendo em rampa durante o tempo Δt_1 . Logo, pode-se representá-las pelas formas de onda mostradas na Figura 3.20, onde também podem ser observadas as correntes em cada diodo de saída e a corrente na saída, que é composta pela soma das três correntes nos diodos.

O valor médio da corrente no interruptor S_1 , em um período de comutação, pode ser obtido através da integral apresentada na equação (3.171), que depois de resolvida resulta em (3.172). Substituindo (3.163) em (3.172) e integrando a expressão resultante no período de rede ($T_r=2\pi$), como mostrado em (3.173), chega-se a equação final para o cálculo do valor médio da corrente em qualquer interruptor, (3.174).

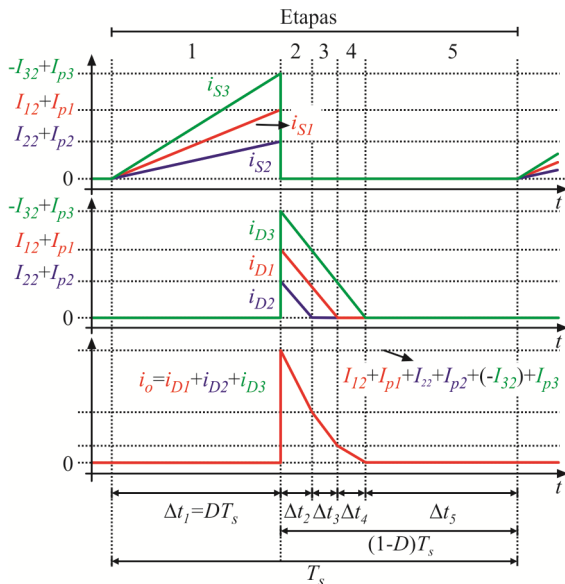


Figura 3.20 – Formas de ondas das correntes nos interruptores, diodos de saída e corrente na saída.

$$I_{S1med} = \frac{1}{T_s} \left[\int_0^{\Delta t_1} \left(\frac{I_{12} + I_{p1}}{\Delta t_1} \right) t dt \right] \quad (3.171)$$

$$I_{S1med} = \frac{V_1(L_i + L_o)D^2T_s}{2L_iL_o} \quad (3.172)$$

$$I_{S1med} = 2 \frac{1}{T_r} \left[\int_0^{\pi} \frac{V_p \sin(\theta)(L_i + L_o)D^2T_s}{2L_iL_o} d\theta \right] \quad (3.173)$$

$$I_{Smed} = \frac{V_p(L_i + L_o)D^2}{\pi f_s L_i L_o} \quad (3.174)$$

3.3.6 Valor eficaz da corrente nos interruptores

A expressão para o cálculo do valor eficaz da corrente nos interruptores é encontrada da mesma forma, obtendo a expressão do valor eficaz em alta frequência, primeiramente, e depois em baixa frequência, mas utilizando a relação de valor eficaz. Logo, se monta a expressão (3.175) que depois de resolvida e simplificada, resulta na equação (3.176). Tal equação pode ser utilizada para a obtenção do valor eficaz da corrente em um período de comutação. Aplicando (3.176) para obtenção do valor eficaz em um período de rede, como em (3.177), obtém-se a expressão final para o cálculo do valor eficaz da corrente nos interruptores, equação (3.178).

$$I_{S1ef} = \sqrt{\frac{1}{T_s} \left[\int_0^{\Delta t_1} \left(\frac{I_{12} + I_{p1}}{\Delta t_1} t \right)^2 dt \right]} \quad (3.175)$$

$$I_{S1ef} = \frac{V_1 D(L_i + L_o)}{3 f_s L_i L_o} \sqrt{3D} \quad (3.176)$$

$$I_{Sef} = \sqrt{\frac{1}{\pi} \int_0^{\pi} \left[\frac{V_p \sin(\theta) D(L_i + L_o)}{3 f_s L_i L_o} \sqrt{3D} \right]^2 d\theta} \quad (3.177)$$

$$I_{Sef} = \frac{V_p D(L_i + L_o)}{6 f_s L_i L_o} \sqrt{6D} \quad (3.178)$$

3.3.7 Valor médio da corrente nos diodos de saída

Das formas de onda das correntes nos diodos de saída, apresentadas na Figura 3.20, e utilizando o mesmo critério usado na obtenção da expressão que calcula o valor médio da corrente nos interruptores, ob-



têm-se a expressão que calcula o valor médio da corrente nos diodos. Assim, tomando o diodo D_1 como referência, monta-se a integral da expressão (3.179) que, depois de resolvida, fornece a equação (3.180). Por analogia, os valores médios, no período de comutação, em D_2 e D_3 serão dados pelas equações (3.182) e (3.184), respectivamente.

$$I_{D1med} = \frac{1}{T_s} \left(\int_0^{\Delta t_2 + \Delta t_3} \left(\frac{I_{12} + I_{p1}}{\Delta t_2 + \Delta t_3} \right) t dt \right) \quad (3.179)$$

$$I_{D1med} = \frac{V_1^2 D^2 (L_i + L_o)}{2 f_s V_o L_i L_o} \quad (3.180)$$

$$I_{D2med} = \frac{1}{T_s} \left(\int_0^{\Delta t_2} \left(\frac{I_{22} + I_{p2}}{\Delta t_2} \right) t dt \right) \quad (3.181)$$

$$I_{D2med} = \frac{V_2^2 D^2 (L_i + L_o)}{2 f_s V_o L_i L_o} \quad (3.182)$$

$$I_{D3med} = \frac{1}{T_s} \left(\int_0^{\Delta t_2 + \Delta t_3 + \Delta t_4} \left(\frac{-I_{32} + I_{p3}}{\Delta t_2 + \Delta t_3 + \Delta t_4} \right) t dt \right) \quad (3.183)$$

$$I_{D3med} = \frac{V_3^2 D^2 (L_i + L_o)}{2 f_s V_o L_i L_o} \quad (3.184)$$

Novamente, pela simetria, obtém-se a expressão completa que calcula o valor médio da corrente em qualquer diodo, integrando-se qualquer resultado advindo do valor médio no período de comutação, em um período de rede, como mostrado na expressão (3.185), onde se utilizou a expressão do valor médio da corrente no diodo D_1 , substituindo o valor de V_1 por (3.163). O resultado obtido é mostrado na expressão (3.186).

$$I_{Dmed} = 2 \frac{1}{T_r} \left[\int_0^{\pi} \frac{(V_p \sin(\theta))^2 D^2 (L_i + L_o)}{2 f_s V_o L_i L_o} d\theta \right] \quad (3.185)$$

$$I_{Dmed} = \frac{V_p^2 D^2 (L_i + L_o)}{4 f_s V_o L_i L_o} \quad (3.186)$$

3.3.8 Valor eficaz da corrente nos diodos de saída

A expressão para o cálculo do valor eficaz da corrente nos diodos de saída é obtida de modo semelhante ao realizado para os interruptores. Assim, tomando somente um dos diodos, monta-se a expressão (3.187) que, depois de resolvida, resulta em (3.188). Expandindo-a para a baixa frequência, (3.189), obtém-se a expressão final para o cálculo do valor eficaz da corrente em qualquer diodo de saída, (3.190).

$$I_{D1ef} = \sqrt{\frac{1}{T_s} \left[\int_0^{\Delta t_2 + \Delta t_3} \left(\left(\frac{I_{12} + I_{p1}}{\Delta t_2 + \Delta t_3} \right) t \right)^2 dt \right]} \quad (3.187)$$

$$I_{D1ef} = \frac{V_1 D (L_i + L_o)}{3 f_s V_o L_i L_o} \sqrt{3 V_1 D} \quad (3.188)$$

$$I_{Def} = \sqrt{\frac{1}{\pi} \int_0^{\pi} \left[\frac{V_p \sin(\theta) D (L_i + L_o)}{3 f_s V_o L_i L_o} \sqrt{3 V_p \sin(\theta) D} \right]^2 d\theta} \quad (3.189)$$

$$I_{D1ef} = \frac{2 V_p D (L_i + L_o)}{3 f_s L_i L_o} \sqrt{\frac{V_p D}{V_o \pi}} = I_{D2ef} = I_{D3ef} \quad (3.190)$$

3.3.9 Ondulação de tensão nos capacitores SEPIC

A ondulação máxima de tensão, em alta frequência, nos capacitores SEPIC será a mesma da versão CC-CC, logo, pode-se fazer uso da expressão (2.31) para o cálculo desta, substituindo-se unicamente a tensão de entrada V_i pelo valor de pico de entrada, V_p . A observação a cerca da ondulação em baixa frequência apresentada no Capítulo 2 também é válida na versão trifásica e deve, obrigatoriamente, ser satisfeita para o correto funcionamento do conversor.

3.3.10 Ondulação de tensão no capacitor de saída

Uma vantagem da topologia trifásica, quando comparada com a monofásica, é o fato de haver o cancelamento da componente de baixa frequência na tensão de saída, reduzindo, assim, o tamanho do capacitor mínimo para assegurar uma baixa ondulação de tensão.

A Figura 3.21 apresenta as formas de onda da tensão e da corrente no capacitor de saída. Para obter a expressão da ondulação procede-se da mesma forma realizada no Capítulo 2, porém, como o número de



etapas é maior algumas simplificações devem ser efetuadas para reduzir a complexidade matemática.

À medida que há a evolução das tensões senoidais de entrada, dentro do setor escolhido para a análise, a tensão V_3 tende ao pico negativo da tensão da rede, enquanto que V_1 e V_2 evoluem para metade do valor desta tensão, mas positivo. Assim, observa-se que o tempo Δt_3 tende a zero, enquanto Δt_4 torna-se igual ao tempo Δt_2 . Neste momento tem-se o pior caso de ondulação na tensão na saída, e há a eliminação da parcela de corrente que possui a derivada existente no intervalo Δt_3 .

Desta forma, para obter a ondulação de tensão sobre o capacitor basta resolver a expressão (3.191). Sendo que a equação i_{CoA} refere-se à corrente que inicia no pico da corrente no capacitor, I_{Cop} , e evolui durante a segunda etapa até trocar de derivada. Então, tem-se a corrente de expressão i_{CoB} decrescendo até atingir zero, no tempo Δt_{Co} .

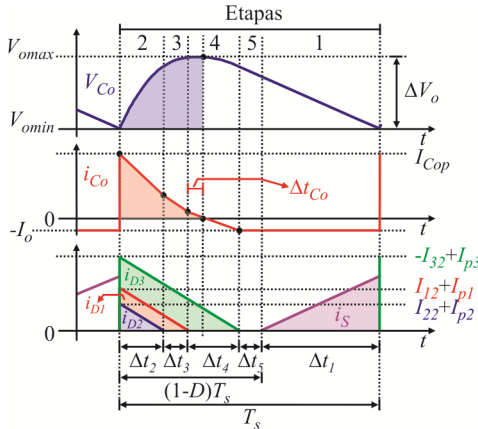


Figura 3.21 – Formas de ondas das correntes nos diodos de saída, corrente e tensão no capacitor de saída.

$$\Delta V_o = \Delta V_{Co} = \frac{1}{C_o} \left[\int_0^{\Delta t_2} i_{CoA}(t) dt + \int_{\Delta t_2}^{\Delta t_{Co}} i_{CoB}(t) dt \right] \quad (3.191)$$

A corrente no capacitor é a própria corrente de saída descontando-se o valor médio. Assim, o pico da corrente no capacitor é dado por (3.192). Ao final do tempo Δt_2 as correntes em D_1 e D_2 tornam-se nulas, logo, a corrente no capacitor de saída é igual à própria corrente no diodo

D_3 descontando-se o valor médio da corrente de saída, equação (3.193). Conhecidos os dois pontos da reta, encontra-se a expressão da corrente no capacitor, válida para o intervalo Δt_2 , como apresentado em (3.194).

$$I_{Cop} = (I_{12} + I_{p1} + I_{22} + I_{p2} + I_{p3} - I_{32}) - I_o \quad (3.192)$$

$$i_{Co}(\Delta t_2) = \frac{I_{p3} - I_{32}}{2} - I_o \quad (3.193)$$

$$i_{CoA}(t) = \frac{\left(-I_{12} - I_{p1} - I_{22} - I_{p2} - \frac{I_{p3}}{2} + \frac{I_{32}}{2} \right)}{\Delta t_2} t + I_{Cop} \quad (3.194)$$

O ponto final da corrente no tempo Δt_2 é o ponto inicial da corrente durante a quarta etapa, enquanto que o valor final da quarta etapa é o próprio valor médio da corrente de saída, mas com sinal negativo. Com isso, monta-se a equação da segunda reta como apresentado na expressão (3.195). O tempo que a corrente i_{CoB} cruza por zero é facilmente obtido ao se igualar (3.195) a zero, resultando em (3.196).

$$i_{CoB}(t) = \left(\frac{I_{32} - I_{p3}}{2\Delta t_2} \right) t + \left(\frac{I_{p3}}{2} - \frac{I_{32}}{2} - I_o \right) \quad (3.195)$$

$$\Delta t_{Co} = \left(1 + \frac{2I_o}{I_{32} - I_{p3}} \right) \Delta t_2 \quad (3.196)$$

Assim, substituindo-se (3.194), (3.195) e (3.196) em (3.191), trocando as correntes I_{xy} e I_{pz} pelas encontradas no equacionamento e também a expressão do valor médio da corrente de saída e resolvendo o resultado disto para as tensões de entrada do conjunto (3.197), chega-se a expressão, já simplificada, (3.198).

$$\begin{cases} V_1 = V_2 = \frac{V_p}{2} \\ V_3 = -V_p \end{cases} \quad (3.197)$$

$$\Delta V_o = \frac{V_p^2 D^2 (12V_o V_p D - 20V_o^2 - 9V_p^2 D^2)(L_o + L_i)(L_{eq} - L_o)}{32C_o L_{eq} f_s^2 V_o^3 L_o^2} \quad (3.198)$$

Com a expressão (3.198) é possível obter o capacitor de saída



mínimo a partir uma determinada ondulação de tensão especificada. Entretanto se houverem desequilíbrios das tensões de entrada uma componente alternada igual a duas vezes a frequência da fonte de entrada irá aparecer na tensão de saída e no projeto isso pode ser levado em consideração ao se estabelecer um critério limite para esse desequilíbrio. Outra menção importante é o fato de que o critério de *hold-up-time*, se necessário, tornará o uso da equação (3.198) irrelevante.

3.3.11 Valor eficaz da corrente nos capacitores SEPIC

Tomando-se a forma de onda da corrente no capacitor SEPIC C_{s1} , Figura 3.19, e de modo análogo ao apresentado para o cálculo dos demais valores eficazes, monta-se a expressão (3.199), onde o valor eficaz considerando a alta frequência é dado por (3.200). A integral no período de comutação de (3.200) é dividida em cinco integrais como apresentado em (3.201), onde há uma expressão de corrente para cada uma das cinco etapas de operação, todas apresentadas no conjunto (3.202).

$$I_{Csef_BF} = \sqrt{\frac{1}{\pi} \int_0^{\pi} (I_{Csef_AF})^2 d\theta} \quad (3.199)$$

$$I_{Csef_AF} = \sqrt{\frac{1}{T_s} \left\{ \int_0^{T_s} [i_{Cs1}(t)]^2 dt \right\}} \quad (3.200)$$

$$\int_0^{\Delta t_1} (i_A)^2 dt + \int_0^{\Delta t_2} (i_B)^2 dt + \int_0^{\Delta t_3} (i_C)^2 dt + \int_0^{\Delta t_4} (i_D)^2 dt + \int_0^{\Delta t_5} (i_E)^2 dt \quad (3.201)$$

$$\left\{ \begin{array}{l} i_A(t) = I_{11} + \frac{(-I_{p1} - I_{11})}{\Delta t_1} t \\ i_B(t) = I_{12} + \frac{(I_{13} - I_{12})}{\Delta t_2} t \\ i_C(t) = I_{13} + \frac{(I_{14} - I_{13})}{\Delta t_3} t \\ i_D(t) = I_{14} + \frac{(I_{15} - I_{14})}{\Delta t_4} t \\ i_E(t) = I_{15} \end{array} \right. \quad (3.202)$$

Substituindo-se (3.202) em (3.201), o resultado em (3.200), re-

solvendo as integrações e aplicando a expressão resultante em (3.199) encontra-se a expressão (3.203), que fornece o valor eficaz da corrente em um capacitor SEPIC qualquer.

$$\frac{1}{72} \sqrt{\frac{2V_p^3 D^3 (1152DL_i V_p L_o V_o - 324DL_i^2 V_o^2 \pi + 432L_i^2 V_o^2 \pi - 135DV_p^2 L_o^2 \pi - 80V_p V_o L_o^2)}{f_s^2 L_o^2 V_o^2 L_i^2 \pi}} \quad (3.203)$$

Também se sugere o uso de simulação numérica para a obtenção desse valor, já que a expressão analítica obtida não é muito prática, por ser extensa e de complexa simplificação.

3.3.12 Valor eficaz da corrente no capacitor de saída

Uma aproximação razoável para a obtenção da expressão que calcula o valor eficaz da corrente no capacitor de saída pode ser encontrada ao se aplicar o mesmo procedimento realizado para o capacitor SEPIC, mas sem considerar a baixa frequência, já que esta se anula. Desta forma, tomando a forma de onda da corrente no capacitor, Figura 3.21, e também a simplificação adotada na obtenção da ondulação de tensão neste, capacitor monta-se a expressão (3.204). Substituindo-se (3.194), (3.195) e demais expressões necessárias em (3.204) encontra-se a equação (3.205), que fornece uma aproximação razoável para se estimar o valor eficaz da corrente que circula pelo capacitor de saída.

$$I_{Coef} = \sqrt{\frac{1}{T_s} \left(\int_0^{\Delta t_2} [i_{CoA}(t)]^2 dt + \int_0^{\Delta t_4} [i_{CoB}(t)]^2 dt + \int_0^{\Delta t_1 + \Delta t_5} [-I_o]^2 dt \right)} \quad (3.204)$$

$$\frac{\sqrt{3}}{12} \sqrt{\frac{V_p^3 D^3 [88L_o L_i V_o - 27L_o^2 DV_p - 54L_o DV_p L_i - 27V_p DL_i^2 + 44V_o (L_i^2 + L_o^2)]}{f_s^2 L_i^2 L_o^2 V_o^2}} \quad (3.205)$$

3.3.13 Valor médio da corrente de carga

Pelo princípio de funcionamento e pela análise da forma de onda da corrente de saída, apresentada na Figura 3.20, sabe-se que esta é composta pela soma das correntes dos três diodos. Logo, o valor médio desta corrente é igual à soma dos valores médios das correntes dos diodos, expressão (3.206). Substituindo (3.180), (3.182) e (3.184) em (3.206), obtém-se (3.207). O termo representado pela soma quadrática das tensões de entrada resulta, quando substituídas pelas expressões das respectivas tensões, em (3.208). Logo, substituindo (3.208) em (3.207)



encontra-se (3.209).

$$I_{omed} = I_{Dmed1} + I_{Dmed2} + I_{Dmed3} \quad (3.206)$$

$$I_{omed} = \frac{(V_1^2 + V_2^2 + V_3^2) D^2 (L_i + L_o)}{2 f_s V_o L_i L_o} \quad (3.207)$$

$$V_1^2 + V_2^2 + V_3^2 = \frac{3}{2} V_p^2 \quad (3.208)$$

$$I_{omed} = \frac{3 V_p^2 D^2 (L_i + L_o)}{4 f_s V_o L_i L_o} \quad (3.209)$$

O resultado apresentado em (3.209) é igual a três vezes o valor médio da corrente em um diodo de saída, e revela que o conversor SEPIC trifásico utilizando o modulador clássico comporta-se como uma associação de três conversores monofásicos.

3.4 Característica estática e de carga

A obtenção da característica estática e de carga é de grande importância, pois é com elas que será desenvolvida a metodologia de projeto e análise do conversor.

Reescrevendo a expressão do valor médio da corrente de saída por (3.210), onde L_{eq} é igual à indutância equivalente da associação em paralelo entre L_i e L_o , conforme a equação (2.45), e sabendo que a corrente de saída também pode ser representada em função da carga pela relação (2.46); então, substituindo esta última em (3.210) e isolando a tensão de saída, obtém-se a expressão (3.211).

O ganho para o conversor trifásico será definido assim como feito para o retificador SEPIC monofásico, expressão (2.74). Desta forma, dividindo-se ambos os lados da expressão (3.211) pela tensão de pico de fase de entrada, obtém-se a expressão do ganho em função dos parâmetros do conversor como visto na equação (3.212). A expressão da potência é obtida multiplicando-se ambos os lados da equação (3.210) pela tensão de saída, o que resulta na expressão (3.213).

Considerando que a máxima energia instantânea é transferida quando a tensão de uma fase de entrada qualquer atinge o pico, então, a condição para se garantir operação em modo de condução descontínuo para toda a faixa de variação da tensão de entrada é obtida do mesmo

modo que no caso monofásico. Dessa forma, pelo balanço de energia, considerando que não há perda, tem-se a expressão (3.214), que iguala a energia de entrada com a energia de saída.

$$I_o = \frac{3V_p^2 D^2}{4f_s V_o L_{eq}} \quad (3.210)$$

$$V_o = V_p D \sqrt{\frac{3R_o}{4f_s L_{eq}}} \quad (3.211)$$

$$G = D \cdot \sqrt{\frac{3R_o}{4f_s L_{eq}}} \quad (3.212)$$

$$P_o = \frac{3V_p^2 D^2}{4f_s L_{eq}} \quad (3.213)$$

Quando uma das tensões de entrada passa pelo pico, as outras duas estão passando exatamente pela metade deste valor, em módulo. O mesmo acontece com as correntes, já que estão em fase. Para o setor de análise, observando as equações (3.124), (3.125) e (3.126), conclui-se que quando a tensão V_3 tende ao pico, o intervalo de tempo Δt_3 tende a zero, enquanto que Δt_2 e Δt_4 serão iguais.

Considerando condução crítica, então o intervalo de tempo Δt_5 tende a zero, logo a soma dos intervalos Δt_2 e Δt_4 tende a razão cíclica complementar multiplicada pelo período de comutação, (3.215). Com Δt_5 igual à zero, condução crítica, e V_3 no pico, então no módulo em que a tensão de entrada é V_3 , a corrente no diodo de saída cessará no momento da próxima comutação. Nos outros dois módulos, que possuem energias iguais, os diodos de saída irão bloquear na metade do tempo, já que Δt_2 é igual a Δt_4 .

$$E_i = E_o \Rightarrow (E_{i1} + E_{i2} + E_{i3}) = (E_{o1} + E_{o2} + E_{o3}) \quad (3.214)$$

$$\begin{cases} V_3 \rightarrow V_p \begin{cases} \Delta t_3 \rightarrow 0 \\ \Delta t_2 = \Delta t_4 \end{cases} \\ \text{condução crítica} \begin{cases} \Delta t_5 \rightarrow 0 \\ \Delta t_2 + \Delta t_4 \rightarrow (1-D)T_s \end{cases} \end{cases} \quad (3.215)$$

Entendido o que acontece na condução crítica, primeiramente obtêm-se as expressões das energias na entrada dos módulos, conside-



rando que o módulo de maior energia será o módulo um. Assim, têm-se, para os três módulos, as expressões (3.216), (3.217) e (3.218), onde I_{Limed} e I_{Lomed} são as correntes médias nos indutores de entrada e saída, respectivamente, durante um intervalo de comutação, já que são eles que armazenam a energia durante a primeira etapa de operação, definida pelo intervalo de tempo Δt_1 .

$$E_{i1} = V_p (I_{Limed} + I_{Lomed}) \Delta t_1 \quad (3.216)$$

$$E_{i2} = \frac{V_p}{2} \left(\frac{I_{Limed} + I_{Lomed}}{2} \right) \Delta t_1 \quad (3.217)$$

$$E_{i3} = \frac{V_p}{2} \left(\frac{I_{Limed} + I_{Lomed}}{2} \right) \Delta t_1 \quad (3.218)$$

As energias na saída dos módulos são calculadas considerando-se a tensão de saída igual para todos os módulos, a mesma soma das correntes médias dos indutores de entrada e saída, e os tempos em que esses módulos levam para entregar esta energia. Assim, obtêm-se as expressões (3.219), (3.220) e (3.221).

$$E_{o1} = V_o (I_{Limed} + I_{Lomed}) (\Delta t_2 + \Delta t_4) \quad (3.219)$$

$$E_{o2} = V_o \left(\frac{I_{Limed} + I_{Lomed}}{2} \right) \left(\frac{\Delta t_2 + \Delta t_4}{2} \right) \quad (3.220)$$

$$E_{o3} = V_o \left(\frac{I_{Limed} + I_{Lomed}}{2} \right) \left(\frac{\Delta t_2 + \Delta t_4}{2} \right) \quad (3.221)$$

Substituindo estas equações em (3.214) e realizando as simplificações possíveis, obtêm-se a expressão (3.222). Substituindo as relações dos intervalos de tempo, (3.215) e (3.211) em (3.222) obtêm-se a relação (3.223).

$$V_p \Delta t_1 = V_o (\Delta t_2 + \Delta t_4) \quad (3.222)$$

$$1 = (1-D) \sqrt{\frac{3R_o}{4L_{eq}f_s}} \quad (3.223)$$

Assim, baseado no mesmo procedimento desenvolvido para o conversor CC-CC e para o retificador monofásico, de (3.223) encontra-se a resistência crítica para um determinado ponto de operação, dada por

(3.224), sendo que valores iguais ou maiores asseguram o modo desejado. Já a máxima razão cíclica para garantir o MCD, para uma dada carga, também é obtida a partir de (3.223), sendo representada pela expressão (3.225).

$$R_{oc} = \frac{4L_{eq}f_s}{3(1-D)^2} \quad (3.224)$$

$$D_{max} = 1 - \sqrt{\frac{4L_{eq}f_s}{3R_o}} \quad (3.225)$$

As curvas de ganho estático do retificador trifásico com o modulador clássico serão as mesmas do conversor CC-CC e retificador monofásico, apresentadas na Figura 2.15, mas agora com o fator k_s dado pela equação (3.226). Da mesma forma, a característica de saída – ganho estático em função do valor médio da corrente de saída parametrizada – será a mesma apresentada na Figura 2.16, sendo que o novo valor médio da corrente de saída parametrizada é, agora, definido pela expressão (3.227).

$$k_s = \sqrt{\frac{3R_o}{4L_{eq}f_s}} \quad (3.226)$$

$$\gamma = \bar{I}_o = \frac{4f_s L_{eq} I_o}{3V_p} \quad (3.227)$$

3.5 Impedância de entrada

A partir da equação (3.210) foi possível encontrar uma expressão para a potência de saída, (3.213). Adicionalmente, considerando que não há perdas, sabe-se que a potência de entrada é igual à potência de saída. Assim tem-se (3.228), que também mostra a vantagem do uso do sistema trifásico, já que a potência de entrada é constante.

$$P_o = P_i = P_{3\phi} = \frac{3}{2} V_p I_p = \frac{3V_p^2 D^2}{4f_s L_{eq}} \quad (3.228)$$

Simplificando (3.228) e levando em conta que a tensão de entrada para qualquer fase é dada por (3.229), uma equação para a corrente de



entrada pode ser obtida, de acordo com (3.230), onde a resistência equivalente, R_{eq} , é definida por (3.231).

$$v(\theta) = V_p \sin(\theta) \quad (3.229)$$

$$i(\theta) = I_p \sin(\theta) = \frac{v(\theta)}{R_{eq}} \quad (3.230)$$

$$R_{eq} = \frac{2f_s L_{eq}}{D^2} \quad (3.231)$$

A relação dada por (3.231) é crucial para a análise do sistema, já que enfatiza o comportamento do conversor SEPIC como uma resistência do ponto de vista da fonte de entrada, provendo, assim, um alto fator de potência sem a necessidade de uma malha de controle para as correntes de entrada.

3.6 Conclusão

Os resultados referentes à análise matemática completa do retificador trifásico SEPIC operando no MCD com modulador clássico foram apresentados neste capítulo. As conclusões foram destacadas ao longo do texto sendo que as principais estão relacionadas ao fato de que as equações obtidas revelaram que a topologia trifásica proposta, operando com comutações simultâneas em cada módulo, possui a mesma característica de saída de um único retificador SEPIC monofásico, ponderada apenas de um fator três, que é o próprio número de módulos.

As expressões obtidas para o cálculo da ondulação de corrente nos indutores, ondulação de tensão nos capacitores SEPIC, valores médios e eficazes de correntes nos semicondutores são, portanto, as mesmas do retificador monofásico. A prova matemática apresentada, juntamente com os ábacos de característica estática e de saída e todo o equacionamento, são as ferramentas necessárias para a formulação de uma metodologia de projeto, que resultará no desenvolvimento de um protótipo para validar, experimentalmente, os resultados teóricos.

PROJETO, SIMULAÇÃO E EXPERIMENTAÇÃO

4.1 Introdução

A metodologia de projeto é um importante passo para obter um roteiro definido e estruturado para que seja facilitada a escolha de componentes. Neste capítulo, serão apresentados os passos dessa metodologia, os resultados de simulação e os obtidos experimentalmente, a partir de uma determinada especificação.

Como nem todos os aspectos inerentes ao funcionamento do conversor foram contemplados no equacionamento, o presente capítulo traz, além da metodologia de projeto, a análise de alguns pontos cruciais. Como por exemplo, o estudo da influência da indutância de dispersão do transformador e os métodos para minimizá-la.

Definida a metodologia para projetar o retificador trifásico proposto apresentar-se-á uma especificação e, a partir dela, será projetado e simulado o circuito da topologia proposta. Tal procedimento será realizado, em malha aberta, para comprovar o funcionamento e comparar as tensões e correntes, com as calculadas analiticamente e, eventualmente, efetuar ajustes para a implementação prática.

As expressões matemáticas aplicadas às especificações do projeto, assim como os valores numéricos das grandezas necessárias para a escolha dos componentes são apresentadas no Apêndice A.

4.2 Especificações e parâmetros

Tanto para comprovar as teorias estudadas quanto para formular uma ferramenta de projeto que contemple os aspectos principais da estrutura em questão, é necessário especificar um conversor a ser utilizado, tanto nas simulações numéricas quanto na experimentação. A Tabela 4.1 apresenta a especificação desejada.

Os cálculos para a obtenção de parâmetros podem ser verificados na planilha de cálculo apresentada no Apêndice A.

A característica de carga ou característica externa do conversor, obtida no Capítulo 2, é a mesma tanto para o retificador monofásico quanto para o retificador trifásico com modulador clássico, sendo esta a



principal ferramenta de projeto. Logo, as curvas da Figura 2.16 são reapresentadas na Figura 4.1, incluindo alguns traços que serão analisados na sequência.

Tabela 4.1 – Especificação exemplo.

Especificação desejada	Símbolo	Valor
Potência de saída	P_o	4 kW
Tensão de saída	V_o	400 V
Tensão (rms) de linha de entrada	V_{Lrms}	380 V
Frequência da rede	f_r	60 Hz
Frequência de comutação	f_s	40 kHz

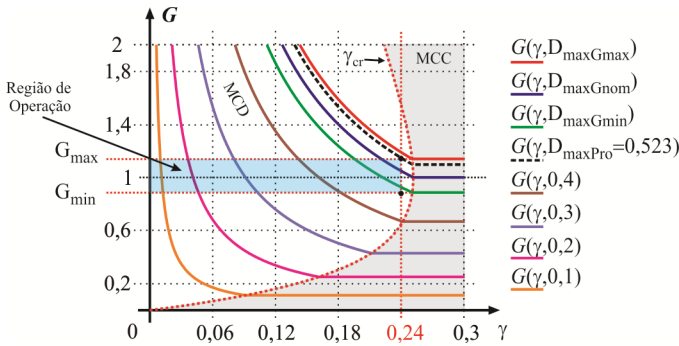


Figura 4.1 – Característica externa.

4.2.1 Escolha da relação de transformação

Observando o ábaco da característica de saída, Figura 4.1, constata-se que a maior faixa de operação ocorre para ganho unitário. Logo, incluindo a relação de transformação n na expressão do ganho do conversor dada por (2.74), obtém-se (4.1), que representa o ganho do conversor operando na potência nominal. Igualando (4.1) à unidade, chega-se a expressão da relação de transformação que faz com que o conversor, para qualquer especificação, opere na maior faixa de variação de carga, fato desejado na maioria das vezes.

$$G_{nom} = \frac{nV_o}{V_p} \quad (4.1)$$

$$n = \frac{V_p}{V_o} \quad (4.2)$$

4.2.2 Escolha da razão cíclica máxima de projeto

A máxima razão cíclica pode ser escrita por (4.3). Levando em conta a relação de transformação e considerando o ganho nominal, (4.1), reescreve-se (4.3) por (4.4). Como a tensão da rede não é constante e V_o , mesmo regulado, varia durante transitórios de carga, então o ganho máximo do conversor será obtido quando a tensão de saída for máxima e a tensão de entrada mínima. Assim, (4.1) pode ser reescrito por (4.5) para representar o ganho máximo e por (4.6) para representar o ganho mínimo, que ocorre na situação contrária.

$$D_{max} = \frac{V_o}{V_p + V_o} \quad (4.3)$$

$$D_{maxGnom} = \frac{V_o n}{V_p + V_o n} \quad (4.4)$$

$$G_{max} = \frac{V_{omax} n}{V_{pmin}} \quad (4.5)$$

$$G_{min} = \frac{V_{omin} n}{V_{pmax}} \quad (4.6)$$

Adaptando (4.4) para tais situações, encontram-se as expressões de razão cíclica máxima quando o ganho é máximo, (4.7), e mínimo, (4.8).

$$D_{maxGmax} = \frac{V_{omax} n}{V_{pmin} + V_{omax} n} \quad (4.7)$$

$$D_{maxGmin} = \frac{V_{omin} n}{V_{pmax} + V_{omin} n} \quad (4.8)$$

Traçando-se os ganhos e razões cíclicas, para os piores casos, no ábaco de característica de carga obtém-se a faixa de operação do conversor, como pode ser visto no destaque dado na Figura 4.1. Para que haja uma “folga” na operação e se garanta que o conversor jamais opere fora dos limites escolhe-se, então, uma razão cíclica de projeto que esteja um pouco abaixo da máxima razão cíclica de ganho máximo. Para as especificações dadas escolheu-se, por este método, $D=0,523$, conforme também é destacado na Figura 4.1.



Com razão cíclica de projeto e ganho máximo definidos, o próximo passo consiste em se obter a indutância equivalente do sistema que garanta a máxima transferência de potência para o caso limite. Para isto, primeiramente, encontra-se o valor médio da corrente de saída parametrizada, seja graficamente ou calculando pela expressão (4.9).

$$\overline{I_o} = \frac{D_{maxPro}^2}{G_{max}} = \gamma \quad (4.9)$$

O valor máximo da corrente de carga (pior caso) ocorre quando a tensão de saída for máxima e, deste modo, tem-se a relação (4.10). Isolando-se a indutância equivalente da expressão (3.227), substituindo-se o valor médio da corrente de saída por (4.10) e sabendo que o ganho máximo leva em conta a mínima tensão de entrada, se obtém a expressão (4.11) para o cálculo da indutância equivalente. A relação de transformação n está presente na equação (4.11) para que seja cancelada com o termo da expressão do valor médio da corrente de saída parametrizada, já que a indutância equivalente que transfere a máxima potência independe de n .

$$I_{omax} = \frac{V_{omax}}{R_o} \quad (4.10)$$

$$L_{eq} = \frac{3n\overline{I_o}V_{pmin}}{4f_s I_{omax}} \quad (4.11)$$

4.2.3 Escolha da Indutância de entrada

A indutância de entrada define, basicamente, o valor da ondulação da corrente de linha, logo, utilizando a expressão (3.167), obtém-se (4.12). O valor de V_p é mantido para o caso nominal, já que será o ponto de maior operação e pode-se admitir ondulações maiores quando houver funcionamento fora deste. O valor de ΔL_i é um critério de projeto e pode ser definido de várias maneiras. A mais usual delas é considerar um percentual da corrente de pico de linha/fase como em (4.13), geralmente em torno de 5% a 20%.

O valor da corrente de pico é obtido considerando uma senóide perfeita sem ondulações. Assim, para um rendimento unitário, é possível afirmar que a potência trifásica de entrada é igual à potência de saída, equação (4.14). Considerando a passagem de uma das tensões de entra-

da pelo pico e o fato de as correntes estarem em fase com as tensões, então a igualdade de potência neste instante pode ser escrita por (4.15). Simplificando (4.15) e isolando a corrente de pico, obtém-se (4.16). Esta expressão é utilizada, portanto, para definir a máxima ondulação de corrente e, portanto, calcular o valor da indutância de entrada.

$$L_i = \frac{V_p D_{maxPro}}{f_s \Delta I_{Li}} \quad (4.12)$$

$$\Delta I_{Li} = \% I_{ip} \quad (4.13)$$

$$P_{3\phi} = P_o \quad (4.14)$$

$$V_p I_p + \frac{V_p I_p}{2} + \frac{V_p I_p}{2} = P_o \quad (4.15)$$

$$I_p = \frac{2P_o}{3V_p} \quad (4.16)$$

4.2.4 Escolha da Indutância de saída

Conhecida a indutância equivalente e a indutância de entrada, calcula-se o valor da indutância de saída isolando-a na expressão (2.45), resultando em (4.17).

$$L_o = \frac{L_i L_{eq}}{L_i - L_{eq}} \quad (4.17)$$

4.2.5 Escolha dos capacitores SEPIC

Os capacitores SEPIC devem ser escolhidos de modo que a tensão sobre eles seja uma reprodução da tensão de entrada. O ajuste do valor deve atender o critério de baixa frequência e ainda não prejudicar a ondulação em alta frequência. Para o cálculo da ondulação em alta frequência utiliza-se a expressão (2.31). Já para a estimativa do valor eficaz da corrente faz-se uso da equação (3.203). Como a escolha do capacitor é crítica para o bom funcionamento da estrutura, recomenda-se utilizar o simulador para ajustar um valor que reproduza a frequência de entrada retificada o melhor possível atendendo também o critério de ondulação em alta frequência.



4.2.6 Escolha do capacitor de saída

Três são os critérios a serem respeitados na escolha do capacitor de saída. O primeiro deles é condizente à ondulação de tensão na saída, onde se faz uso da expressão (3.198); o segundo é o valor máximo de corrente que este deverá suportar, estimado pela equação (3.205) e, o último, relacionado a critérios de *hold-up-time*, apresentado no Capítulo 2 e utilizado no projeto conforme planilha do Apêndice A. O uso do simulador para refinar o ajuste pode ser útil, especialmente se o critério de *hold-up-time* não for utilizado e se considerar ondulações de baixa frequência oriundas de desequilíbrios das tensões de entrada.

4.2.7 Escolha dos semicondutores

Os interruptores, diodos de saída e diodos das pontes retificadoras monofásicas devem ser escolhidos para atender os limites de máxima tensão e corrente a que serão submetidos nos casos limites. Por ora as equações e detalhes referentes a esta escolha não serão apresentados neste capítulo, sendo a escolha realizada observando-se os limites críticos, através de simulação.

4.3 Projeto do transformador (Indutor acoplado)

Conhecida a relação de transformação e a indutância de saída, o transformador deve levar em conta no projeto, além destes fatores, os limites de corrente, que serão obtidos pelo equacionamento ou por simulação. Com relação à escolha do núcleo, número de espiras e demais aspectos físicos, o procedimento utilizado é apresentado no Apêndice A. Para minimizar os efeitos da dispersão, os estudos apresentados na sequência devem ser levados em consideração.

4.3.1 Análise dos efeitos da indutância de dispersão

Um dos maiores problemas das estruturas isoladas é relacionado à indutância de dispersão dos transformadores e/ou indutores acoplados, como é o caso do conversor SEPIC, quando utilizado isolamento. Dentre os elementos parasitas de um sistema, esta indutância é uma das principais causas de problemas de eficiência.

Para um transformador de dois enrolamentos, o circuito elétrico equivalente, incluindo as resistências série dos enrolamentos e as indutâncias de dispersão e magnetizante, pode ser representado pelo circuito

apresentado na Figura 4.2.

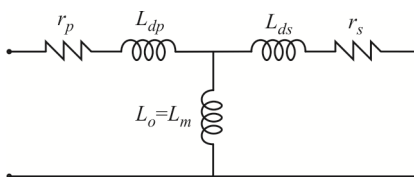


Figura 4.2 – Circuito elétrico equivalente de um transformador de dois enrolamentos.

Na estrutura proposta a energia acumulada na indutância de dispersão, durante a primeira etapa, não é transferida para a saída nas etapas seguintes, o que acarreta, durante a abertura dos interruptores, uma sobretensão a eles aplicada. O valor desta tensão é tão maior quanto maior for L_d , gerando perdas adicionais à estrutura e eventualmente levando a destruição dos semicondutores, se não houver algum tipo de proteção ou forma de dissipar esta energia.

Antes de aplicar qualquer técnica de “grampeamento”, ativo ou passivo, deve-se atentar ao projeto e manufatura dos elementos magnéticos, a fim de reduzir ao máximo a indutância de dispersão.

Quantizada a energia a ser processada, é possível escolher a técnica ótima de grampeamento para conter as sobretensões e reduzir as perdas, custo e volume do conversor.

4.3.2 Aspectos construtivos dos transformadores

Em uma estrutura convencional de transformador com enrolamentos circulares, a indutância de dispersão entre quaisquer duas espiras tem a forma de um cilindro. A área sombreada na Figura 4.3 mostra a seção transversal do campo da indutância de dispersão entre o primário e secundário em um transformador de dois enrolamentos.

De acordo com [40], a indutância, quando referida a qualquer enrolamento, pode ser expressa por (4.18), onde A_e representa a área da seção transversal, l o seu comprimento e N o número de espiras. Logo, é possível, ao se observar tal expressão, verificar o que pode ser feito para minimizar L_d .

Então, a melhor maneira, a primeira vista, é aumentar o comprimento periférico da seção transversal, distribuindo os enrolamentos em uma distância maior. Para realizar isto, se seleciona um núcleo com uma janela longa e estreita. Com isto, o comprimento dos enrolamentos é



maximizado, enquanto que a espessura e o número de camadas são minimizados. Diminuir a área da secção ou o número de espiras também são opções, mas podem gerar perdas magnéticas elevadas, saturação do núcleo e/ou não atender especificação de indutância desejada.

$$L_d = \frac{N^2 A_e}{l} \quad (4.18)$$

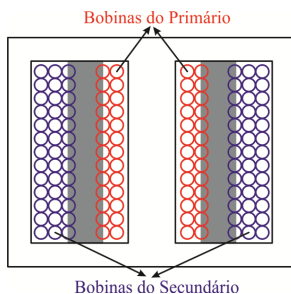


Figura 4.3 – Campo da indutância de dispersão.

Intercalar as camadas do primário e do secundário durante a bobinagem tem o mesmo benefício que o aumento do comprimento da secção. Desta maneira, ao se definir o núcleo, escolhe-se o que possuir, além da área necessária, a maior de secção. Porém, como nem sempre será possível alocar o primário e o secundário em camadas únicas sobrepostas, deve-se projetar o transformador, fisicamente, alternando camadas de primário e secundário se possível.

A Figura 4.4 apresenta um esboço da distribuição convencional de enrolamentos em um núcleo qualquer, um utilizando núcleo de secção comprida e outro apresentando a solução em que se intercalam as camadas de primário e secundário.

No Apêndice A é apresentado o projeto dos transformadores, sendo que o núcleo foi escolhido a partir desta breve análise teórica, ou seja, optou-se, dentre as opções disponíveis, por aquele que tivesse a maior secção. Da mesma maneira, com o número de espiras para cada enrolamento definido, a bobinagem foi realizada levando-se em conta a intercalação de camadas.

A principal desvantagem de se aumentar o comprimento da secção, é o incremento da capacitância entre bobinas. A intercalação de camadas somente é realizada se não houver necessidade de um isolamento entre camadas maior do que o oriundo do isolamento dos fios

utilizados. A adição de isoladores entre primário e secundário aumenta a indutância de dispersão, pois torna maior a distância entre as espiras (o fluxo não concatenado entre espiras do primário com secundário será maior).

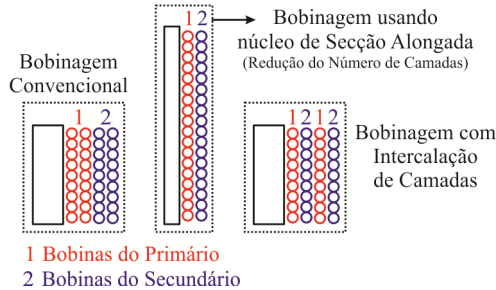


Figura 4.4 – Escolha do núcleo e bobinagem para redução de L_d .

4.4 Resultados de simulação em potência nominal

A simulação é uma importante ferramenta de projeto, pois possibilita a comprovação prévia dos resultados que são esperados na experimentação. A partir das especificações de projeto e com os valores dos componentes passivos definidos, realizou-se a simulação do circuito proposto utilizando o programa PSIM[®].

A Figura 4.5 apresenta o esquemático de simulação utilizado enquanto que os principais resultados, utilizando os parâmetros para potência nominal, são apresentados e comentados na sequência, Figura 4.6 à Figura 4.11.

O comportamento das tensões e correntes nos componentes de cada módulo são os mesmos. Assim, somente tensões e correntes para um deles serão apresentadas. A maior parte das formas de onda apresentadas são para o pior caso, quando a tensão de fase do módulo atinge o pico. A Figura 4.6-A apresenta o comportamento e os valores máximos de tensão e corrente que cada interruptor está submetido. Na Figura 4.6-B são observados os mesmos dados para os diodos de saída. Nota-se, nestas formas de onda a principal desvantagem do conversor SEPIC, referente à tensão máxima a que estão submetidos os semicondutores, como comprovado pelas expressões (4.19) e (4.20). Os picos de corrente também são elevados e, por se anularem completamente, devido ao modo de operação, os esforços de corrente também são elevados.

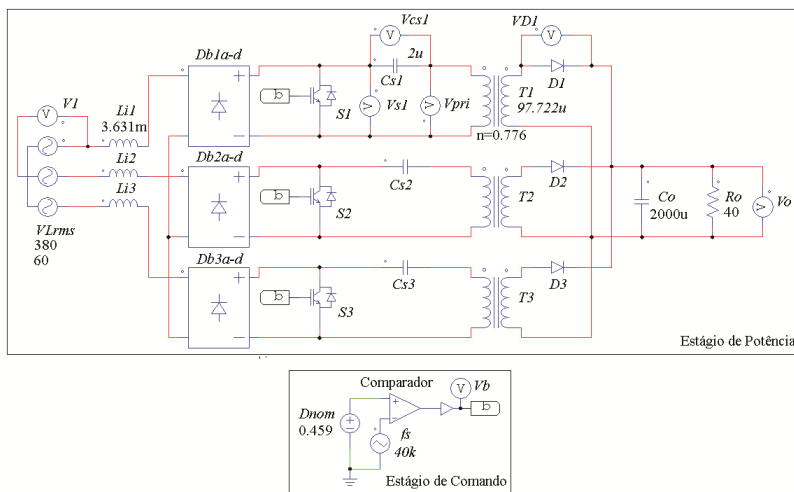


Figura 4.5 – Circuito de simulação.

$$V_{Smax} = (V_p + nV_o) \quad (4.19)$$

$$V_{Dmax} = \left(V_o + \frac{V_p}{n} \right) \quad (4.20)$$

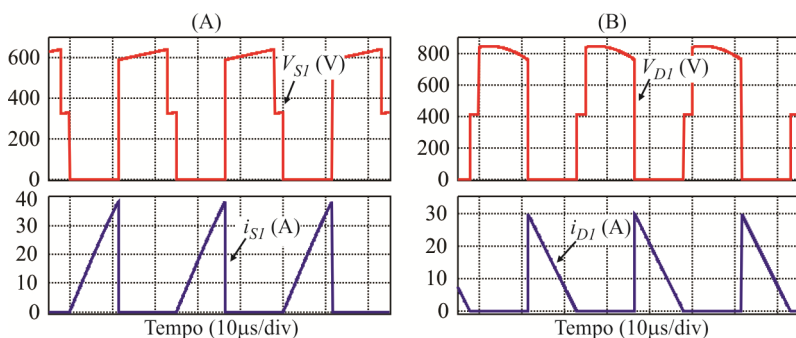


Figura 4.6 – (A) Tensão e corrente em um dos interruptores. (B) Tensão e corrente em um dos diodos de saída.

Na Figura 4.7-A estão apresentadas as formas de onda de tensão e corrente sobre o primário do transformador, sendo que a corrente é a mesma que circula no capacitor SEPIC e, portanto, possui valor médio nulo. Esta característica elimina a possibilidade de saturação do trans-

formador pela circulação desse tipo de corrente. Na Figura 4.7-B são reapresentadas as correntes no primário do transformador (primário e magnetizante). A corrente magnetizante representa a corrente no indutor de saída no caso de não haver isolamento. Como o transformador do conversor SEPIC comporta-se como um indutor com uma segunda bobina acoplada magneticamente, a corrente magnetizante existe, e é obtida indiretamente através da expressão (4.21).

$$i_{Lo} = i_{pri} - (ni_D) \quad (4.21)$$

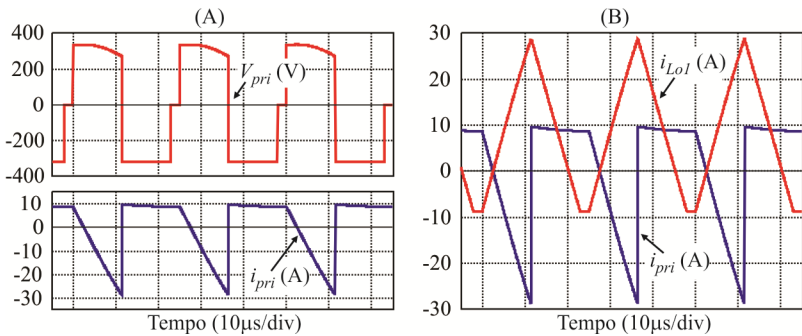


Figura 4.7 – (A) Tensão e corrente no primário de um dos transformadores. (B) Corrente no primário juntamente com corrente no indutor de saída (magnetizante do transformador).

Uma das hipóteses utilizadas para analisar o funcionamento do conversor no MCD é a de que a tensão do capacitor SEPIC reproduz a tensão de entrada retificada. Isso é verificado na forma de onda da tensão de um dos capacitores SEPIC, apresentada na Figura 4.8-A juntamente com a tensão de fase do mesmo módulo. Na Figura 4.8-B são apresentados os detalhes da tensão do capacitor quando esta atinge o valor máximo, na tensão de pico da rede e durante o cruzamento da tensão de entrada por zero. Nota-se que a maior ondulação ocorre no pico da rede e que o capacitor não se descarrega a ponto de sua tensão zerar completamente.

A Figura 4.9-A apresenta as correntes nos diodos de saída e a corrente na saída antes do filtro. Esta última é composta pela soma das correntes nos diodos. Na Figura 4.9-B são reapresentadas as mesmas correntes, em um detalhe na alta frequência, juntamente com os pulsos de comando dos interruptores mostrando que todos os módulos operam



no MCD, já que todas as correntes nos diodos se anulam antes dos interruptores receberem pulso de comando. Outro ponto a ser observado na Figura 4.9-B é a corrente de saída, que é a mesma corrente que circula no capacitor de saída. Assim, no sistema com portadora única o esforço de corrente no capacitor de saída é elevado, pois as correntes dos diodos são somadas no mesmo intervalo de tempo.

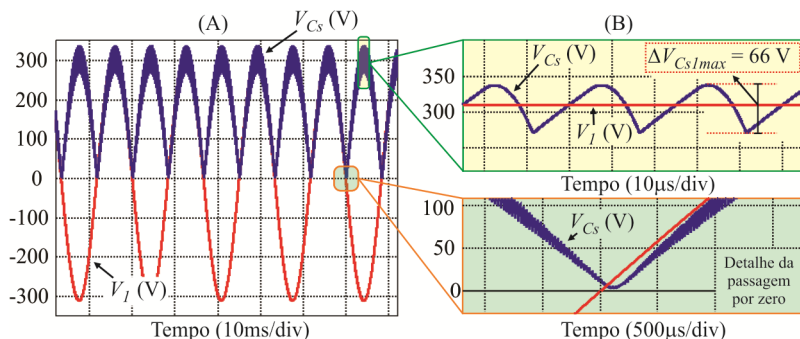


Figura 4.8 – (A) Tensão em um dos capacitores SEPIC juntamente com tensão de fase do mesmo módulo. (B) Detalhes da tensão no capacitor SEPIC (ondulação e passagem por zero).

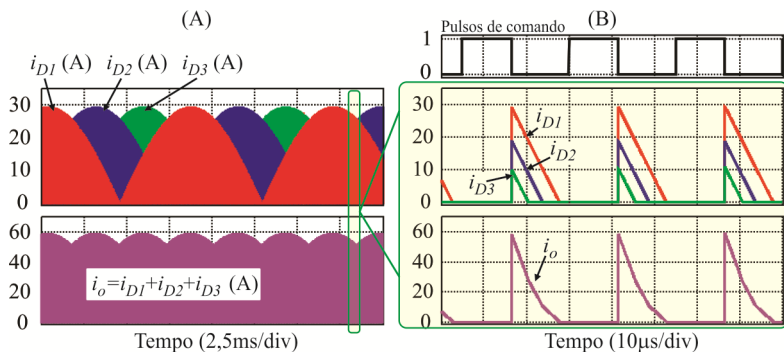


Figura 4.9 – (A) Correntes nos diodos de saída e corrente de saída não filtrada. (B) Detalhes, na alta frequência, das correntes nos diodos de saída, corrente de saída não filtrada juntamente com pulsos de comando.

As correntes de entrada são apresentadas, simultaneamente, na Figura 4.10-A, demonstrando que são senoidais, pois o conversor opera no MCD, provando o principal objetivo da topologia. A ondulação de corrente está próxima da calculada. Na Figura 4.10-B é apresentada uma

das correntes de entrada, multiplicada por 10, juntamente com a tensão de fase respectiva, demonstrando que estão em fase e, assim, o fator de potência é aproximadamente unitário e a distorção harmônica total é baixa.

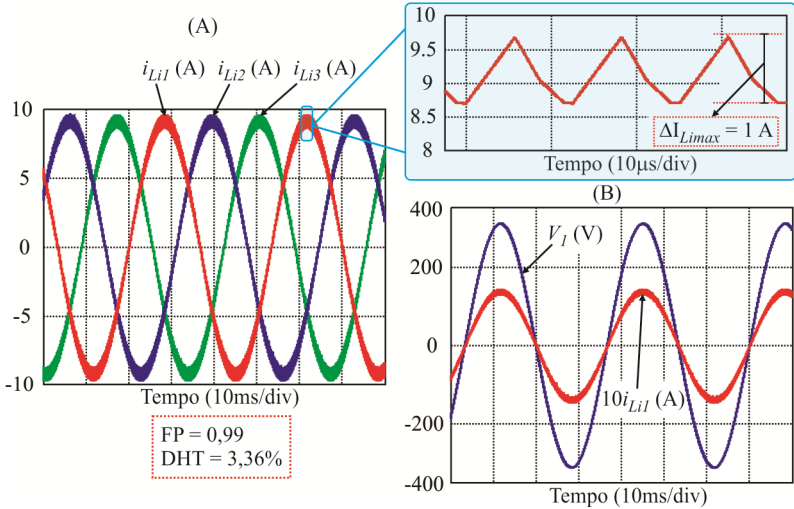


Figura 4.10 – (A) Correntes na entrada e detalhe da ondulação em uma delas. (B) Tensão e corrente em uma das fases.

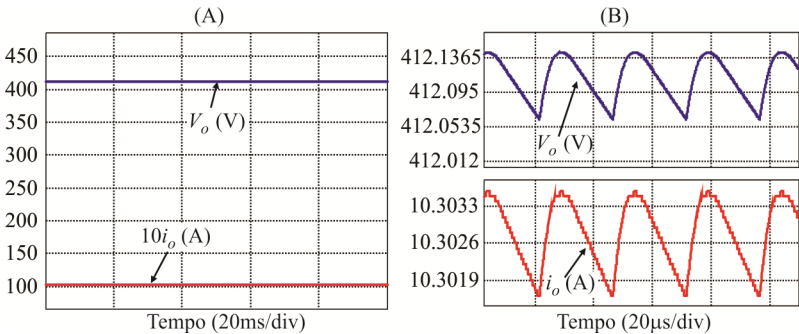


Figura 4.11 – (A) Tensão e corrente na saída. (B) Detalhe das ondulações de tensão e corrente na saída.

Para finalizar a apresentação das principais formas de onda de simulação para o caso de potência nominal, a Figura 4.11-A mostra tensão e corrente na carga. Os valores são aproximadamente os espera-



dos com um pequeno erro, que se justifica pelas simplificações e hipóteses matemáticas utilizadas no equacionamento. As ondulações de tensão e corrente na saída são desprezíveis e, de certa forma, irrelevantes já que o fato de se usar um capacitor de saída projetado para atender critérios de *hold-up-time* torna as ondulações muito pequenas, como pode ser visto na Figura 4.11-B.

4.5 Resultados de simulação empregados na escolha dos componentes reais

Além das equações, a simulação numérica também é utilizada como ferramenta de projeto e para, tal fim, utilizou-se o mesmo circuito de simulação visto na Figura 4.5. Porém, com os parâmetros de pior caso. Assim, foram obtidos os valores máximos de tensão e de corrente nos componentes para que servissem como base para a escolha da tecnologia e especificação a ser utilizada na confecção do protótipo. As formas de onda obtidas possuem os mesmos comportamentos das anteriores e, por isso, não há informação relevante a ser apresentada graficamente. Entretanto, os valores são de interesse de projeto e os principais podem ser verificados na Tabela 4.2 e os demais na planilha do Apêndice A.

Com base nos dados de projeto e os valores obtidos na simulação de pior caso, primeiramente projetou-se, teoricamente e fisicamente, os elementos magnéticos utilizando a metodologia vista anteriormente. Uma vez confeccionados os magnéticos, ensaios foram realizados tendo como objetivo a obtenção dos seus elementos parasitas, resistências série e indutância de dispersão. Os principais resultados são apresentados na Tabela 4.3. A relação de transformação dos transformadores é definida e calculada pela relação (4.22), onde N_{pri} e N_{sec} representam o número de espiras do primário e do secundário, respectivamente. As indutâncias L_{opri} e L_{osec} representam a indutância do indutor de saída referenciada ao primário e ao secundário, respectivamente.

Conhecidos os parâmetros reais dos magnéticos, uma nova simulação foi realizada com o propósito de verificar o efeito da indutância de dispersão. Como não são conhecidas as capacitâncias, resistências e indutâncias parasitas dos demais componentes, pois para sua definição é necessário conhecer quais os novos limites de corrente e tensão causados pela dispersão, incluiu-se capacitâncias intrínsecas típicas para os

interruptores da ordem de 200 pF e quedas de tensão para os diodos de saída de 1 V. Como esperado, as sobretensões nos semicondutores foram o principal agravante observado, o que tornaria impraticável a implementação do circuito proposto sem algum circuito auxiliar para conter tais sobretensões.

Tabela 4.2 – Limites de tensão e corrente nos componentes semicondutores.

	Interruptores	Diodos de Saída	Diodos das Pontes
Valor Máximo da Corrente	$I_{Smax}=40$ A	$I_{Dmax}=30,8$ A	$I_{Dbmax}=11,2$ A
Valor Médio da Corrente	$I_{Smed}=6,9$ A	$I_{Dmed}=3,8$ A	$I_{Dbmed}=3,5$ A
Valor Eficaz da Corrente	$I_{Seff}=12,2$ A	$I_{Deff}=8,2$ A	$I_{Dbeff}=5,5$ A
Valor Máximo da Tensão	$V_{Smax}=655$ V	$V_{Dmax}=865$ V	$V_{Dbmax}=655$ V
Valor Médio da Tensão	$V_{Smed}=220$ V	$V_{Dmed}=409$ V	$V_{Dbmed}=110$ V
Valor Eficaz da Tensão	$V_{Seff}=330$ V	$V_{Deff}=505$ V	$V_{Dbeff}=235$ V

Tabela 4.3 – Dados dos ensaios dos elementos magnéticos.

Componente	Indutância	Resistência série do primário	Resistência série do secundário	Indutância de dispersão referenciada ao primário	Relação de transformação
Indutor 1	$L_{l1}=3,57$ μ H	$r_{l11}=75$ m Ω			
Indutor 2	$L_{l2}=3,61$ μ H	$r_{l12}=80$ m Ω			
Indutor 3	$L_{l3}=3,58$ μ H	$r_{l13}=77$ m Ω			
Transformador 1	$L_{o1}=97,6$ μ H	$r_{p1}=20$ m Ω	$r_{s1}=29$ m Ω	$L_{d1}=0,93$ μ H	$n_1=0,7606$
Transformador 2	$L_{o2}=98,2$ μ H	$r_{p2}=20$ m Ω	$r_{s2}=26$ m Ω	$L_{d2}=0,94$ μ H	$n_2=0,7831$
Transformador 3	$L_{o3}=97,6$ μ H	$r_{p3}=19$ m Ω	$r_{s3}=25$ m Ω	$L_{d3}=0,84$ μ H	$n_3=0,7637$

$$n = \frac{N_{pri}}{N_{sec}} = \sqrt{\frac{L_{opri}}{L_{osec}}} \quad (4.22)$$

Nessa fase dos estudos, em que o objetivo é comprovar as análises apresentadas, um grampeador do tipo passivo dissipativo convencional foi proposto para reduzir as sobretensões nos semicondutores.

A Figura 4.12 apresenta a o circuito da topologia proposta com a inclusão dos circuitos grampeadores. Os valores dos componentes dos circuitos grampeadores foram ajustados através de simulação considerando sempre os piores casos. Desta forma, considerando a posição em que o circuito de grampeamento está, foi escolhida uma tensão de grampeamento, V_g , da ordem de 800 V. Assim, a tensão máxima que o interruptor deve suportar é redefinida por (4.23). Escolheu-se a combinação paramétrica de resistor e capacitor de grampeamento para atender essa tensão e dissipar uma potência média (P_g) da ordem de 50 W. Como foi



utilizada, para simulação, uma indutância de dispersão, referenciada ao primário, de 1 μH (valor superdimensionado) e capacitâncias intrínsecas não reais, o melhor ajuste dos parâmetros do grampeador deve ser efetuado na prática ou em nova simulação após escolhas dos componentes utilizados.

$$V_{Smax} = (V_g + V_{Cs}) = (V_g + V_p) \quad (4.23)$$

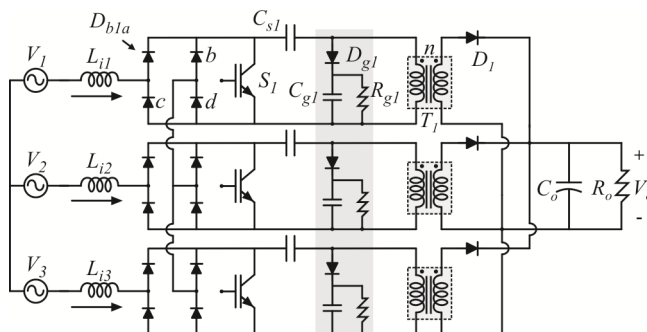


Figura 4.12 – Topologia proposta com inserção de um circuito de grampeamento passivo dissipativo.

Definidas todas as grandezas limites e verificadas através de simulação escolheu-se os componentes reais de acordo com a disponibilidade. O esquemático de projeto apresentado no Apêndice B mostra os demais detalhes da confecção do protótipo e a lista de componentes utilizada está no Apêndice C.

4.6 Resultados experimentais em potência nominal

Especificados os componentes o protótipo foi construído e a Figura 4.13 apresenta uma foto do protótipo implementado que inclui fontes auxiliares, circuitos de partida e proteções.

As principais formas de onda, em malha aberta, para uma potência de aproximadamente 4 kW, são apresentadas a seguir. As medidas de corrente e tensão foram feitas para os componentes de um dos módulos e são análogas para os demais.

A Figura 4.14 apresenta a tensão entre base e emissor em um dos IGBTs. A comutação é realizada impondo uma tensão de aproximadamente 18 V entre base e emissor enquanto que no bloqueio essa tensão é

de 8 V negativos (características do *driver* utilizado). Ainda é possível observar, na Figura 4.14, a frequência de comutação, aproximadamente 40 kHz, e a razão cíclica utilizada nos ensaios, 45,9%.

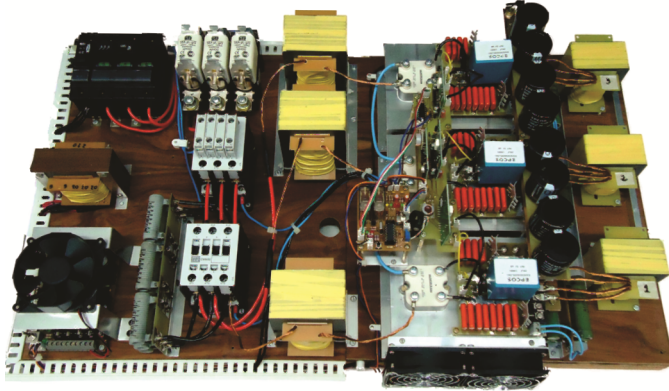


Figura 4.13 – Protótipo implementado.

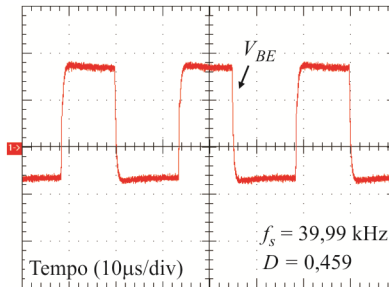


Figura 4.14 – Pulsos de comando (10 V/div) entre base e emissor de em um dos interruptores (IGBTs).

Na Figura 4.15-A e na Figura 4.16-A são apresentadas as tensões e correntes nos principais semicondutores do conversor, IGBT e diodo de saída, respectivamente. Os níveis apresentados, assim como a entrada em condução e bloqueio, observados nos detalhes apresentados na Figura 4.15-B e Figura 4.16-B, estão de acordo com o esperado e não há sobretensões e/ou sobrecorrentes prejudiciais. A tensão no IGBT apresenta um comportamento oscilatório na terceira etapa de operação do conversor, pois é a etapa em que não há corrente circulando nos semicondutores, caracterizado pelo MCD. A corrente dos diodos de uma das pontes retificadoras é apresentada na Figura 4.17.

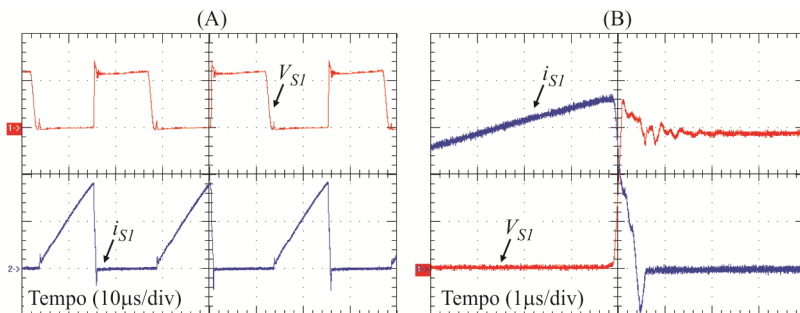


Figura 4.15 – (A) Formas de onda de tensão (500 V/div) e corrente (20 A/div) em um dos interruptores. (B) Detalhe durante a comutação para tensão (200 V/div) e corrente (10 A/div) nesse interruptor.

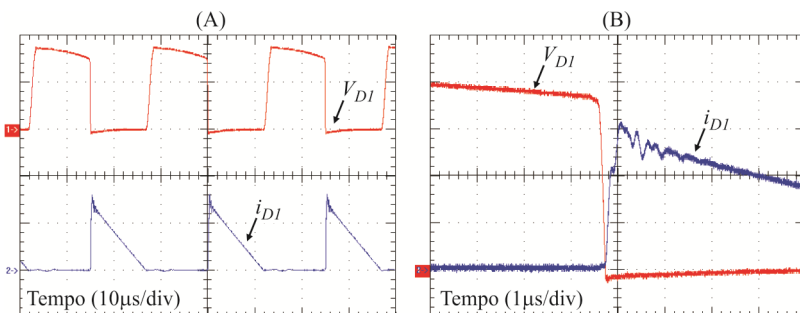


Figura 4.16 – (A) Formas de onda de tensão (500 V/div) e corrente (20 A/div) em um dos diodos de saída. (B) Detalhe durante a comutação para tensão (200 V/div) e corrente (10 A/div) nesse diodo.

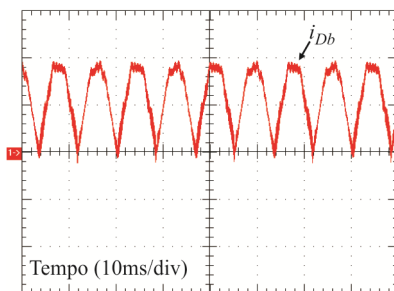


Figura 4.17 – Forma de onda da corrente (5 A/div) em um dos diodos da ponte retificadora de entrada de um dos módulos.

A tensão e a corrente no primário do transformador são apresen-

tadas na Figura 4.18-A. Na Figura 4.18-B juntamente com a corrente do primário, apresenta-se a corrente na magnetizante, obtida indiretamente como na simulação vista anteriormente. Os resultados estão condizentes com os obtidos na simulação.

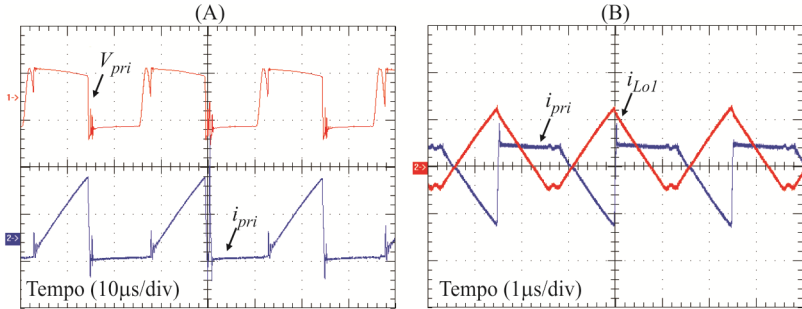


Figura 4.18 – (A) Formas de onda de tensão (500 V/div) e corrente (20 A/div) no primário de um dos transformadores. (B) Correntes (10 A/div) na magnetizante e no primário desse transformador.

Já na Figura 4.19-A são apresentadas as tensões sobre um dos capacitores SEPIC e a fase respectiva para o módulo medido. Uma das imposições para que haja MCD é a de que cada capacitor SEPIC reproduza a tensão de entrada, como observado no resultado apresentado, já que a tensão sobre o capacitor acompanha a envoltória da tensão de fase de entrada, reproduzindo a baixa frequência, 60 Hz.

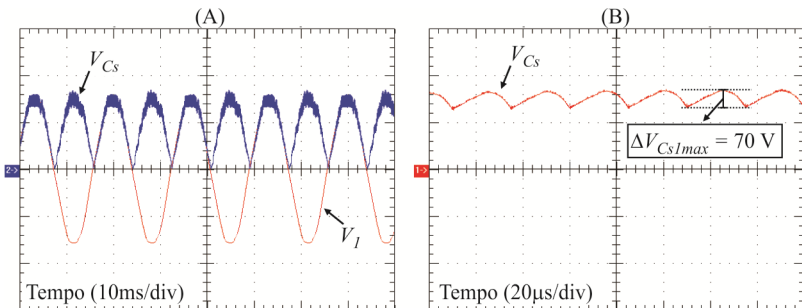


Figura 4.19 – (A) Tensão em um capacitor SEPIC (200 V/div) juntamente com a tensão de fase correspondente no mesmo módulo (200 V/div). (B) Detalhe da ondulação de tensão (200 V/div) nesse capacitor.

A corrente no capacitor SEPIC é a mesma que circula no primário do transformador, apresentada na Figura 4.18. A ondulação de cor-



rente nos capacitores SEPIC, observada na Figura 4.19-B, é aproximadamente a mesma encontrada na simulação, Figura 4.8.

Ainda, referente ao modo de operação, todos os módulos, como já comentado, precisam operar no MCD, para que o conversor opere adequadamente, sendo assim são apresentadas, na Figura 4.20, as correntes nos diodos de saída, na alta frequência, para um determinado ponto de operação.

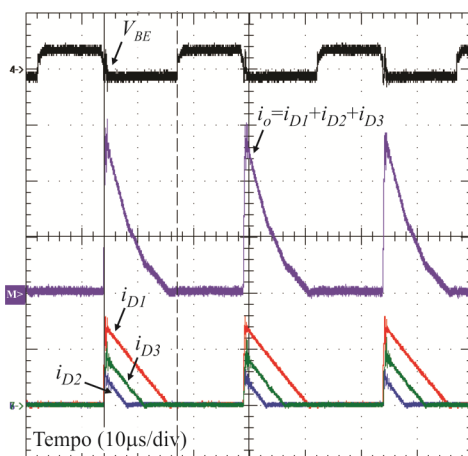


Figura 4.20 – Correntes nos diodos de saída (20 A/div) juntamente com a corrente de saída não filtrada (20 A/div) e tensão base-emissor (50 V/div) de um dos IGBTs.

Comprova-se, então, a operação no MCD, já que todas as correntes dos diodos cessam antes de haver a próxima comutação, como pode ser visto observando o pulso de comando apresentado na Figura 4.20. A corrente de saída do conversor, antes do filtro, é dada pela soma das três correntes nos diodos. O seu valor médio é a corrente de saída do conversor. Nota-se, que todos os picos acontecem simultaneamente, já que a comutação é realizada ao mesmo tempo em ambos os módulos, causando uma corrente de pico de saída de valor expressivo.

As correntes de entrada do conversor são apresentadas na Figura 4.21-A, comprovando que o conversor opera adequadamente, sendo capaz de reproduzir correntes senoidais de entrada sem a necessidade de uma malha de controle de corrente. A corrente e a tensão em uma das fases podem ser observadas na Figura 4.21-B, comprovando que ambas, além de serem senoidais, estão em fase e que, sendo assim, o ângulo de

deslocamento é zero.

Um detalhe da alta frequência, em uma das correntes de entrada, medido no caso de pior ondulação é apresentado na Figura 4.21-C e os resultados são condizentes ao esperado.

Para finalizar a análise das correntes de entrada, são apresentados na Figura 4.21-D os valores percentuais, em relação à fundamental, dos harmônicos de corrente para uma das fases do conversor. Como previsto o fator de potência da estrutura é unitário e a distorção harmônica total, considerando os primeiros 51 harmônicos, é de aproximadamente 4%.

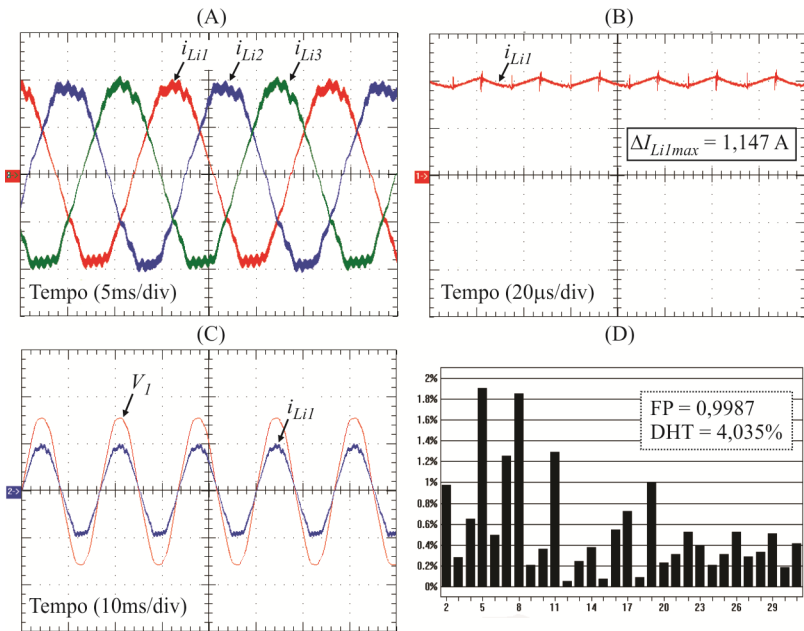


Figura 4.21 – (A) Correntes (5 A/div) nos indutores de entrada. (B) Detalhe da ondulação de corrente (5 A/div) em um dos indutores de entrada. (C) Tensão (200 V/div) em uma fase e corrente (10 A/div) na mesma fase/linha. (D) Espectro harmônico das correntes de entrada em relação à fundamental.

Na Figura 4.22 são apresentados os valores eficazes das 13 primeiras harmônicas da corrente de entrada, juntamente com os limites estabelecidos pela Normal IEC 61000-3-2. Nota-se que os valores experimentais atendem a norma, estando bem abaixo dos estabelecidos.

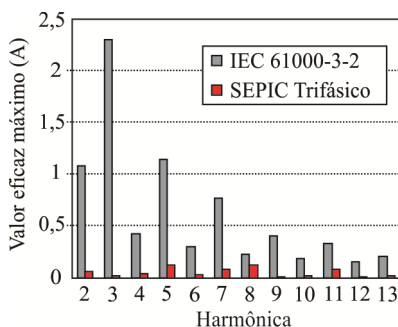


Figura 4.22 – Comparação do valor eficaz dos 13 primeiros harmônicos com os limites estabelecidos pela normal IEC 61000-3-2.

As formas de onda de tensão, corrente e potência na saída do conversor são visualizadas na Figura 4.23. Como o capacitor de saída foi projetado para atender critérios de valor eficaz de corrente e também de *hold-up-time*, as ondulações de corrente e tensão são muito pequenas que não podem ser observadas, já que ruídos de medição se sobrepõem à medida. Os valores obtidos foram os esperados pelos cálculos teóricos e de simulação, com um pequeno erro, relativo às resistências série dos componentes, elementos parasitas oriundos da experimentação e hipóteses simplificativas usadas no equacionamento.

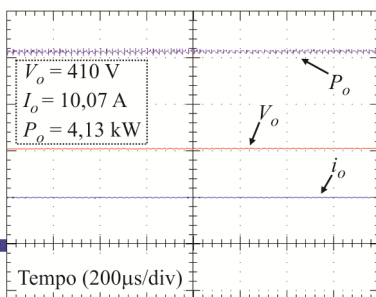


Figura 4.23 – Tensão (200 V/div), corrente (10 A/div) e potência (1 kW/div) na saída do conversor.

4.7 Rendimento e levantamento de perdas

A Tabela 4.4 apresenta o levantamento teórico das principais perdas do conversor. Tais dados foram obtidos através de simulação e cálculos apresentados nas planilhas do Apêndice A e do Apêndice D.

Tabela 4.4 – Levantamento teórico aproximado das principais perdas.

Componentes		Perda por elemento (W)	Perda Total (W)	% (4 kW)
Transformador	Perdas no Cobre	5,989	17,967	0,449
	Perdas no Núcleo	4,077	12,231	0,305
Indutor	Perdas no Cobre	9,036	27,108	0,677
	Perdas no Núcleo	0,252	0,756	0,019
Ponte Retificadora	Perdas de Condução	13,352	40,056	1,001
Diodo de Saída	Perdas de Condução	5,4	16,2	0,405
Interruptor	Perdas de Condução	18,26	54,78	1,369
	Perdas de Comutação	11,35	34,05	0,851
Grampeador	(Obtido por simulação)	~27,66	~82,98	2,071
TOTAL			286,128	7,147

A Figura 4.24 apresenta a curva experimental de rendimento do conversor, onde se obteve, para potências acima de 3 kW, uma eficiência de aproximadamente 90%. Este valor é menor do que o esperado teoricamente, entretanto, não foram computadas, na Tabela 4.4, as perdas relativas à comutação dos diodos de saída, perdas nas resistências séries dos capacitores, resistências dos cabos e conexões e, tampouco, aquelas intrínsecas nos elementos de proteção e partida (contatores, fusíveis e disjuntores). Outra perda não fielmente mensurada é aquela relativa ao uso do circuito grampeador, já que a indutância de dispersão medida será maior na prática em virtude da montagem e cabos de medição; e o próprio efeito da dispersão e a presença no grampo alteram os níveis de perda nos interruptores durante a comutação desses.

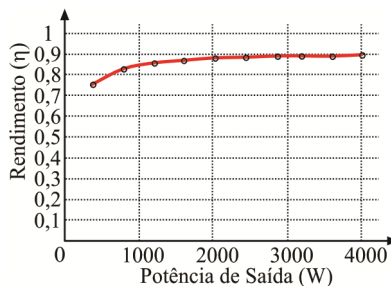


Figura 4.24 – Curva de rendimento.

Todavia, tanto pelos cálculos teóricos aproximados quanto pelos obtidos na prática, constata-se que as perdas mais significativas são as de condução e as perdas nos circuitos grampeadores. A utilização de semicondutores melhores e a otimização do projeto ajudariam a melho-



rar o resultado, assim como a implementação de alguma técnica de grampeamento regenerativo. O uso de acoplamento nos indutores de entrada, substituição do modulador convencional por modulador trifásico e a confecção de magnéticos utilizando materiais de melhor qualidade também podem ser fatores relevantes para pequenos acréscimos na eficiência global do conversor quando elaborado o mais próximo possível de um produto comercial.

O foco do levantamento experimental de resultados é a comprovação das análises teóricas estudadas, comparações com a simulação e também ter a possibilidade de fazer mudanças em diversos pontos a fim de testar variações na topologia e outros componentes. Dessa forma, o protótipo construído não foi otimizado de modo a se ter o melhor rendimento possível e também, por disponibilidade, não foram utilizados componentes que possibilitassem resultados melhores.

4.8 Conclusão

Observadas a característica estática e de carga e de posse das equações fundamentais apresentadas no Capítulo 3, foi apresentada uma metodologia de projeto que serve como roteiro para, a partir de uma determinada especificação, desenvolver o circuito retificador proposto. Além da metodologia, que contempla aspectos adicionais ao estudo da topologia proposta, a análise qualitativa dos efeitos da dispersão do transformador e métodos construtivos para minimizá-la foram descritos neste capítulo.

Juntamente com as simulações numéricas do conversor, para as especificações escolhidas e cálculos da planilha apresentada no Apêndice A, foram apresentadas, as principais formas de onda obtidas na experimentação.

A principal conclusão é de que a estrutura provou-se funcional, corrigindo o fator de potência, provendo correntes senoidais para a rede sem a necessidade do uso de sensores e malhas de controle de corrente.

Os valores numéricos de algumas grandezas de maior relevância foram comparados entre os resultados de simulação e experimentação apresentando concordância, o que sugere que a metodologia de projeto, expressões matemáticas obtidas do equacionamento da topologia estão corretos.

**ANÁLISE MATEMÁTICA E RESULTADOS EXPERIMENTAIS
UTILIZANDO MODULADOR TRIFÁSICO**

5.1 Introdução

A topologia proposta contempla duas possibilidades de moduladores, como apresentado na Introdução Geral. O Capítulo 3 apresentou a análise matemática completa utilizando o modulador convencional. Para este obteve-se as equações mais importantes e descreveu-se detalhadamente o funcionamento em alta frequência, para um setor específico, estendendo-se a análise para todos os setores.

Para completar o estudo do conversor proposto faz-se necessária a análise da topologia e seu equacionamento com a utilização do modulador trifásico, ou seja, aquele cujas portadoras estão defasadas entre si de 120° , como será detalhado neste capítulo.

5.2 Modos de operação

Ao aplicar o modulador com defasagem o conversor opera de modo análogo ao anterior, porém agora com mais modos e etapas de operação. Para o modulador convencional observou-se que, para um determinado setor de 30 graus, havia somente um modo de operação para todo o setor e este era formado por cinco etapas distintas de funcionamento.

Apesar de parecer uma simples alteração, ao se aplicar o modulador trifásico nota-se que há, analisando-se o mesmo setor, uma diversidade de modos de operação, sendo que cada modo possui nove etapas de operação. Durante o funcionamento no setor analisado a passagem de um modo para o outro e a quantidade de modos que ocorrem para aquele setor dependem dos níveis da tensão de entrada, da razão cíclica e da potência de operação.

Para um melhor entendimento, toma-se uma razão cíclica menor ou igual a um terço e assim cada interruptor é comandado a conduzir quando o anterior já tiver sido comandado a bloquear. A condução de um diodo de saída ocorre instantaneamente assim que o interruptor do



mesmo módulo é comandado a bloquear, sendo que o seu bloqueio irá ocorrer naturalmente, dependente unicamente da potência processada pelo módulo. Assim, como no caso do modulador convencional, cada diodo irá bloquear em um instante diferente e o tempo de descontinuidade de cada módulo também não será igual. Como há defasagem do comando dos interruptores, haverá também defasagem das entradas em condução e bloqueios dos diodos e dos tempos de roda livre (modo descontinuo).

De acordo com essa peculiaridade, define-se um determinado modo por um conjunto de etapas de operação, sendo que o início e o fim de cada etapa ocorrerão quando um interruptor é comandado a conduzir ou bloquear (condução do diodo) e pelo bloqueio do diodo.

No sistema sem defasagem somente cinco circuitos equivalentes ocorriam, sendo que o primeiro deles era com todos os interruptores conduzindo, o segundo com todos os diodos em condução e os demais eram configurados pelo bloqueio sucessivo dos diodos de saída até a última etapa em que todos os módulos operavam em roda livre, ou seja, sem nenhum semicondutor conduzindo. Agora haverá, para cada combinação de interruptores, diodos e tempos de roda livre, uma etapa de operação distinta com seu circuito equivalente, sendo que uma combinação de nove etapas (nove circuitos) definirá o modo de operação.

Para exemplificar melhor, toma-se o circuito da Figura 3.1 e aplica-se o modulador trifásico, mantendo-se as mesmas convenções apresentadas e também as mesmas equações e hipóteses válidas para o setor escolhido para análise, Figura 3.2, sendo elas: (3.1), (3.2), (3.3), (3.4), (3.5), (3.6), (3.7), (3.8), (3.9) e (3.10). Assim, considerando que a razão cíclica é menor que um terço, haverá uma situação em que todos os diodos de saída, devido à energia armazenada em cada módulo, bloquearão antes de seus respectivos interruptores serem novamente comandados a conduzir. Nesta situação as formas de onda das correntes nas indutâncias de entrada, indutâncias de saída e diodos de saída, juntamente com os pulsos de comando, se comportam como apresentado na Figura 5.1.

A primeira etapa, portanto, tem início quando o interruptor S_1 é comandado a conduzir e assim permanece durante o intervalo de tempo Δt_1 , quando é comandado a bloquear levando o diodo D_1 a entrar em condução, iniciando a segunda etapa de operação. Quando toda a energia do módulo ativo é transferida, após o intervalo de tempo Δt_2 , D_1

bloqueia, iniciando a terceira etapa de operação, que consiste de uma etapa de descontinuidade de corrente, roda livre. A terceira etapa cessa após o intervalo de tempo Δt_3 quando o interruptor S_3 é comandado a conduzir.

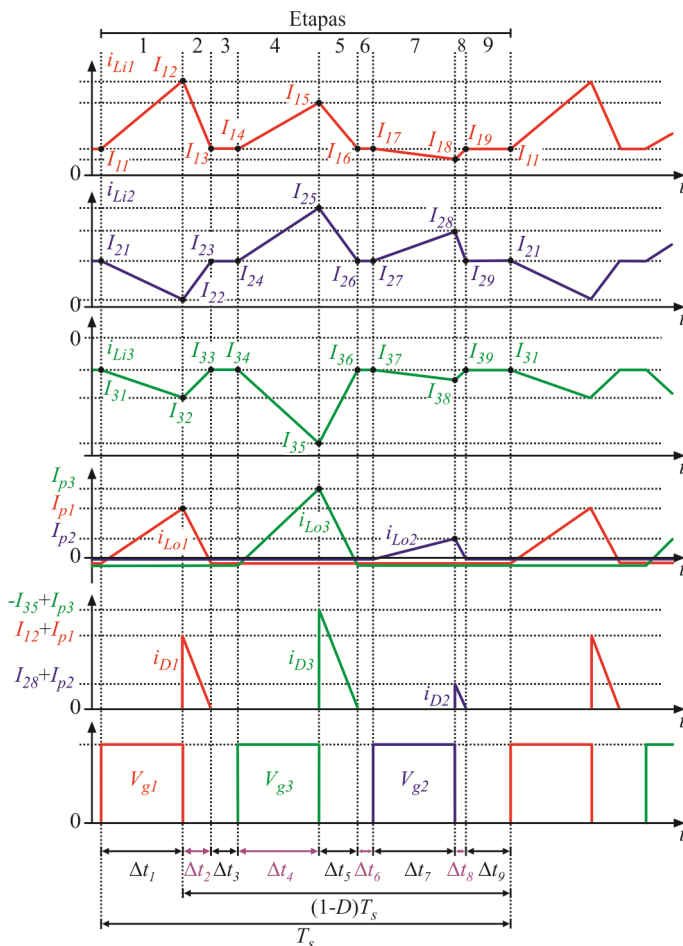


Figura 5.1 – Principais formas de onda do sistema com modulador trifásico operando no modo 1.

Pela configuração escolhida, a quarta, quinta e sexta etapas terão funcionamento análogo às três primeiras, alterando-se unicamente o



módulo em operação. Do mesmo modo as etapas sete, oito e nove serão idênticas, mas para os semicondutores S_2 e D_2 .

Para facilitar a compreensão dos demais modos de operação toma-se este como referência e assim designa-se uma sequência de condução e bloqueio de semicondutores para definir as etapas de operação e o modo, que será composto por estas etapas.

Tem-se então, para esse modo, a sequência apresentada em (5.1), onde S_1 , S_2 , S_3 , D_1 , D_2 , D_3 representam entradas em condução dos interruptores e diodos, enquanto que BD_1 , BD_2 e BD_3 representam o bloqueio dos diodos.

$$S_1 \rightarrow D_1 \rightarrow BD_1 \rightarrow S_3 \rightarrow D_3 \rightarrow BD_3 \rightarrow S_2 \rightarrow D_2 \rightarrow BD_2 \quad (5.1)$$

Considerando, o modo apresentado, como primeiro modo de funcionamento, então, claramente nota-se, pela Figura 5.1, que à medida que a potência aumenta, as correntes irão aumentar e consequentemente o tempo para o bloqueio dos diodos também aumentará. Assim, como no setor escolhido, a tensão de entrada no módulo três é maior, então o sistema entrará no segundo modo de operação quando a corrente no diodo D_3 cessar após o interruptor S_2 ser comandado a conduzir.

A Figura 5.2 apresenta o comportamento das correntes no segundo modo de operação, destacando-se a etapa que sofreu variação, quando comparado ao modo 1. Utilizando a notação definida no modo anterior, tem-se, para o segundo modo, à sequência de etapas (5.2) e se percebe que o único diferencial é a troca de BD_3 por S_2 e S_2 por BD_3 . Porém, apesar de ser uma simples mudança, o circuito equivalente nesta etapa é completamente diferente dos demais circuitos do modo anterior, como será visto posteriormente.

$$S_1 \rightarrow D_1 \rightarrow BD_1 \rightarrow S_3 \rightarrow D_3 \rightarrow S_2 \rightarrow BD_3 \rightarrow D_2 \rightarrow BD_2 \quad (5.2)$$

Ao observar os dois modos apresentados e suas respectivas formas de onda, nota-se que haverá muitos modos de operação considerando unicamente razões cíclicas abaixo de um terço, desde os já apresentados, até aqueles em que as correntes de dois diodos se sobrepõem e assim por diante.

Já para razões cíclicas maiores que um terço e menores ou iguais a dois terços, dois interruptores conduzem simultaneamente, e da mesma forma que para razões cíclicas menores que um terço, há inúmero modos de operação, cada um com nove etapas. Acima dessa razão cíclica

os três interruptores conduzem ao mesmo tempo configurando, novamente, diferentes modos de operação com novos circuitos equivalentes por etapa.

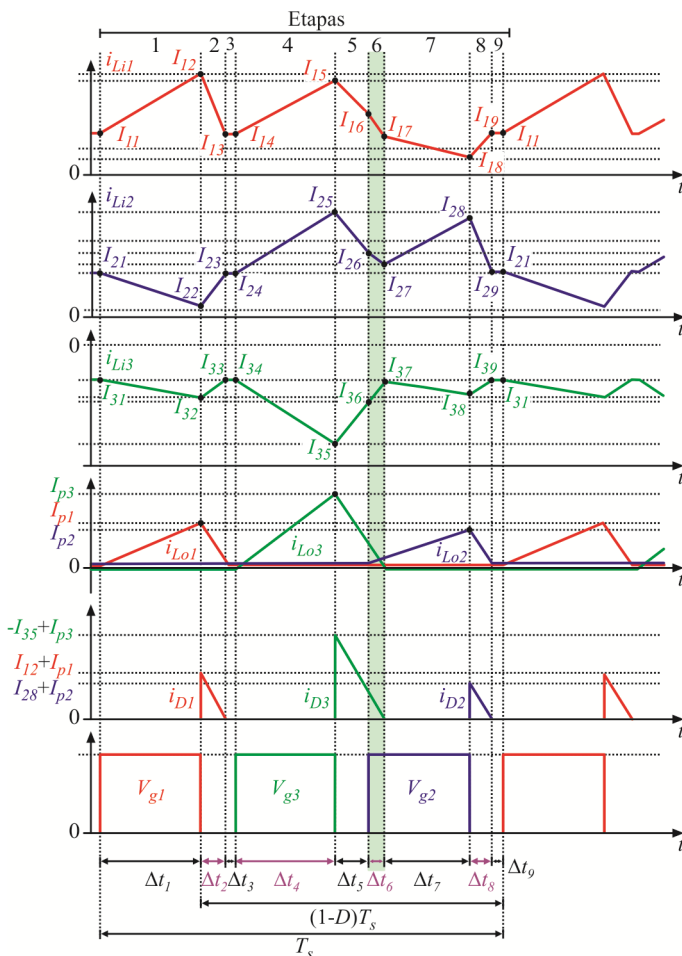


Figura 5.2 – Principais formas de onda do sistema com modulador trifásico operando no modo 2.

Lembra-se que durante o funcionamento da estrutura, em regime CA e para uma determinada potência, somente alguns modos acontecerão. Mas de qualquer forma, seja por variação da potência e/ou variação



da razão cíclica, qualquer modo de operação pode ocorrer. Logo, é necessário entendê-los e equacioná-los de forma a se obter a característica de saída completa do conversor, assim como foi realizado para o modulador convencional.

5.3 Equacionamento do modo 1

O equacionamento do conversor usando o segundo modulador é realizado da mesma forma que no caso com modulador convencional e deve ser obtido para todos os modos de operação, em alta frequência, para que seja possível estender a análise para um período de rede.

5.3.1 Etapas de operação

Tomando o primeiro modo de operação cujas formas de onda já foram apresentadas na Figura 5.1, tem-se, pela descrição de operação feita anteriormente, o funcionamento na primeira etapa de operação representado pelo circuito da Figura 5.3, sendo que podemos simplificá-lo, obtendo o circuito equivalente desta etapa, como na Figura 5.4.

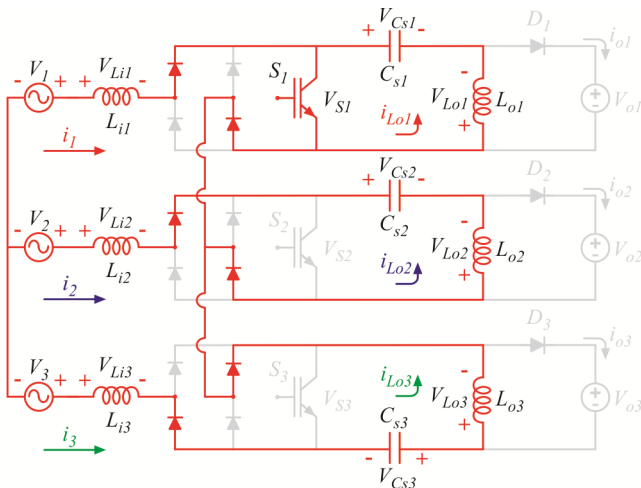


Figura 5.3 – Funcionamento do circuito na primeira etapa do modo 1.

Analisando o circuito simplificado da Figura 5.4, obtêm-se as expressões das tensões sobre os indutores de entrada e saída. A tensão sobre o indutor de saída L_{o1} é igual à tensão de entrada da fase um, já que se mantêm válidas as equações (3.26), (3.27) e (3.28), assim tem-se

a expressão (5.3). Nos indutores de entrada e saída da segunda fase circula a mesma corrente i_2 , mas com sentidos opostos. E, assim, são válidas as expressões (5.4) e (5.5). Substituindo (5.5) em (5.4) encontra-se (5.6), que representa a tensão sobre o indutor de saída L_{o2} .

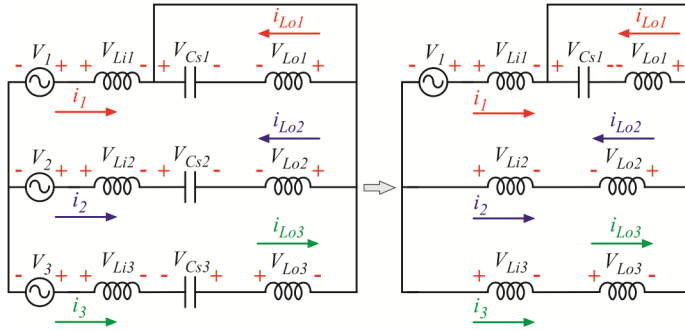


Figura 5.4 – Circuito equivalente da primeira etapa de operação do modo 1.

$$V_{Lo1} = V_1 \quad (5.3)$$

$$V_{Li2} = L_i \frac{di_2}{dt} \quad (5.4)$$

$$V_{Lo2} = -L_o \frac{di_2}{dt} \quad (5.5)$$

$$V_{Lo2} = -\frac{L_o}{L_i} V_{Li2} \quad (5.6)$$

Da mesma forma, para a fase três têm-se as expressões (5.7) e (5.8), mas agora com a corrente i_3 circulando no mesmo sentido. Substituindo (5.8) em (5.7) tem-se a expressão da tensão sobre o indutor de saída L_{o3} , (5.9).

$$V_{Li3} = L_i \frac{di_3}{dt} \quad (5.7)$$

$$V_{Lo3} = L_o \frac{di_3}{dt} \quad (5.8)$$

$$V_{Lo3} = \frac{L_o}{L_i} V_{Li3} \quad (5.9)$$

Sabendo-se que a soma das tensões em uma malha fechada é



igual a zero encontram-se as relações (5.10) e (5.11). Substituindo (5.3) em (5.10), (5.6) e (5.9) em (5.11) e como a relação (3.14) é válida para qualquer etapa de operação, obtêm-se as expressões das tensões nos indutores de entrada, dadas por (5.12), (5.13) e (5.14).

$$-V_1 + V_{Li1} + V_{Lo2} - V_{Li2} = 0 \quad (5.10)$$

$$V_{Li2} - V_{Lo2} - V_{Lo3} - V_{Li3} = 0 \quad (5.11)$$

$$V_{Li1} = \frac{2L_i}{(3L_i + L_o)} V_1 \quad (5.12)$$

$$V_{Li2} = -\frac{L_i}{(3L_i + L_o)} V_1 \quad (5.13)$$

$$V_{Li3} = \frac{-L_i}{(3L_i + L_o)} V_1 \quad (5.14)$$

Substituindo (5.13) em (5.6) e (5.14) em (5.9) tem-se as expressões nos indutores de saída L_{o2} e L_{o3} em função dos parâmetros do sistema unicamente, como apresentado nas expressões (5.15) e (5.16).

$$V_{Lo2} = \frac{L_o}{(3L_i + L_o)} V_1 \quad (5.15)$$

$$V_{Lo3} = \frac{-L_o}{(3L_i + L_o)} V_1 \quad (5.16)$$

Assumindo a mesma metodologia utilizada no capítulo anterior e, de posse das expressões das tensões sobre os indutores, escrevem-se, então, as expressões das correntes utilizando-se como incógnitas, o valor final e inicial em cada intervalo de tempo, como representado nas formas de onda da Figura 5.1. Tem-se assim, para a primeira etapa de operação, o conjunto de equações (5.17).

Na segunda etapa de operação o funcionamento do circuito é representado pela Figura 5.5, sendo seu circuito equivalente dado pela Figura 5.6. Ao observar o circuito equivalente, nota-se que é idêntico ao circuito equivalente da quarta etapa de operação do sistema operando com modulador convencional, Figura 3.11, alternando-se as tensões sobre indutores L_{o3} e L_{o1} . Dessa forma, as expressões das tensões sobre os indutores poderiam ser consideradas as mesmas daquela etapa, fazendo-se a troca dos elementos unicamente. Porém, para tornar a análise

mais completa, preferiu-se, neste novo equacionamento, não levar em conta, a hipótese de que as indutâncias de entrada são muito maiores que as indutâncias de saída.

$$\begin{cases} I_{11} + I_{21} + I_{31} = 0 \\ I_{12} - I_{11} = -\frac{2V_1}{(3L_i + L_o)} \Delta t_1 \\ I_{21} - I_{22} = \frac{V_1}{(3L_i + L_o)} \Delta t_1 \\ I_{p1} + I_{11} = \frac{V_1}{L_o} \Delta t_1 \end{cases} \quad (5.17)$$

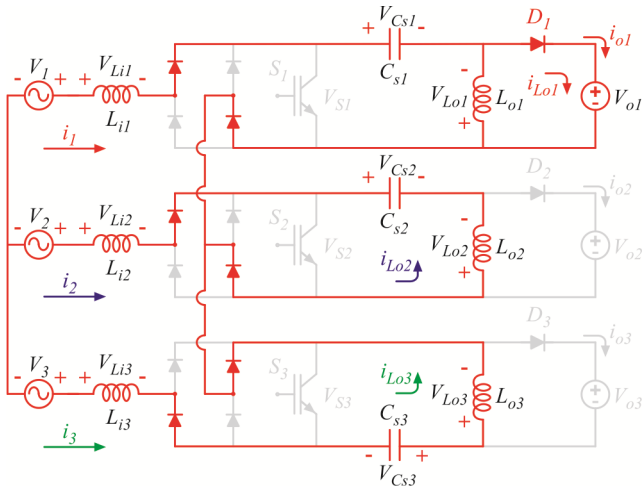


Figura 5.5 – Funcionamento do circuito na segunda etapa do modo 1.

Sendo assim, resolvendo o circuito equivalente da segunda etapa para a obtenção das tensões sobre os indutores do mesmo modo que foi realizado na etapa de operação anterior, obtêm-se as expressões (5.18), (5.19), (5.20) e (5.21).

$$V_{Li1} = -\frac{2L_i}{(3L_i + L_o)} V_o \quad (5.18)$$

$$V_{Li2} = \frac{L_i}{(3L_i + L_o)} V_o = V_{Li3} \quad (5.19)$$



$$V_{Lo1} = -V_o \quad (5.20)$$

$$V_{Lo2} = -\frac{L_o}{(3L_i + L_o)} V_o = -V_{Lo3} \quad (5.21)$$

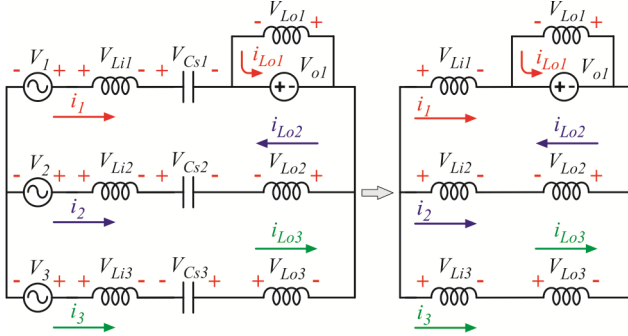


Figura 5.6 – Circuito equivalente da segunda etapa de operação do modo 1.

As equações das correntes, válidas para esta etapa de operação, são então, dadas pelo conjunto de expressões (5.22).

$$\begin{cases} I_{12} + I_{22} + I_{32} = 0 \\ I_{12} - I_{13} = \frac{2V_o}{(3L_i + L_o)} \Delta t_2 \\ I_{23} - I_{22} = \frac{V_o}{(3L_i + L_o)} \Delta t_2 \\ I_{p1} + I_{13} = \frac{V_o}{L_o} \Delta t_2 \end{cases} \quad (5.22)$$

Na terceira etapa de operação o diodo D_i bloqueia e durante o intervalo de tempo Δt_3 , o funcionamento do circuito é igual àquele que acontece durante a quinta etapa de operação do sistema com modulador convencional, Figura 3.12. Assim, o circuito equivalente é o mesmo, Figura 3.13 e as tensões sobre todos os indutores durante essa etapa são nulas. Logo, o conjunto de expressões que representam as correntes durante esta etapa de operação é dado por (5.23).

$$\begin{cases} I_{13} + I_{23} + I_{33} = 0 \\ I_{14} - I_{13} = 0 \\ I_{24} - I_{23} = 0 \end{cases} \quad (5.23)$$

Quando S_3 é comandado a conduzir tem-se início a quarta etapa de operação, que agora será idêntica à primeira etapa de operação, com a mudança de interruptor apenas, como pode ser observado no circuito equivalente da etapa, representado pela Figura 5.7. Desta forma, os conjuntos de expressões que representam as tensões e as correntes nos indutores durante a etapa são dados, respectivamente, por (5.24) e (5.25).

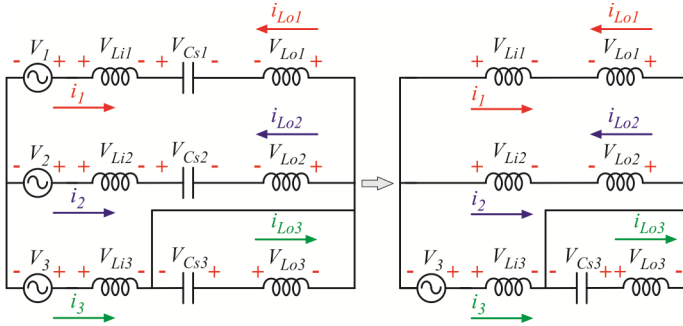


Figura 5.7 – Circuito equivalente da quarta etapa de operação do modo 1.

$$\begin{cases} V_{Li1} = -\frac{L_i}{(3L_i + L_o)} V_3 = V_{Li2} \\ V_{Li3} = \frac{2L_i}{(3L_i + L_o)} V_3 \\ V_{Lo1} = \frac{L_o}{(3L_i + L_o)} V_3 = -V_{Lo2} \\ V_{Lo3} = -V_3 \end{cases} \quad (5.24)$$

Na quinta etapa ocorre o bloqueio do interruptor S_3 e, consequentemente, a condução do diodo D_3 , sendo esta etapa, então, igual à segunda, alterando o diodo que está em condução. O circuito equivalente é o mesmo apresentado na Figura 3.11 e as tensões sobre os indutores e expressões das correntes, não assumindo a hipótese que as indutâncias de entrada são muito maiores que as de saída, como feito na etapa dois, são representadas pelos conjuntos de equações (5.26) e (5.27).

Ao cessar a corrente em D_3 o sistema entra em roda livre, restando-se, durante o intervalo de tempo Δt_6 , o mesmo comportamento da terceira etapa de operação. Desse modo, as tensões sobre os indutores são nulas e as expressões das correntes nessa etapa são dadas por (5.28).



$$\begin{cases} I_{14} + I_{24} + I_{34} = 0 \\ I_{14} - I_{15} = \frac{V_3}{(3L_i + L_o)} \Delta t_4 \\ I_{24} - I_{25} = \frac{V_3}{(3L_i + L_o)} \Delta t_4 \\ I_{p3} - I_{34} = -\frac{V_3}{L_o} \Delta t_4 \end{cases} \quad (5.25)$$

$$\begin{cases} V_{Li1} = -\frac{L_i}{(3L_i + L_o)} V_o = V_{Li2} \\ V_{Li3} = \frac{2L_i}{(3L_i + L_o)} V_o \\ V_{Lo1} = \frac{L_o}{(3L_i + L_o)} V_o = V_{Lo2} \\ V_{Lo3} = -V_o \end{cases} \quad (5.26)$$

$$\begin{cases} I_{15} + I_{25} + I_{35} = 0 \\ I_{15} - I_{16} = \frac{V_o}{(3L_i + L_o)} \Delta t_5 \\ I_{25} - I_{26} = \frac{V_o}{(3L_i + L_o)} \Delta t_5 \\ I_{p3} - I_{36} = \frac{V_o}{L_o} \Delta t_5 \end{cases} \quad (5.27)$$

$$\begin{cases} I_{16} + I_{26} + I_{36} = 0 \\ I_{17} - I_{16} = 0 \\ I_{27} - I_{26} = 0 \end{cases} \quad (5.28)$$

O último interruptor é comandado a conduzir ao término do intervalo Δt_6 , iniciando a sétima etapa de operação que, agora, funciona como na primeira e quarta etapas, mas com o interruptor S_2 em condução, como representado pelo circuito equivalente da Figura 5.8. As tensões sobre os indutores e expressões das correntes para a etapa são, então, representadas por (5.29) e (5.30).

$$\begin{cases} V_{Li1} = -\frac{L_i}{(3L_i + L_o)} V_2 = V_{Li3} \\ V_{Li2} = \frac{2L_i}{(3L_i + L_o)} V_2 \\ V_{Lo1} = -\frac{L_o}{(3L_i + L_o)} V_2 = -V_{Lo3} \\ V_{Lo2} = V_2 \end{cases} \quad (5.29)$$

$$\begin{cases} I_{17} + I_{27} + I_{37} = 0 \\ I_{17} - I_{18} = \frac{V_2}{(3L_i + L_o)} \Delta t_7 \\ I_{28} - I_{27} = \frac{2V_2}{(3L_i + L_o)} \Delta t_7 \\ I_{p2} + I_{27} = \frac{V_2}{L_o} \Delta t_7 \end{cases} \quad (5.30)$$

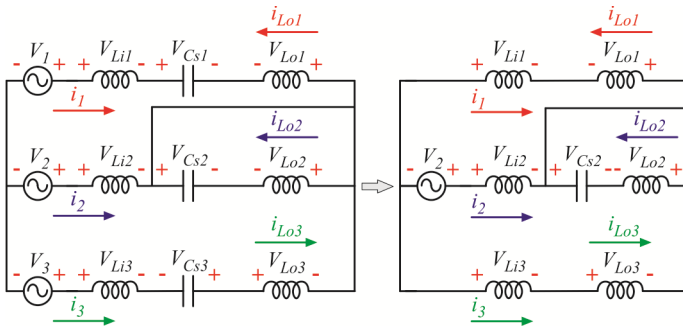


Figura 5.8 – Circuito equivalente da sétima etapa de operação do modo 1.

Na oitava etapa, o interruptor S_2 é comandado a bloquear levando D_2 à condução e com isso tem-se funcionamento idêntico às etapas dois e cinco, mas com tensão V_o aplicada no indutor de saída L_{o2} . O circuito equivalente para a etapa é representado pela Figura 5.9 e as expressões de tensões sobre os indutores e correntes válidas durante o intervalo Δt_8 são dadas, respectivamente por (5.31) e (5.32).



$$\begin{cases} V_{Li1} = \frac{L_i}{(3L_i + L_o)} V_o = V_{Li3} \\ V_{Li2} = -\frac{2L_i}{(3L_i + L_o)} V_o \\ V_{Lo1} = -\frac{L_o}{(3L_i + L_o)} V_o = -V_{Lo3} \\ V_{Lo2} = -V_o \end{cases} \quad (5.31)$$

$$\begin{cases} I_{18} + I_{28} + I_{38} = 0 \\ I_{19} - I_{18} = \frac{V_o}{(3L_i + L_o)} \Delta t_8 \\ I_{28} - I_{29} = \frac{2V_o}{(3L_i + L_o)} \Delta t_8 \\ I_{p2} + I_{29} = \frac{V_o}{L_o} \Delta t_8 \end{cases} \quad (5.32)$$

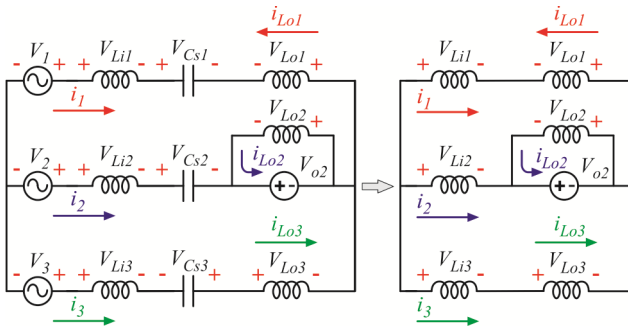


Figura 5.9 – Circuito equivalente da oitava etapa de operação do modo 1.

A última etapa de operação inicia quando a corrente em D_2 cessa, antes de S_I ser novamente comandado a conduzir. A nona etapa é, então, uma nova etapa de roda livre, sendo seu circuito e equações iguais àsquelas obtidos na terceira e sexta etapas. As correntes são então dadas por (5.33).

$$\begin{cases} I_{19} + I_{29} + I_{39} = 0 \\ I_{11} - I_{19} = 0 \\ I_{21} - I_{29} = 0 \end{cases} \quad (5.33)$$

5.3.2 Obtenção dos tempos

Antes de resolver o sistema de equações para determinar as expressões das correntes em todos os pontos do circuito é necessário obter as expressões dos nove intervalos de tempos envolvidos na operação do sistema no modo 1.

Tomando-se as expressões das correntes nos indutores durante a primeira e segunda etapa, é possível encontrar duas relações de correntes iguais que envolvem os intervalos de tempo Δt_1 e Δt_2 , como apresentado nas expressões (5.34) e (5.35).

$$\left. \begin{aligned} I_{p1} + I_{11} &= \frac{V_1}{L_o} \Delta t_1 \\ I_{p1} + I_{13} &= \frac{V_o}{L_o} \Delta t_2 \end{aligned} \right\} I_{11} - I_{13} = \frac{V_1}{L_o} \Delta t_1 - \frac{V_o}{L_o} \Delta t_2 \quad (5.34)$$

$$\left. \begin{aligned} I_{12} - I_{11} &= \frac{2V_1}{(3L_i + L_o)} \Delta t_1 \\ I_{12} - I_{13} &= \frac{2V_o}{(3L_i + L_o)} \Delta t_2 \end{aligned} \right\} I_{11} - I_{13} = \frac{2V_o}{(3L_i + L_o)} \Delta t_2 - \frac{2V_1}{(3L_i + L_o)} \Delta t_1 \quad (5.35)$$

Igualando (5.34) e (5.35) chega-se a (5.36). Sabendo-se que o intervalo de tempo Δt_1 é dado por (5.37), substituindo-se este em (5.36) obtém-se a expressão que calcula o intervalo Δt_2 por (5.38).

$$\Delta t_2 = \frac{V_1}{V_o} \Delta t_1 \quad (5.36)$$

$$\Delta t_1 = D T_s \quad (5.37)$$

$$\Delta t_2 = \frac{V_1}{V_o} D T_s \quad (5.38)$$

Analisando os intervalos de tempo na Figura 5.1, nota-se que a soma de Δt_2 e Δt_3 é igual a um terço do período menos Δt_1 . Assim tem-se a expressão (5.39). Substituindo (5.38) em (5.39) e isolando-se Δt_3 , obtém-se a expressão (5.40).

$$\Delta t_2 + \Delta t_3 = \left(\frac{1}{3} - D \right) T_s \quad (5.39)$$



$$\Delta t_3 = \left[\frac{1}{3} - \frac{(V_o + V_1)D}{V_o} \right] T_s \quad (5.40)$$

Com as expressões das correntes nas etapas quatro e cinco, chega-se a duas novas relações de correntes que envolvem, agora, os tempos Δt_4 e Δt_5 , como demonstrado nas expressões (5.41) e (5.42). Igualando (5.41) e (5.42) obtém-se (5.43). Como Δt_4 é dado por (5.44), logo se encontra Δt_5 ao se substituir (5.44) em (5.43), o que resulta em (5.45).

$$\left. \begin{aligned} I_{p3} - I_{34} &= -\frac{V_3}{L_o} \Delta t_4 \\ I_{p3} + I_{36} &= \frac{V_o}{L_o} \Delta t_5 \end{aligned} \right\} \begin{aligned} I_{36} - I_{34} &= -\frac{V_3}{L_o} \Delta t_4 - \frac{V_o}{L_o} \Delta t_5 \end{aligned} \quad (5.41)$$

$$\left. \begin{aligned} I_{34} - I_{35} &= -\frac{2V_3}{(3L_i + L_o)} \Delta t_4 \\ I_{36} - I_{35} &= \frac{2V_o}{(3L_i + L_o)} \Delta t_5 \end{aligned} \right\} \begin{aligned} I_{36} - I_{34} &= \frac{2V_o}{(3L_i + L_o)} \Delta t_5 + \frac{2V_3}{(3L_i + L_o)} \Delta t_4 \end{aligned} \quad (5.42)$$

$$\Delta t_5 = -\frac{V_3}{V_o} \Delta t_4 \quad (5.43)$$

$$\Delta t_4 = DT_s = \Delta t_1 \quad (5.44)$$

$$\Delta t_5 = -\frac{V_3}{V_o} DT_s \quad (5.45)$$

Como anteriormente, analisando os intervalos de tempo na Figura 5.1, nota-se que a soma de Δt_5 e Δt_6 é igual a um terço do período menos Δt_4 , expressão (5.46). Logo, substituindo (5.45) em (5.46) encontra-se (5.47), que representa o intervalo de tempo Δt_6 .

$$\Delta t_5 + \Delta t_6 = \left(\frac{1}{3} - D \right) T_s \quad (5.46)$$

$$\Delta t_6 = \left[\frac{1}{3} - \frac{(V_o - V_3)D}{V_o} \right] T_s \quad (5.47)$$

Das expressões das correntes nas etapas sete e oito, encontram-se

as duas últimas relações de correntes para obtenção, agora, dos intervalos de tempos Δt_7 e Δt_8 , como é apresentado nas expressões (5.48) e (5.49), que quando igualadas resultando em (5.50). Sendo Δt_7 dado por (5.51), encontra-se Δt_8 ao se substituir (5.51) em (5.50), o que resulta em (5.52).

$$\left. \begin{aligned} I_{p2} + I_{27} &= \frac{V_2}{L_o} \Delta t_7 \\ I_{p2} + I_{29} &= \frac{V_o}{L_o} \Delta t_8 \end{aligned} \right\} I_{29} - I_{27} = \frac{V_o}{L_o} \Delta t_8 - \frac{V_2}{L_o} \Delta t_7 \quad (5.48)$$

$$\left. \begin{aligned} I_{28} - I_{27} &= \frac{2V_2}{(3L_i + L_o)} \Delta t_7 \\ I_{28} - I_{29} &= \frac{2V_o}{(3L_i + L_o)} \Delta t_8 \end{aligned} \right\} I_{29} - I_{27} = \frac{2V_2}{(3L_i + L_o)} \Delta t_7 - \frac{2V_o}{(3L_i + L_o)} \Delta t_8 \quad (5.49)$$

$$\Delta t_8 = \frac{V_2}{V_o} \Delta t_7 \quad (5.50)$$

$$\Delta t_7 = DT_s = \Delta t_1 = \Delta t_4 \quad (5.51)$$

$$\Delta t_8 = \frac{V_2}{V_o} DT_s \quad (5.52)$$

Novamente, da análise da Figura 5.1, tem-se que a soma de Δt_8 e Δt_9 é igual a um terço do período menos Δt_7 , expressão (5.53). Logo, substituindo-se (5.52) em (5.53) encontra-se (5.54), que representa o intervalo de tempo Δt_9 .

$$\Delta t_8 + \Delta t_9 = \left(\frac{1}{3} - D \right) T_s \quad (5.53)$$

$$\Delta t_9 = \left[\frac{1}{3} - \frac{(V_o + V_2)D}{V_o} \right] T_s \quad (5.54)$$

5.3.3 Resolução do sistema de equações

Obtidas as equações das correntes e dos intervalos de tempo por etapa, observa-se que há 27 incógnitas a serem resolvidas para as correntes nos indutores de entrada e outras três para os indutores de saída. Logo, é necessária a obtenção de 30 equações linearmente independen-



tes para resolver o sistema.

Os conjuntos de expressões dados por (5.17), (5.22), (5.23), (5.25), (5.27), (5.28), (5.30), (5.32) e (5.33), fornecem um total de 33 equações, porém algumas delas são linearmente dependentes, pois foram utilizadas na obtenção das expressões dos intervalos de tempo. Além dessas, ainda sabe-se que há mais três equações linearmente independentes adicionais que são as que representam o valor médio nulo das correntes nos capacitores SEPIC durante um período de comutação.

Essas três últimas equações são obtidas da mesma forma que no sistema com modulador convencional. Mas agora sabendo que as correntes nos capacitores coincidem com as correntes nos indutores de saída, com sentido oposto, quando o interruptor daquele ramo estiver em condução e são as próprias correntes nos indutores de entrada nas demais etapas.

Assim, analisando a expressão do valor médio da corrente em cada intervalo de tempo, somando-as e igualando-as a zero, para cada capacitor, encontram-se as equações (5.55), (5.56) e (5.57).

$$\begin{aligned} & \frac{(I_{11}-I_{p1})}{2}\Delta t_1 + \frac{(I_{12}+I_{13})}{2}\Delta t_2 + \frac{(I_{13}+I_{14})}{2}\Delta t_3 + \frac{(I_{14}+I_{15})}{2}\Delta t_4 + \\ & + \frac{(I_{15}+I_{16})}{2}\Delta t_5 + \frac{(I_{16}+I_{17})}{2}\Delta t_6 + \frac{(I_{17}+I_{18})}{2}\Delta t_7 + \frac{(I_{18}+I_{19})}{2}\Delta t_8 + I_{19}\Delta t_9 = 0 \end{aligned} \quad (5.55)$$

$$\begin{aligned} & \frac{(I_{21}+I_{22})}{2}\Delta t_1 + \frac{(I_{22}+I_{23})}{2}\Delta t_2 + \frac{(I_{23}+I_{24})}{2}\Delta t_3 + \frac{(I_{24}+I_{25})}{2}\Delta t_4 + \\ & + \frac{(I_{25}+I_{26})}{2}\Delta t_5 + \frac{(I_{26}+I_{27})}{2}\Delta t_6 + \frac{(I_{27}-I_{p2})}{2}\Delta t_7 + \frac{(I_{28}+I_{29})}{2}\Delta t_8 + I_{29}\Delta t_9 = 0 \end{aligned} \quad (5.56)$$

$$\begin{aligned} & \frac{(-I_{31}-I_{32})}{2}\Delta t_1 + \frac{(-I_{32}-I_{33})}{2}\Delta t_2 + \frac{(-I_{33}-I_{34})}{2}\Delta t_3 + \frac{(-I_{34}-I_{p3})}{2}\Delta t_4 + \\ & + \frac{(-I_{35}-I_{36})}{2}\Delta t_5 + \frac{(-I_{36}-I_{37})}{2}\Delta t_6 + \frac{(-I_{37}-I_{38})}{2}\Delta t_7 + \\ & + \frac{(-I_{38}-I_{39})}{2}\Delta t_8 - I_{39}\Delta t_9 = 0 \end{aligned} \quad (5.57)$$

Com um sistema linear de 30 equações e 30 incógnitas e resolvendo-o simbolicamente, obtêm-se todas as expressões de interesse, assim como realizado no Capítulo 3. Como as expressões são extensas e relativamente complexas para serem simplificadas e, também, por ser

apenas um passo intermediário na obtenção das expressões de valor médio e eficaz das grandezas de interesse, a resolução não será apresentada no texto. O Apêndice E apresenta a planilha utilizada para resolver o sistema de equações do sistema operando no modo 1.

5.3.4 Valor médio da corrente nos diodos de saída

A partir das formas de onda das correntes nos diodos de saída, apresentadas na Figura 5.1, observa-se que para obter a expressão que calcula o valor médio da corrente nos diodos de saída basta montar as integrais apresentadas nas equações (5.58), (5.59) e (5.60).

$$I_{D1med_modol} = \frac{1}{T_s} \left(\int_0^{\Delta t_2} \left(\frac{I_{12} + I_{p1}}{\Delta t_2} \right) t \, dt \right) = \frac{1}{2} \frac{(I_{12} + I_{p1}) \Delta t_2}{T_s} \quad (5.58)$$

$$I_{D2med_modol} = \frac{1}{T_s} \left(\int_0^{\Delta t_8} \left(\frac{I_{28} + I_{p2}}{\Delta t_8} \right) t \, dt \right) = \frac{1}{2} \frac{(I_{28} + I_{p2}) \Delta t_8}{T_s} \quad (5.59)$$

$$I_{D3med_modol} = \frac{1}{T_s} \left(\int_0^{\Delta t_5} \left(\frac{-I_{35} + I_{p3}}{\Delta t_5} \right) t \, dt \right) = -\frac{1}{2} \frac{(I_{35} - I_{p3}) \Delta t_5}{T_s} \quad (5.60)$$

A planilha do Apêndice E apresenta a resolução das integrais. Observa-se que a expressão obtida é a mesma para qualquer diodo de saída, a menos da tensão de entrada, correspondente a tensão do módulo em que o diodo está ligado. Tomando o diodo D_1 como referência para análise, tem-se a equação (5.61).

$$I_{D1med_modol} = \frac{3}{2} \frac{V_1^2 D^2 (L_i + L_o)}{f_s V_o (3L_i + L_o) L_o} \quad (5.61)$$

Ao observar (5.61) e compará-la com a expressão do cálculo do valor médio da corrente para o mesmo diodo, mas no sistema operando com modulador convencional, equação (3.180), nota-se que não há diferenças. Pois se levarmos a hipótese de que as indutâncias de entrada são muito maiores que as indutâncias de saída, obtém-se a mesma expressão. Lembrando que esta hipótese foi levada em conta durante o equacionamento das etapas no sistema com modulador convencional, enquanto que só foi aplicada ao resultado final no equacionamento com modulador trifásico.



A expressão obtida, porém, somente poderia ser aplicada ao período de rede se esta fosse igual para os demais modos de operação. Logo, é necessário obter as expressões para os demais modos de operação.

5.4 Equacionamento do modo 2

Considerando, agora, o modo 2 de operação, cujas formas de onda são apresentadas na Figura 5.2, realizar-se-á o procedimento análogo ao aplicado no modo 1.

5.4.1 Etapas de operação

A única diferença entre a operação no modo 2, quando comparada ao modo 1, ocorre na sexta etapa de operação, sendo que as demais etapas possuem os mesmos circuitos equivalentes e, portanto, geram os mesmos conjuntos de equações.

No fim do intervalo de tempo Δt_5 , ainda com D_3 em condução, S_2 é comandado a conduzir, iniciando a sexta etapa de operação. A Figura 5.10 apresenta o funcionamento do circuito durante a sexta etapa.

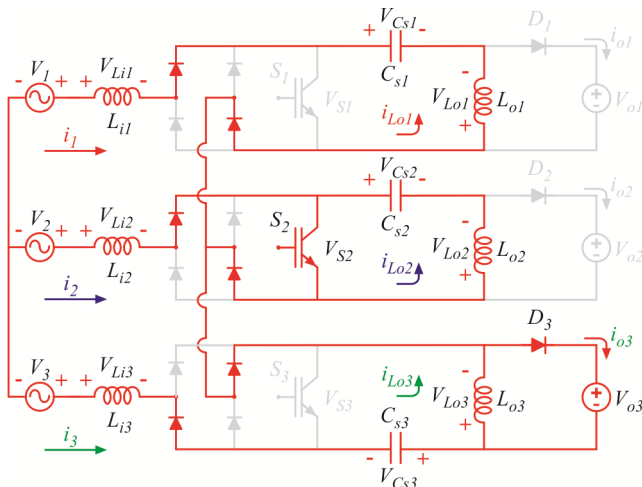


Figura 5.10 – Funcionamento do circuito na sexta etapa do modo 2.

Na Figura 5.11 tem-se o circuito equivalente da sexta etapa. Analisando-o, obtêm-se as expressões de tensão apresentadas nas equações (5.62), (5.63), e (5.65). Fazendo a somatória das tensões em duas malhas

e igualando a zero encontra-se as expressões (5.66) e (5.67).

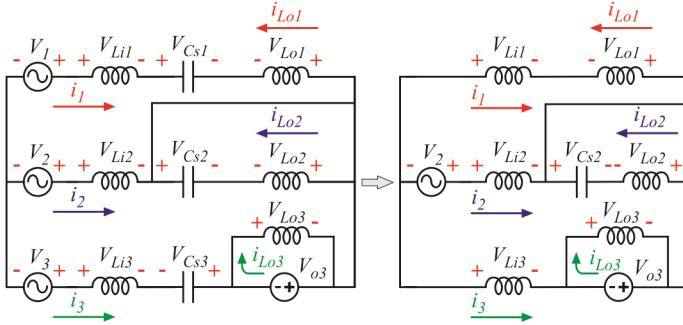


Figura 5.11 – Circuito equivalente da sexta etapa de operação do modo 2.

$$V_{Li1} = L_i \frac{di_1}{dt} \quad (5.62)$$

$$V_{Lo1} = -L_o \frac{di_{L1}}{dt} \Rightarrow V_{Lo1} = -\frac{L_o}{L_i} V_{Li1} \quad (5.63)$$

$$V_{Lo2} = V_2 \quad (5.64)$$

$$V_{Lo3} = -V_o \quad (5.65)$$

$$V_{Li1} - V_{Lo1} - V_{Li2} + V_2 = 0 \quad (5.66)$$

$$V_{Li2} + V_o - V_{Li3} - V_2 = 0 \quad (5.67)$$

Substituindo (5.63) em (5.66) e conhecendo (3.14), encontram-se as tensões sobre os indutores de entrada, dadas, então, por (5.68), (5.69) e (5.70). A tensão sobre L_{o1} é obtida substituindo-se (5.68) em (5.63), o que resulta em (5.71).

$$V_{Li1} = -\frac{L_i(V_2 + V_o)}{(3L_i + 2L_o)} \quad (5.68)$$

$$V_{Li2} = V_2 - \frac{(L_i + L_o)(V_2 + V_o)}{(3L_i + 2L_o)} \quad (5.69)$$

$$V_{Li3} = V_o - \frac{(L_i + L_o)(V_2 + V_o)}{(3L_i + 2L_o)} \quad (5.70)$$



$$V_{L_{o1}} = \frac{L_o(V_2 + V_o)}{(3L_i + 2L_o)} \quad (5.71)$$

Obtidas as tensões sobre as indutâncias, tem-se o conjunto de expressões de correntes válidas para a sexta etapa, descritos por (5.72).

$$\begin{cases} I_{16} - I_{17} = \frac{(V_2 + V_o)}{(3L_i + 2L_o)} \Delta t_6 \\ I_{26} - I_{27} = \frac{1}{L_i} \left[V_2 - \frac{(L_i + L_o)(V_2 + V_o)}{(3L_i + 2L_o)} \right] \Delta t_6 \\ I_{16} + I_{26} + I_{36} = 0 \end{cases} \quad (5.72)$$

5.4.2 Obtenção dos tempos

Os intervalos de tempo Δt_1 , Δt_2 , Δt_3 e Δt_4 , assim como os intervalos Δt_8 e Δt_9 , não sofrem mudança no modo 2, sendo iguais aos do modo 1. Porém, apesar de haver diferença de circuito somente na sexta etapa, os tempos anterior e posterior da etapa são alterados. Sendo assim, para obter a expressão do tempo Δt_6 , procede-se como anteriormente, mas agora utilizando as expressões das correntes nos indutores durante a quarta, quinta e sexta etapas. Assim, é possível encontrar duas relações de correntes que envolvem os intervalos de tempo Δt_4 , Δt_5 e Δt_6 , como apresentado nas expressões (5.73) e (5.74).

$$\left. \begin{aligned} I_{p3} - I_{34} &= \frac{-V_3}{L_o} \Delta t_4 \\ I_{p3} - I_{37} &= \frac{V_o}{L_o} (\Delta t_5 + \Delta t_6) \end{aligned} \right\} \begin{aligned} I_{37} - I_{34} &= -\frac{V_3}{L_o} \Delta t_4 - \frac{V_o}{L_o} (\Delta t_5 + \Delta t_6) \end{aligned} \quad (5.73)$$

Substituindo (5.70) em (5.74), igualando o resultado à (5.73) e isolando Δt_6 , obtém-se a expressão (5.75). Observando a Figura 5.2, nota-se que o intervalo de tempo Δt_5 é igual a (5.76). Logo, substituindo (5.76) e (5.44) em (5.75) encontra-se a expressão final para o cálculo do intervalo de tempo Δt_6 , mas que por ser extensa não será apresentada. Já o intervalo Δt_7 é obtido substituindo (5.75) em (5.77) e também não será apresentado pelo mesmo motivo anterior.

$$\left. \begin{aligned} I_{35} - I_{34} &= \frac{2V_3}{(3L_i + L_o)} \Delta t_4 \\ I_{36} - I_{35} &= \frac{2V_o}{(3L_i + L_o)} \Delta t_5 \\ I_{37} - I_{36} &= \frac{1}{L_i} V_{Li3} \Delta t_6 \end{aligned} \right\} I_{37} - I_{34} = \frac{2V_3 \Delta t_4}{(3L_i + L_o)} + \frac{2V_o \Delta t_5}{(3L_i + L_o)} + \frac{V_{Li3}}{L_i} \Delta t_6 \quad (5.74)$$

$$\Delta t_6 = - \frac{L_i (3V_3 \Delta t_4 L_i + 4V_3 \Delta t_4 L_o + 3V_o \Delta t_5 L_i + 4V_o \Delta t_5 L_o)}{3V_o L_i^2 + 4V_o L_i L_o + V_o L_o^2 - L_o L_i V_2 - L_o^2 V_2} \quad (5.75)$$

$$\Delta t_5 = \left(\frac{1}{3} - D \right) T_s \quad (5.76)$$

$$\Delta t_7 = DT_s - \Delta t_6 \quad (5.77)$$

5.4.3 Resolução do sistema linear de equações

Quase todos os conjuntos de equações válidos para a operação no modo 1 são válidos para o modo 2, sendo que há alteração nas últimas equações dos conjuntos de expressões de correntes das etapas cinco (5.27) e sete (5.30), que agora são substituídas por (5.78) e (5.79).

$$\left(I_{p3} - I_{36} = \frac{V_o}{L_o} \Delta t_5 \right) \text{substituída por} \rightarrow I_{p3} - I_{37} = \frac{V_o}{L_o} (\Delta t_5 + \Delta t_6) \quad (5.78)$$

$$\left(I_{p2} + I_{27} = \frac{V_2}{L_o} \Delta t_7 \right) \text{substituída por} \rightarrow I_{p2} + I_{26} = \frac{V_2}{L_o} (\Delta t_6 + \Delta t_7) \quad (5.79)$$

Logo, mantendo os conjuntos de expressões dados por (5.17), (5.22), (5.23), (5.25), alterando-se (5.27) e (5.30) como mencionado, trocando (5.28), que representa a sexta etapa do modo 1, por (5.72), sexta etapa do modo 2, e preservando os conjuntos (5.32) e (5.33), tem-se o novo conjunto de 33 equações. As expressões do valor médio nulo das correntes nos capacitores SEPIC também são equações LIs e é necessário obtê-las novamente. Porém, pela observação das formas de onda, nota-se que o único capacitor que terá a corrente alterada é o capacitor C_{s2} , já que assume a corrente do indutor L_{o2} no início da sexta etapa e a mantém, com mesma derivada, até o final da sétima etapa. Assim, mantêm-se as expressões dos capacitores C_{s1} e C_{s3} , dadas por (5.55) e (5.57), respectivamente, e troca-se (5.56) por (5.80).



$$\begin{aligned} & \frac{(I_{21}+I_{22})}{2}\Delta t_1 + \frac{(I_{22}+I_{23})}{2}\Delta t_2 + \frac{(I_{23}+I_{24})}{2}\Delta t_3 + \frac{(I_{24}+I_{25})}{2}\Delta t_4 + \\ & + \frac{(I_{25}+I_{26})}{2}\Delta t_5 + \frac{(I_{26}-I_{p2})}{2}(\Delta t_6 + \Delta t_7) + \frac{(I_{28}+I_{29})}{2}\Delta t_8 + I_{29}\Delta t_9 = 0 \end{aligned} \quad (5.80)$$

Com as 33 expressões de correntes nos indutores, equações das correntes nos capacitores e sabendo que aquelas expressões usadas na obtenção dos tempos são linearmente dependentes, monta-se, novamente, um sistema de 30 equações e 30 incógnitas. A ao ser resolvido obtêm-se todas as expressões de correntes nos pontos definidos como incógnitas para o modo 2.

Pelas mesmas razões expostas na resolução do modo 1, não são apresentadas as soluções no texto, sendo que o Apêndice F apresenta a planilha com a resolução do sistema de equações para operação no modo 2.

5.4.4 Valor médio da corrente nos diodos de saída

Das formas de onda das correntes nos diodos de saída, apresentadas na Figura 5.2, obtêm-se as expressões que calculam o valor das correntes médias nos diodos D_1 e D_2 usando as mesmas integrais das expressões (5.58) e (5.59), enquanto que para D_3 é utilizada a equação (5.81).

$$I_{D3\ med} = \frac{1}{T_s} \left(\int_0^{\Delta t_5} \left(\frac{-I_{35} + I_{p3}}{\Delta t_5} \right) t \, dt \right) = \frac{1}{2} \frac{(I_{35} - I_{p3}) \Delta t_5}{T_s} \quad (5.81)$$

A planilha do Apêndice F apresenta a resolução das integrais e observa-se que para qualquer diodo, mesmo no segundo modo de operação, as expressões obtidas são as mesmas, a menos da tensão de entrada. Assim, tomando o diodo D_1 como referência, tem-se a equação (5.82).

$$I_{D1\ med_modo2} = \frac{3}{2} \frac{V_1^2 D^2 (L_i + L_o)}{f_s V_o (3L_i + L_o) L_o} \quad (5.82)$$

Constata-se, ao observar (5.82) e compará-la com a expressão do cálculo do valor médio da corrente para o mesmo diodo, mas no sistema operando no modo 1, equação (5.61), que as expressões finais obtidas são as mesmas. Ou seja, apesar de haver mudanças nas etapas de operação (circuitos equivalentes), intervalos de tempos e valores instantâneos

no início e fim de cada etapa, não há variação em termos de valores médios, já que se obtêm as mesmas expressões.

Como mencionado anteriormente, o equacionamento completo do sistema com modulador trifásico exige analisar todos os modos de operação possíveis. Porém, dado os resultados obtidos na resolução dos modos 1 e 2, verificou-se, através de simulação numérica, que para qualquer modo de operação, as expressões de valor médio obtidas para o modo 1 (e dois) são válidas.

Logo, como são muitos os possíveis modos de operação, cada um com nove etapas e circuitos equivalentes, que aumentam a complexidade à medida que mais semicondutores conduzem simultaneamente, torna-se impraticável a resolução de todos os modos, já que se sabe que as expressões finais serão sempre as mesmas.

5.5 Valor médio da corrente de carga

Sabe-se, baseado na concepção da topologia, que a corrente de saída é composta pela soma das correntes dos três diodos. Logo, o valor médio desta corrente é igual à soma dos valores médios das correntes dos diodos. Somando, então, (5.58), (5.59) e (5.60), obtém-se (5.83). Como a soma quadrática das tensões de entrada é dada por (3.208), então, ao substituir essa em (5.83), obtém-se a expressão do valor médio da corrente de saída, (5.84), para o um período completo da tensão de entrada. É válido lembrar que esse resultado é válido e possível justamente porque para qualquer modo de operação a expressão para o cálculo do valor médio da corrente dos diodos é a mesma e, portanto, válida para todo período. Caso contrário seria necessário obter uma expressão para cada modo e traçar um ábaco com os limites de troca de modo.

$$I_{omed} = \frac{3(L_i + L_o)(V_1^2 + V_2^2 + V_3^2)D^2}{2f_s V_o (3L_i + L_o)L_o} \quad (5.83)$$

$$I_{omed} = \frac{9V_p^2 D^2 (L_i + L_o)}{4f_s V_o (3L_i + L_o)L_o} \xrightarrow{L_i \gg L_o} \frac{3V_p^2 D^2 (L_i + L_o)}{4f_s V_o L_i L_o} \quad (5.84)$$

O resultado apresentado em (5.84) é o resultado completo de equacionamentos feitos para dois modos de operação e estendidos aos demais modos. Mas ainda é possível aplicar a hipótese de que as indutâncias de entrada são muito maiores que as indutâncias de saída, e as-



sim a expressão revela-se igual à equação (3.209).

Deste fato, conclui-se que mesmo alterando o modulador, a característica de saída do conversor preserva-se a mesma, Figura 2.16, ou seja, o conversor SEPIC trifásico utilizando o modulador trifásico comporta-se, também, como uma associação de três conversores monofásicos.

5.6 Esforços sobre os componentes

Da observação das formas de onda nos dois modos de operação apresentados, nota-se que somente há alteração nas correntes de entrada e na componente alternada da corrente de saída, que circulará pelo capacitor de filtragem. Ou seja, do ponto de vista dos esforços nos semicondutores, capacitores SEPIC e indutores de saída, as expressões utilizadas no conversor com modulador convencional ainda são válidas.

O valor eficaz da corrente de entrada é o mesmo ao se ignorar a ondulação em alta frequência, já que por hipótese as indutâncias de entrada são elevadas e pode-se considerar a corrente como idealmente senoidal. Por inspeção, nota-se que a ondulação da corrente de entrada, importante parâmetro para o projeto dos indutores, é variável e depende modo de operação. Assim, ao se considerar o pior caso, tem-se a mesma expressão utilizada no modulador convencional, (3.162), entretanto em operação com potência nominal, a ondulação será menor quando se projetar o indutor utilizando este critério. Para uma condição específica, o projeto pode ser alterado obtendo-se a ondulação através de simulação numérica.

A diferença mais significativa, entretanto, encontra-se no esforço de corrente aplicado sobre o capacitor de saída, que agora, será menor, já que há a defasagem das correntes nos diodos de saída. Ou seja, o pico de corrente será da ordem de duas vezes menor, já que a condução dos diodos não será simultânea e também, devido a isso, haverá uma redução no valor eficaz desta grandeza. Porém, a menos que se obtenham as expressões matemáticas para todos os modos de operação que ocorrem em potência nominal, não é possível encontrar uma expressão analítica para o cálculo do valor eficaz da corrente no capacitor de saída. Logo, a utilização do simulador torna-se imprescindível neste momento, já que seria contraproducente o esforço para obtenção de tal expressão. Uma aproximação razoável pode ser obtida ao se multiplicar a expressão

(3.205) por dois terços, mas ainda assim a utilização do simulador não deve ser ignorada.

5.7 Projeto, simulação e resultados experimentais

Como mencionado, não há mudança nos esforços sobre os semicondutores e por se manter a mesma característica de saída, então, o projeto do conversor se mantém inalterado. Assim, a metodologia de projeto apresentada no Capítulo 4 é a mesma, a menos da escolha do capacitor de saída no que se refere ao valor eficaz da corrente, obtida por simulação. Como o valor do capacitor foi projetado por critério de *hold-up-time*, então, toda a especificação do caso anterior mantém-se igual e apenas substitui-se o modulador, tanto na simulação, Figura 5.12, quanto na experimentação.

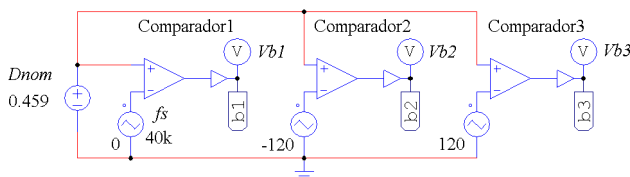


Figura 5.12 – Modulador trifásico utilizado na simulação.

Ao simular, em potência nominal, o circuito da Figura 4.5, substituindo o modulador, obtêm-se os resultados apresentados na Figura 5.13 e Figura 5.14, referentes às correntes de entrada e correntes na saída, sendo que os demais são iguais aos obtidos com modulador convencional. Nota-se na Figura 5.13, que o FP continua próximo à unidade, mas que há uma pequena melhoria na DHT. A ondulação máxima da corrente de entrada é reduzida, já que se manteve a mesma indutância calculada para o modulador anterior. Logo, se garantida à operação em potência nominal ou potências maiores, seria possível diminuir as indutâncias de entrada, já que o requisito de projeto é a ondulação. Porém, como mencionado, em potências menores, algum modo de operação resultará em uma ondulação igual a do caso com modulador convencional.

A principal vantagem do uso do modulador trifásico é claramente observada na corrente de saída, Figura 5.14-B, que é a soma das correntes nos diodos de saída.

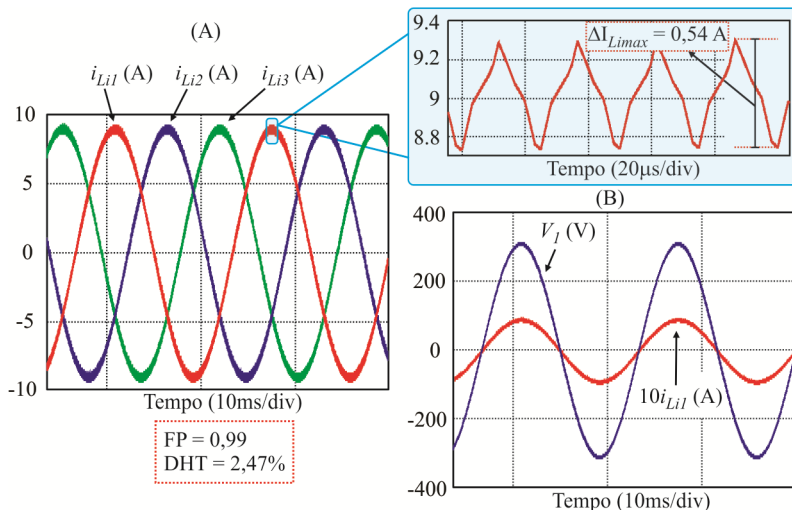


Figura 5.13 – (A) Correntes na entrada e detalhe da ondulação em uma delas. (B) Tensão e corrente em uma das fases.

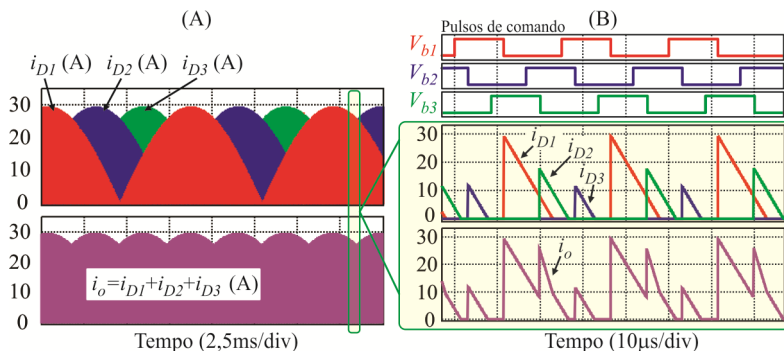


Figura 5.14 – (A) Correntes nos diodos de saída juntamente com a corrente de saída não filtrada. (B) Detalhes em alta frequência.

Não há mudança nas correntes individuais dos diodos, mas como essas estão defasadas, não haverá a soma instantânea dos picos e também será diminuído o tempo de descontinuidade da corrente de saída, reduzindo o seu valor eficaz. Com isso diminui-se o esforço de filtragem, permitindo que se diminua o número de capacitores ou mesmo se garanta um aumento da vida útil desses.

Para realizar a experimentação utilizou-se o mesmo protótipo

implementado, Figura 4.13, substituindo-se unicamente o modulador. Maiores detalhes da geração dos pulsos serão vistos no Capítulo 6.

A Figura 5.15 apresenta a tensão entre base e emissor nos três IGBTs, onde se observa a defasagem de 120 graus entre os pulsos de comando. A frequência de comutação utilizada foi de aproximadamente 40 kHz e a razão cíclica dos ensaios foi de 45,8% (razão cíclica nominal).

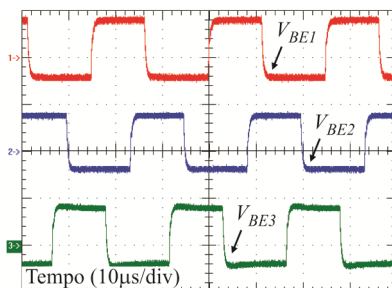


Figura 5.15 – Pulsos de comando (10 V/div) entre base e emissor de em um dos interruptores (IGBTs).

Na Figura 5.16 são observadas as correntes nos diodos de saída, na alta frequência, para um determinado ponto de operação, comprovando o funcionamento no MCD ao se utilizar o modulador trifásico. A corrente de saída do conversor, antes do filtro, é dada pela soma das três correntes nos diodos e seu valor médio é a corrente de saída do conversor, igual a do caso anterior.

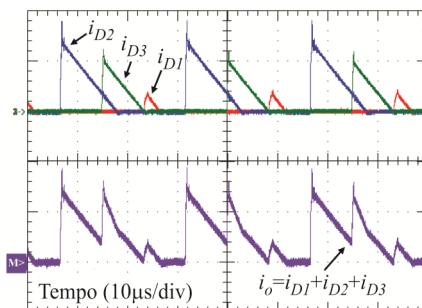


Figura 5.16 – Correntes nos diodos de saída (20 A/div) juntamente com a corrente de saída não filtrada (20 A/div).



Nota-se, agora, que o pico de corrente no capacitor de saída é reduzido, como esperado. Sendo assim, para potência nominal, o valor máximo e o valor eficaz da corrente sobre o capacitor de saída foram de 37,6 A e 13,56 A, respectivamente. No caso sem defasagem esses valores eram de aproximadamente 63 A e 19 A, o que representa um significativo aumento nos esforços sobre o capacitor de saída.

As correntes de entrada são apresentadas na Figura 5.17-A, comprovando que o conversor opera adequadamente também com defasagem entre os pulsos de comando. A corrente e a tensão em uma das fases são observadas na Figura 5.17-B, comprovando que ambas, além de serem senoidais, estão em fase.

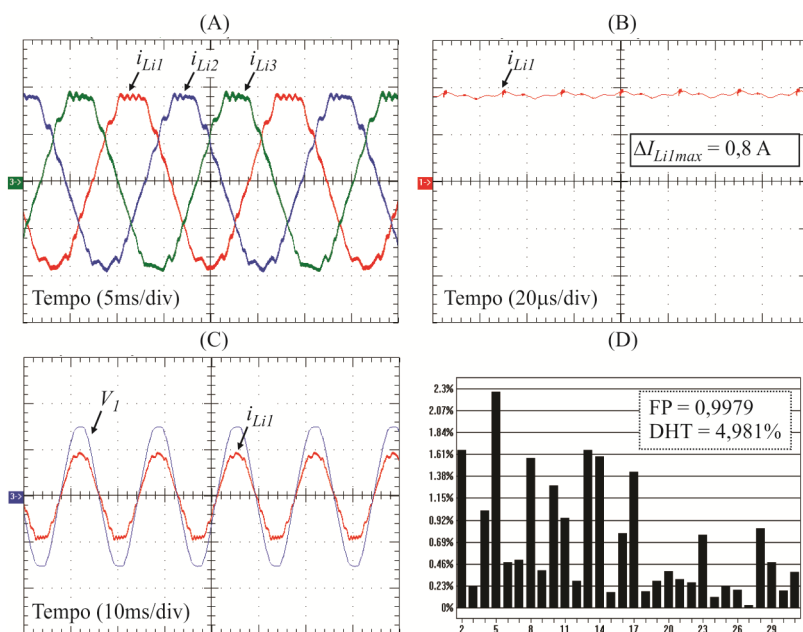


Figura 5.17 – (A) Correntes (5 A/div) nos indutores de entrada. (B) Detalhe da ondulação de corrente (5 A/div) em um dos indutores de entrada. (C) Tensão (200 V/div) em uma fase e corrente (10 A/div) na mesma fase/linha. (D) Espectro harmônico das correntes de entrada em relação à fundamental.

Um detalhe da alta frequência, em uma das correntes de entrada, medido no caso de pior ondulação é apresentado na Figura 5.17-C. O resultado é condizente ao esperado, apresentando uma redução da ondu-

lação quando comparado ao caso sem defasagem.

Na Figura 5.17-D observam-se os valores percentuais, em relação à fundamental, dos harmônicos de corrente para uma das fases do conversor. Obteve-se fator de potência aproximadamente unitário com baixa de distorção harmônica, aproximadamente 5%.

O valor da DHT não foi o esperado, já que devia ser menor do que aquele oriundo dos ensaios utilizando comutação simultânea dos interruptores. A justificativa para tal fato pode ser explicada pela qualidade da tensão de entrada (rede) no momento dos ensaios, já que se observou uma pior qualidade dessa tensão (quinta harmônica elevada), quando foram realizados os ensaios com defasagem.

As formas de onda de tensão, corrente e potência na saída do conversor são visualizadas na Figura 5.18. Os valores são idênticos àqueles obtidos quando se utilizou pulsos de comando iguais para todos os interruptores.

A Figura 5.19 apresenta as curvas de rendimento obtidas para os dois tipos de moduladores propostos. Nota-se que ambas estão praticamente sobrepostas, comprovando que não há diferenças significativas no rendimento ao se trocar o tipo de modulação.

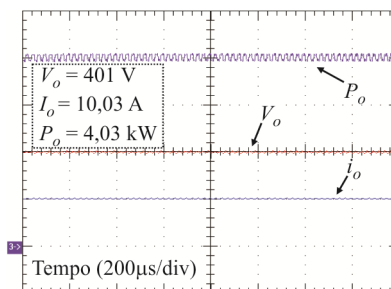


Figura 5.18 – Tensão (200 V/div), corrente (10 A/div) e potência (1 kW/div) na saída do conversor.

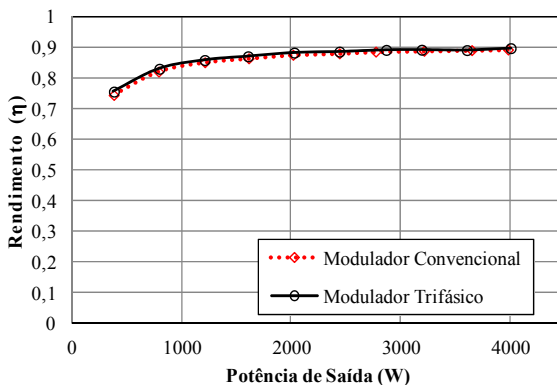


Figura 5.19 – Rendimento versus potência para os dois tipos de modulação.

5.8 Conclusão

No conversor trifásico em estudo, dois moduladores distintos foram propostos, sendo que aquele em que há defasagem entre os sinais de comando foi analisado no presente capítulo. Observou-se que apesar da complexidade de equacionamento, devida ao número elevado de modos de operação, foi possível obter a característica de saída, para esta configuração, ao se equacionar somente dois modos e extrapolar o resultado, em termos valores médios, para os demais modos.

Provou-se, assim, que apesar da mudança do modulador, o funcionamento global é idêntico ao apresentado no Capítulo 4, sendo que as principais diferenças são observadas nas formas de onda das correntes de entrada e na corrente de saída. A redução da ondulação na corrente de entrada não trouxe grandes benefícios, entretanto, ficou evidenciado, tanto por simulação, quanto por experimentação, que há significativa melhora na componente de alta frequência da corrente de saída, aliviando o esforço de filtragem. Tal fato pode ser relevante ao se escolher tal topologia para alguma aplicação.

Não foram observadas melhorias no rendimento da estrutura, já que não houve redução das correntes nos semicondutores, que são a principal causa de perdas. O reprojetado dos indutores de entrada, para manter a ondulação especificada pode melhorar o rendimento em altas potências, mas com o comprometimento de elevar essa ondulação quan-

do se operar com potências menores. A redução do banco de capacitores de saída, já que o valor eficaz da corrente é menor, também pode melhorar o rendimento, pois reduz as perdas na resistência série desses capacitores.

Por fim, os resultados de simulação e experimentação comprovaram o equacionamento e metodologia de projeto, sendo que a DHT observada não foi à esperada, já que durante os ensaios não se conseguiu a mesma condição de tensão de entrada utilizada na experimentação do conversor com modulador convencional.

MODELAGEM, CONTROLE E RESULTADOS EXPERIMENTAIS EM MALHA FECHADA

6.1 Introdução

Apesar de não haver necessidade de controle para as correntes de entrada, ainda faz-se obrigatória a presença de uma malha de controle para a tensão de saída. O diagrama de blocos da Figura 6.1 apresenta a estratégia de controle proposta, onde $C(s)$ representa o compensador a ser definido e $H(s)$ representa o modelo da planta do conversor a ser obtido. As constantes K_{PWM} e K_{Vo} representam os ganhos do modulador e o do sensor de tensão, respectivamente.

Assim, para dada tensão de saída medida e ponderada e uma referência de tensão imposta, a malha de controle realiza a diferença desses valores, resultando no erro não compensado, ε_{nc} . Este erro é aplicado à entrada do controlador de tensão $C(s)$ que irá compensá-lo de modo a gerar um novo sinal de erro, a ser comparado com uma onda triangular (modulação). Dessa comparação é gerado um incremento ou decremento da razão cíclica que será aplicado ao modelo que representa o conversor. A saída do modelo será a tensão de saída, agora controlada.

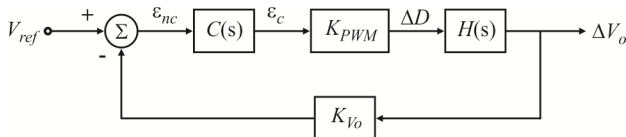


Figura 6.1 – Diagrama de blocos da estratégia de controle proposta.

6.2 Obtenção da planta de tensão $H(s)$

A malha de controle de tensão deverá ser capaz de manter constante a tensão do capacitor de saída C_o , sendo que a variável de controle é a razão cíclica D .

O controle exerce ação sobre os três interruptores ao mesmo tempo, então, é possível representar, para obtenção do modelo da planta para controle da tensão, o circuito da Figura 1.3 pelo circuito da Figura 6.2.

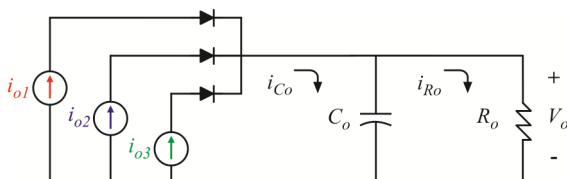


Figura 6.2 – Modelo para obtenção da planta de tensão.

Para determinada tensão de pico da rede e por haver a presença na saída, de um capacitor de valor elevado, é possível simplificar o circuito da Figura 6.2 pelo modelo apresentado na Figura 6.3, sendo que esse considera, então, os valores médios das grandezas, válido para pequenos sinais.

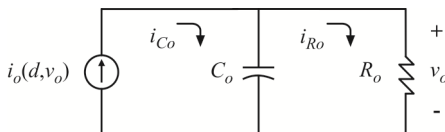


Figura 6.3 – Modelo simplificado para obtenção da planta de tensão.

Do circuito da Figura 6.3 escreve-se a expressão (6.1). Ao aplicar as variações de razão cíclica e tensão de saída em (6.1) tem-se (6.2), em que os termos em letras minúsculas representam grandezas que oscilam no tempo e os termos em letras maiúsculas grandezas no ponto de operação. Ao expandir (6.2), encontra-se (6.3), a partir da qual, tomando-se apenas a parcela alternada, requerida para análise dinâmica, escreve-se (6.4).

$$i_o(d, v_o) = i_{C_o} + i_{R_o} = C_o \frac{dv_o}{dt} + \frac{v_o}{R_o} \quad (6.1)$$

$$i_o(D + \Delta D, V_o + \Delta V_o) = C_o \frac{d(V_o + \Delta V_o)}{dt} + \frac{(V_o + \Delta V_o)}{R_o} \quad (6.2)$$

$$I_o(D, V_o) + \Delta I_o(\Delta D, \Delta V_o) = C_o \frac{dV_o}{dt} + \frac{d\Delta V_o}{dt} + \frac{V_o}{R_o} C_o + \frac{\Delta V_o}{R_o} \quad (6.3)$$

$$\Delta I_o(\Delta D, \Delta V_o) = \frac{d\Delta V_o}{dt} + \frac{\Delta V_o}{R_o} \quad (6.4)$$

O valor médio da corrente de saída do conversor, conforme outrora mencionado, é expresso por (3.210), contudo, seu valor é altera-

do ao se perturbar a razão cíclica. Porém, como alterações na razão cíclica também alteram a tensão de saída, a corrente também se torna indiretamente alterada pela variação dessa tensão, por isso representa-se a corrente como função não só da razão cíclica, mas também da tensão de saída.

Assim, haverá duas parcelas de corrente levadas em consideração ao se aplicar uma perturbação na razão cíclica: aquela oriunda da variação direta na mudança de razão cíclica na expressão (3.210) e a indireta, em resposta à variação da tensão em (3.210). Deste modo, a variação da corrente, ao se aplicar uma perturbação de razão cíclica, será dada em funções parciais como descrito na expressão (6.5).

$$\Delta I_o(\Delta D, \Delta V_o) = \frac{\partial I_o}{\partial D} \Delta D + \frac{\partial I_o}{\partial V_o} \Delta V_o \quad (6.5)$$

Substituindo (3.210) em (6.5) e resolvendo as derivadas, obtém-se (6.6).

$$\Delta I_o(\Delta D, \Delta V_o) = \frac{3V_p^2 D}{2V_o f_s L_{eq}} \Delta D + \left(-\frac{3V_p^2 D^2}{4V_o^2 f_s L_{eq}} \Delta V_o \right) \quad (6.6)$$

Igualando, então, (6.4) a (6.6) tem-se (6.7).

$$\left(\frac{3V_p^2 D}{2V_o f_s L_{eq}} \right) \Delta D - \left(\frac{3V_p^2 D^2}{4V_o^2 f_s L_{eq}} \right) \Delta V_o = \frac{d\Delta V_o}{dt} + \frac{\Delta V_o}{R_o} \quad (6.7)$$

Multiplicando-se ambos os lados da expressão (6.7) por R_o e aplicando a transformada de Laplace, obtém-se (6.8), onde, por simplificação, utilizou-se uma constante K , representada pela expressão (6.9).

$$2K\Delta D(s) - \frac{KD}{V_o} \Delta V_o(s) = R_o C_o s \Delta V_o(s) + \Delta V_o(s) \quad (6.8)$$

$$K = \frac{3V_p^2 D R_o}{4V_o f_s L_{eq}} \quad (6.9)$$

Por fim, isolando a variação da tensão pela variação da razão cíclica na expressão (6.8), encontra-se a função de transferência do modelo da planta por valores médios para pequenos sinais, dada pela ex-



pressão (6.10).

$$H(s) = \frac{\Delta V_o(s)}{\Delta D(s)} = \frac{2K}{R_o C_o s + 1 + \frac{KD}{V_o}} \quad (6.10)$$

Uma vez obtido o modelo da planta do sistema, pode-se representá-lo através da resposta em frequência. Aplicando a definição de módulo em (6.10) encontra-se o ganho da planta $H(0)$, dado por (6.11). Adicionalmente, remanejando os termos (6.10), obtém-se a frequência do polo da planta, f_{pH} , representada por (6.12). Assim, o digrama de módulo é apresentado na Figura 6.4, de onde se observa o efeito do único polo da função.

$$H(0) = 20 \log \left(\frac{2KV_o}{V_o + KD} \right) \quad (6.11)$$

$$f_{pH} = \frac{V_o + KD}{2\pi R_o C_o V_o} \quad (6.12)$$

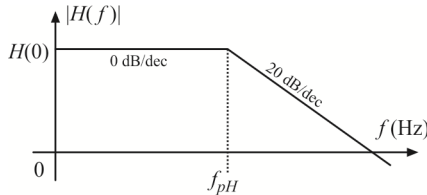


Figura 6.4 – Diagrama de módulo de $H(f)$.

6.2.1 Validação do modelo da planta de tensão

Para validar o modelo obtido na análise dinâmica do conversor, foi realizada simulação com o programa PSIM[®]. Para tal, utilizaram-se os parâmetros apresentados na Tabela 4.1 e os calculados, vistos no Apêndice A. Primeiramente, o circuito apresentado na Figura 4.5 foi simulado com sua razão cíclica nominal de operação, e o valor médio da tensão de saída foi lido.

Como há simplificações no equacionamento, o valor da tensão de saída está acima do valor calculado matematicamente (Apêndice A). Isso se deve, principalmente, ao fato de que os capacitores SEPIC devem ser projetados de modo a reproduzir o maior número de harmônicas

da tensão de entrada, caso contrário há distorções em duas das correntes de entrada quando a terceira cruza por zero e assim por diante. Logo, como não se tem, em alta frequência, uma ondulação de tensão desprezível nos capacitores SEPIC, como propõe uma das hipóteses simplificadoras, haverá pequenas implicações entre os cálculos teóricos e os obtidos em simulação e experimentalmente.

Outra hipótese simplificativa, que no caso real acarreta o surgimento de erros, é a diferença entre as grandezas dos indutores de entrada e saída. Mesmo assumindo que os indutores de entrada são muito maiores que os de saída, o erro associado só seria nulo se L_i fosse infinitamente grande e/ou L_o infinitamente pequeno, o que não é verdade.

Assim sendo, obteve-se, para essa simulação, um valor médio da tensão de saída de 425,26 V. Com esse valor e os demais parâmetros substituídos na expressão (6.13), que é a mesma apresentada por (6.9), mas incluindo a relação de transformação, e o resultado desta substituição aplicado em (6.10), obtém-se (6.14).

$$K = \frac{3 V_p^2 D R_o}{4 n V_o f_s L_{eq}} \quad (6.13)$$

$$H(s) = \frac{2110,6}{0,08s + 2,139} \quad (6.14)$$

Simulando novamente o circuito da Figura 4.5 juntamente com o modelo da planta representado por (6.14) e incluindo, em certo intervalo de tempo, um degrau de 0,5% de razão cíclica, obtém-se as repostas apresentadas na Figura 6.5, onde V_o e V_{ocon} representam a tensão de saída do circuito e a tensão de saída do modelo, respectivamente.

Com o resultado é possível verificar que o modelo obtido representa de forma satisfatória o comportamento dinâmico do conversor, mesmo com as simplificações adotadas. Ambas as respostas, em termos de valores médios, são iguais, sendo que para esse degrau de razão cíclica houve um incremento de 0,5 V, que atingiu 90% do valor em menos de 200 ms. Assim, o modelo pode ser utilizado como base para o projeto de um compensador para o controle da tensão de saída.

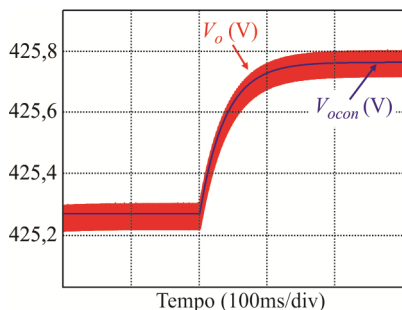


Figura 6.5 – Resposta da tensão de saída a um degrau de 0,5% de razão cíclica: simulação e modelo.

6.3 Definição do controlador

A planta obtida apresenta um comportamento de primeira ordem com uma constante de tempo elevada, portanto, um controlador proporcional seria suficiente para compensar a tensão quando o conversor fosse submetido a variações de carga, porém, havendo um erro associado. Entretanto, para conferir erro nulo em regime, optou-se pela utilização de um controlador proporcional integral (PI). Como há ondulações em alta frequência na saída, mesmo pequenas, ao invés da estrutura clássica do controlador PI, escolheu-se o compensador PI com filtro, representado pelo circuito da Figura 6.6.

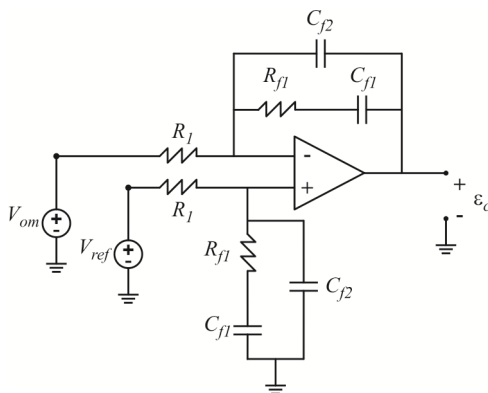


Figura 6.6 – Estrutura do compensador PI com filtro escolhido.

O compensador proposto apresenta dois polos e um zero, confe-

rindo um grau maior de liberdade no ajuste da resposta do sistema, quando comparado com o compensador PI convencional, sendo sua estrutura representada pela expressão (6.15).

$$C(s) = K_c \frac{(s + \omega_z)}{s(s + \omega_p)} \quad (6.15)$$

Para simplificar o equacionamento da topologia do compensador escolhido, primeiramente redesenha-se o circuito da Figura 6.6 como apresentado na Figura 6.7, sendo que a impedância Z_{eq} será dada pela expressão (6.16).

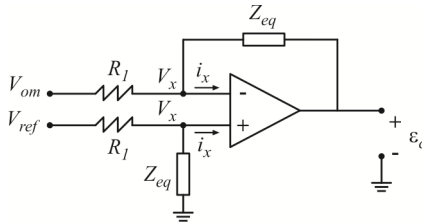


Figura 6.7 – Compensador PI com filtro simplificado para análise matemática.

$$Z_{eq} = \frac{sR_{f1}C_{f1} + 1}{s^2R_{f1}C_{f1}C_{f2} + s(C_{f1} + C_{f2})} \quad (6.16)$$

Como as correntes i_x são, idealmente, iguais à zero, então pelo ramo inferior do circuito encontra-se a expressão da tensão V_x , dada por (6.17). Do ramo superior obtém-se a relação de correntes apresentada em (6.18).

$$V_x = \frac{Z_{eq}}{R_l + Z_{eq}} V_{ref} \quad (6.17)$$

$$\frac{V_{om} - V_x}{R_l} = \frac{V_x - \epsilon_c}{Z_{eq}} \quad (6.18)$$

Isolando a tensão que representa o ganho compensado, ϵ_c , na expressão (6.18), tem-se (6.19). Substituindo-se (6.17) em (6.19) chega-se a expressão (6.20). Sabe-se que a diferença das tensões de entrada é igual ao erro não compensado, expressão (6.21). Assim, aplicando (6.21) em (6.20) encontra-se, a expressão (6.22).



$$\varepsilon_c = V_x \frac{(R_1 + Z_{eq})}{R_1} - V_{om} \frac{Z_{eq}}{R_1} \quad (6.19)$$

$$\varepsilon_c = \frac{Z_{eq}}{R_1} (V_{ref} - V_{om}) \quad (6.20)$$

$$\varepsilon_{nc} = V_{ref} - V_{om} \quad (6.21)$$

$$\varepsilon_c = \frac{Z_{eq}}{R_1} \varepsilon_{nc} \quad (6.22)$$

Substituindo (6.16) em (6.22), obtêm-se a relação entre a tensão entre entrada e a tensão de saída do controlador, que representa a função de transferência deste, como apresentado na expressão (6.23).

$$\frac{\varepsilon_c}{\varepsilon_{nc}} = \frac{sR_{f1}C_{f1} + 1}{s^2 R_1 R_{f1} C_{f1} C_{f2} + sR_1 (C_{f1} + C_{f2})} = C(s) \quad (6.23)$$

É possível reescrever a expressão (6.23) como em (6.24). Assim, comparando (6.24) com (6.15) obtêm-se as expressões para cálculo do ganho do controlador, (6.25), frequência do zero, (6.26) e frequência de um dos polos, (6.27), sendo que há um primeiro polo situado em zero.

$$C(s) = \left(\frac{1}{R_1 C_{f2}} \right) \frac{\left[s + \left(\frac{1}{R_{f1} C_{f1}} \right) \right]}{s \left[s + \left(\frac{C_{f1} + C_{f2}}{R_{f1} C_{f1} C_{f2}} \right) \right]} \quad (6.24)$$

$$K_c = \frac{1}{R_1 C_{f2}} \quad (6.25)$$

$$\omega_z = \frac{1}{R_{f1} C_{f1}} \quad (6.26)$$

$$\omega_p = \frac{(C_{f1} + C_{f2})}{R_{f1} C_{f1} C_{f2}} \quad (6.27)$$

A Figura 6.8 apresenta o diagrama assintótico de $C(s)$, composto pela soma, ponto a ponto, das contribuições de cada função que com-

põem $C(s)$.

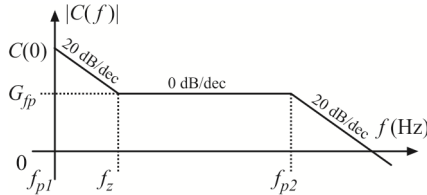


Figura 6.8 – Diagrama assintótico de $C(s)$.

Aplicando a definição do módulo em (6.24), obtém-se, para frequência aproximadamente zero, a expressão (6.28). Substituindo (6.25), (6.26) e (6.27) em (6.28) tem-se (6.29).

$$C(0) = 20 \log \left(\frac{K_c \omega_z}{\omega_p} \right) \quad (6.28)$$

$$C(0) = 20 \log \left(\frac{C_{f1}}{R_1 C_{f2} (C_{f1} + C_{f2})} \right) \quad (6.29)$$

O ganho de faixa plana, G_{fp} , é obtido ao se analisar a expressão (6.24) reescrita por (6.30).

$$C(s) = \frac{s R_{f1} C_{f1} + 1}{s R_1 (C_{f1} + C_{f2}) \left[\left(\frac{R_{f1} C_{f1} C_{f2}}{C_{f1} + C_{f2}} \right) s + 1 \right]} \quad (6.30)$$

Sabe-se que, na faixa plana, são válidas as expressões (6.31) e (6.32), haja vista que a faixa plana fica compreendida entre a frequência do zero e a do polo do compensador.

$$s R_{f1} C_{f1} \gg 1 \quad (6.31)$$

$$\left(\frac{R_{f1} C_{f1} C_{f2}}{C_{f1} + C_{f2}} \right) s \ll 1 \quad (6.32)$$

Como, também, na faixa plana pode-se considerar a frequência do zero muito menor que a frequência do polo, (6.33), é possível afirmar que C_{f1} é muito maior que C_{f2} , (6.34). Assim, substituindo as relações



(6.31), (6.32) e (6.34) em (6.30) encontra-se a expressão do ganho de faixa plana, dada por (6.35).

$$f_z \ll f_p \quad (6.33)$$

$$C_{f1} \gg C_{f2} \quad (6.34)$$

$$G_{fp} = \frac{R_{f1}}{R_1} \quad (6.35)$$

6.4 Ganho do modulador PWM

Na saída do controlador de tensão tem-se o sinal de erro compensado ε_c , como pode ser observado na Figura 6.1. No entanto, é necessário convertê-lo na variável de controle ΔD , que será apresentada na saída do modulador na forma de pulsos para o acionamento dos interruptores. Para produzir estes pulsos utilizou-se a técnica PWM. A Figura 6.9-A ilustra o princípio quando utilizado o modulador convencional enquanto que a Figura 6.9-B apresenta a produção dos pulsos para o modulador trifásico, que utiliza o mesmo princípio, mas com defasagem entre as três portadoras (ondas triangulares). Para ambas as situações o ganho do modulador será o mesmo.

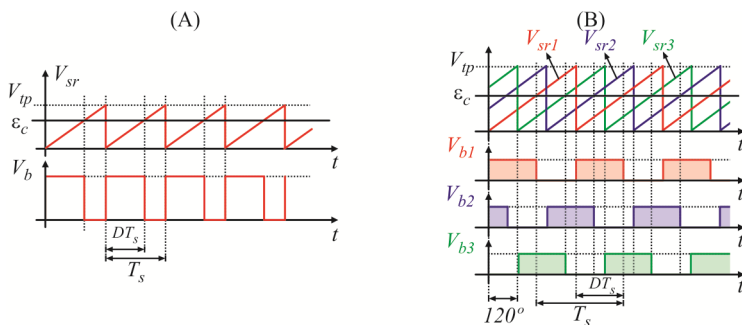


Figura 6.9 – Produção dos pulsos PWM no (A) modulador convencional e (B) modulador trifásico.

Como a implementação prática dos moduladores é feita com um microcontrolador que somente possui sinal triangular do tipo dente de serra (portadora), pode-se representar esta tensão pela expressão (6.36). Os pulsos de comando irão ocorrer quando houver, na comparação,

cruzamento entre essa tensão com a tensão de referência, que será o próprio sinal que representa o erro compensado ε_c . Assim, tem-se a expressão (6.37), de onde se obtém a razão cíclica, dada por (6.38), e conclui-se que o ganho do PWM será expresso por (6.39).

$$V_{sr}(t) = \frac{V_{tp}}{T_s} t \quad (6.36)$$

$$V_{sr}(t) = \varepsilon_c = \frac{V_{tp}}{T_s} D T_s \quad (6.37)$$

$$D = \frac{\varepsilon_c}{V_{tp}} \quad (6.38)$$

$$K_{PWM} = \frac{1}{V_{tp}} \quad (6.39)$$

6.5 Ganho do sensor de tensão

Por simplicidade, optou-se pelo uso de um divisor resistivo, utilizando resistores de precisão, para a implementação do sensor de tensão, já que o conversor é isolado e opera com tensão praticamente contínua. Para eliminação de ruídos de alta frequência na leitura adiciona-se, em paralelo com o resistor de medida, um capacitor de filtragem. A Figura 6.10 apresenta o circuito do sensor utilizado, enquanto que as equações que representam o ganho e a frequência de corte desse sensor são representadas, respectivamente, pelas expressões (6.40) e (6.41). Aconselha-se escolher, no projeto do sensor, uma frequência de corte aproximadamente uma década abaixo da frequência de comutação.

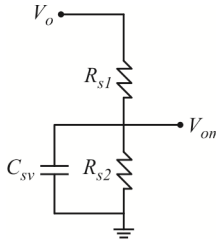


Figura 6.10 – Sensor de tensão utilizado.



$$K_{V_o} = \frac{V_{om}}{V_o} = \frac{R_{s1}}{R_{s1} + R_{s2}} \quad (6.40)$$

$$f_{csv} = \frac{R_{s1} + R_{s2}}{2\pi R_{s1} R_{s2} C_{sv}} \quad (6.41)$$

6.6 Ajuste dos parâmetros de $C(s)$

A partir do diagrama de blocos da Figura 6.1 obtém-se a relação entre entrada e saída do sistema, conhecida como função de transferência de malha fechada, FTMF, como mostra a expressão (6.42).

$$\text{FTMF} = \frac{K_{PWM} C(s) H(s)}{1 + K_{V_o} K_{PWM} C(s) H(s)} = \frac{\Delta V_o}{V_{ref}} \quad (6.42)$$

O denominador da função (6.42) é conhecido como função de transferência de laço aberto compensado, FTLA_c, sendo esta a função a ser analisada para determinação da estabilidade do sistema, medida através da margem de fase. Nota-se que os polos da função são encontrados quando a FTLA_c é nula, assim, pode-se escrever (6.43).

$$K_{V_o} K_{PWM} C(s) H(s) = -1 \quad (6.43)$$

Por se tratar de uma equação complexa, o módulo e o ângulo de (6.43) serão dados por (6.44) e (6.45), respectivamente.

$$|K_{V_o} K_{PWM} C(s) H(s)| = 1 \quad (6.44)$$

$$\angle K_{V_o} K_{PWM} C(s) H(s) = 180^\circ \quad (6.45)$$

Portanto, o sistema será estável para qualquer condição em que FTLA_c não seja nula, já que nesta condição a FTMF se tornaria infinita. Sabendo-se que o ganho unitário é aquele em que a magnitude do sistema (em dB) é nulo, e ocorre na frequência de cruzamento, f_c , então, a margem de fase é definida como sendo a margem de fase do sistema, em relação aos 180° , para que o sistema se torne instável. Matematicamente, tem-se (6.46).

$$M_{fase} = 180^\circ + \angle K_{V_o} K_{PWM} C(s) H(s) \Big|_{\omega = \omega_c} \quad (6.46)$$

No projeto do compensador, a margem de fase surge como resultado, já que foi utilizado o método de alocação de polos e zeros (Apêndice H).

Para definir o polo do compensador, parte-se da necessidade de eliminação das componentes de frequência oriundas da comutação. Assim, visando atenuá-las, a frequência do polo deve ser localizada pelo menos uma década abaixo da frequência de comutação, equação (6.47).

$$f_p = \frac{f_s}{10} \quad (6.47)$$

A frequência de cruzamento do sistema define da largura de banda do sistema após a compensação. Como em sistemas trifásicos não há pulsação na frequência de 120 Hz, não existe a necessidade de alocar a frequência de cruzamento de modo a atenuar tais componentes, o que permite tornar a resposta mais rápida. Neste caso, optou-se por arbitrar a frequência de cruzamento em 133 Hz. Este valor se mostrou adequado já que possibilitou, conforme será visto, uma margem de fase adequada sem comprometer a dinâmica da malha fechada.

Por fim a frequência do zero do compensador foi alocada de maneira que a frequência de cruzamento, outrora estabelecida, ficasse na região do ganho de faixa plana, permitindo que o cruzamento se dê a 20 dB/década e assegurando a estabilidade do sistema. Neste caso, optou-se por alocar a frequência do zero em 3,5 Hz (aproximadamente a frequência do polo da planta do conversor).

A partir da análise do sistema em malha fechada, encontra-se margem de fase de 77° e frequência de cruzamento de 133Hz, conforme previsto. A planilha do Apêndice H apresenta o projeto do controlador utilizando a metodologia descrita com os respectivos ábacos e equações.

6.7 Resultados de simulação

A partir das especificações e dos parâmetros de projeto previamente obtidos no Capítulo 4, agora, aplicando o controlador proposto, é possível simular o circuito da Figura 4.5 juntamente com o bloco de controle e modulação. A Figura 6.11 apresenta o circuito de controle e modulação utilizado na simulação, com seus parâmetros devidamente ajustados e calculados, como pode ser visto na planilha do Apêndice H.

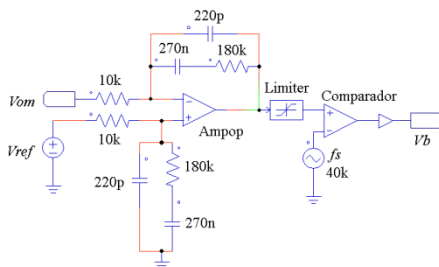


Figura 6.11 – Estágio de controle e modulação simulado.

Realizou-se uma simulação em que o conversor opera em meia carga e após um determinado tempo se aplica um degrau de 50% de carga, levando-o à operação nominal. Os principais resultados são apresentados nas formas de onda da Figura 6.12-A, onde se observa que o controle atuou da forma esperada, mantendo a tensão de saída em seu valor de referência, enquanto que a corrente de carga dobra sua amplitude. Nota-se, também, que não há deformações na corrente de entrada no momento do degrau de carga, assim como não há um grande sobressinal na tensão de saída neste instante, Figura 6.12-B.

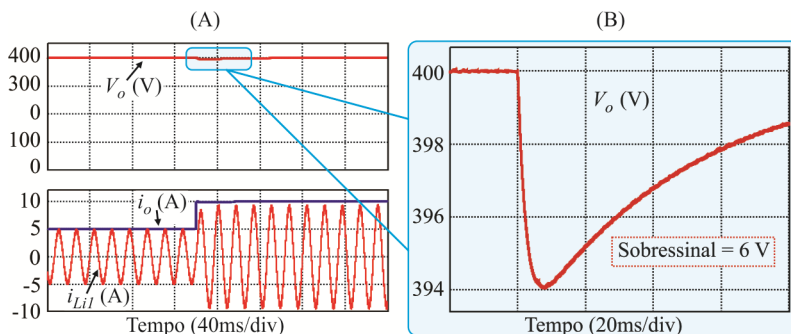


Figura 6.12 – (A) Tensão de saída e corrente em uma das fases juntamente com a corrente de saída para perturbação de carga de 50 para 100%. (B) Detalhe do sobressinal da tensão de saída ao sofrer a perturbação.

6.8 Implementação prática e resultados experimentais

Como outrora mencionado, utilizou-se um microcontrolador para realizar a modulação, já que era necessário implementar duas variações de moduladores e se tornaria complexa a obtenção de três sinais defasa-

dos se feito de modo analógico. Apesar de possível, optou-se por não realizar o controle digital e manter o controlador analógico.

O esquemático do estágio de controle é apresentado no Apêndice B. Ambos os moduladores podem ser implementados no microcontrolador escolhido, com pequenas alterações no código fonte, que é apresentado no Apêndice G com os devidos comentários, para melhor compreensão do funcionamento.

Na Figura 6.13, são apresentados os principais resultados experimentais para comprovar a ação do controle da tensão de saída ao se aplicar um degrau de carga de mesma amplitude do utilizado na simulação a fim de compará-los. Observa-se que os resultados obtidos são idênticos, tanto com a utilização do modulador trifásico, Figura 6.13-A, quanto com o uso do modulador convencional, Figura 6.13-B, e condizem com os obtidos através da simulação.

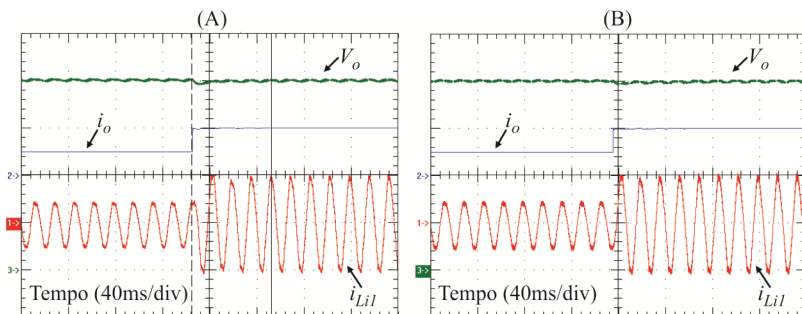


Figura 6.13 – Corrente em uma das fases (10 A/div), tensão (100 V/div) e corrente (10 A/div) na saída. Resultados obtidos em malha fechada para degrau de carga de 50 para 100%. Utilizando modulador trifásico (A) e modulador convencional (B).

6.9 Conclusão

Através da definição de uma estratégia de controle para a tensão de saída do conversor SEPIC trifásico, obteve-se, utilizando algumas simplificações, um modelo matemático simples, que representa o conversor. O modelo obtido é de primeira ordem, com uma constante de tempo elevada e, graças a isso, é facilmente controlável. A validação da planta obtida foi realizada através de simulação, que comparou o resultado do circuito completo com o do modelo.



Deste modo, definiu-se um controlador, PI com filtro, para atuar sobre o erro proveniente entre a leitura da tensão de saída e a tensão de referência desejada. Uma vez obtidas todas as equações necessárias, foi estabelecida uma metodologia para o ajuste do compensador e, após isso, aplicou-se o mesmo no circuito especificado para provar o funcionamento do conversor.

Os resultados de simulação obtidos foram coerentes e comprovados experimentalmente para dois tipos de moduladores. Com isso, se valida a estratégia de controle utilizada, bem como todo o equacionamento para obtenção da planta e demais parâmetros envolvidos na malha de controle. Como esperado, há grande simplicidade no controle da tensão de saída, não exigindo esforços adicionais, tanto de modelagem quanto de implementação, o que reforça a vantagem de se ter uma topologia trifásica de estágio único baseada no conversor SEPIC operando no MCD, que elimina toda a necessidade de controle das correntes de entrada, diminuindo muito os custos envolvidos e aumentando a robustez.

ESTUDOS COMPLEMENTARES

7.1 Introdução

Para finalizar o estudo do conversor proposto alguns estudos complementares foram realizados, sendo o principal destes condizente as possíveis variações topológicas da estrutura.

Além da ligação da saída em paralelo e suas duas opções de modulador, é possível mudar a maneira com que a entrada e saída dos módulos são conectadas. Desta forma, algumas características interessantes são agregadas e novas opções para aplicações podem ser exploradas.

A ligação da entrada em delta e a ligação em série das saídas são o foco desde capítulo, sendo que a última será apresentada com simulação e experimentação. Para completar o capítulo algumas conclusões extras serão realizadas e também um breve relato sobre o estudo de um método mais eficiente para a realização do grameamento da tensão sobre os interruptores.

7.2 Ligação da entrada em delta

Do ponto de vista da entrada tem-se a opção de conectar os módulos em delta, como pode ser observado na Figura 7.1. As tensões de linha e de fase serão as mesmas, enquanto que a corrente de linha será dada por (7.1).

$$i_{Linha} = i_{Fase} \sqrt{3} \quad (7.1)$$

O funcionamento do conversor não é alterado com essa ligação, apresentando as mesmas formas de onda outrora observadas, a menos dos níveis destas. Como um dos problemas da topologia SEPIC é justamente a tensão elevada sobre os semicondutores, a ligação da entrada em delta torna-se desvantajosa nesse aspecto, quando comparada com a ligação da entrada em estrela.

Entretanto, dependendo da especificação de tensão de saída e/ou disponibilidade da tensão de entrada, pode-se fazer usos desta ligação quando necessário. Também, para a mesma potência, é possível reduzir



as perdas de condução, já que ao se elevar as tensões nos semicondutores reduzir-se-ão as correntes nestes, o que também pode ser levado em consideração quando da escolha do tipo de ligação de entrada.

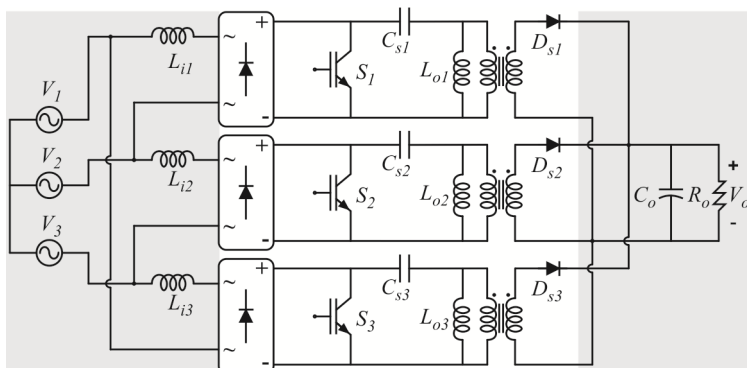


Figura 7.1 – Ligação Delta-Paralelo.

7.2.1 Equacionamento

Com a mudança da ligação de entrada todo o projeto precisa ser refeito, uma vez que a tensão é maior e as correntes são menores, para uma mesma potência. Entretanto, não há diferença no funcionamento e, logo, preservam-se as mesmas equações, unicamente alterando-se os valores de pico da tensão e da corrente de entrada.

7.3 Ligação série na saída

A variação topológica em que se associam as saídas de cada módulo em série é promissora, já que com ela consegue-se, mantendo-se as características de conversor original, uma tensão três vezes maior na saída sem a necessidade de conversão adicional.

A nova ligação é apresentada no circuito da Figura 7.2, sendo que cada módulo apresenta, em sua saída, um capacitor de mesma grandeza. As formas de onda das tensões e correntes, nos componentes de cada módulo assim como as correntes de entrada, não sofrem variação e também não há mudanças nas etapas de operação, para ambos os moduladores.

Na ligação série os valores médios das correntes de saída de cada módulo serão iguais ao próprio valor médio da corrente de saída, sendo que a componente alternada será filtrada pelo capacitor do respectivo

módulo. Assim, tem-se a expressão (7.2), enquanto que a tensão de saída será igual à soma da tensão dos módulos, equação (7.3).

$$I_{D1} = I_{D2} = I_{D3} = I_o \quad (7.2)$$

$$V_{o1} + V_{o2} + V_{o3} = V_o \quad (7.3)$$

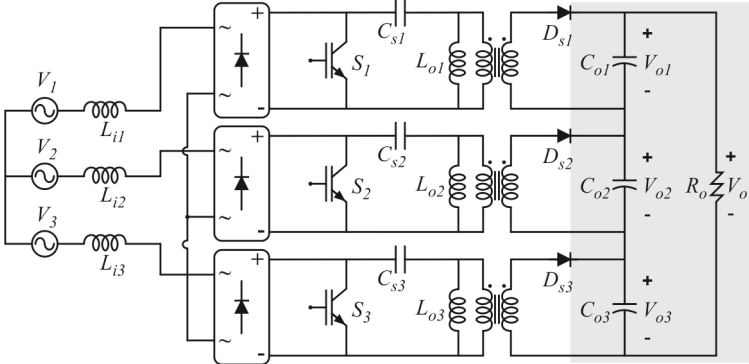


Figura 7.2 – Ligação série na saída.

7.3.1 Equacionamento

Seja a diferença principal representada pelas equações (7.2) e (7.3), e que não há diferenças no funcionamento, então, por dualidade, pode-se representar as tensões de saída de cada módulo pelo conjunto de expressões (7.4).

$$\begin{aligned} V_{o1} &= \frac{V_1^2 D^2}{2 f_s I_o L_{eq}} \\ V_{o2} &= \frac{V_2^2 D^2}{2 f_s I_o L_{eq}} \\ V_{o3} &= \frac{V_3^2 D^2}{2 f_s I_o L_{eq}} \end{aligned} \quad (7.4)$$

Substituindo as expressões de (7.4) em (7.3) obtém-se a equação da tensão de saída dada por (7.5).

$$V_o = \frac{(V_1^2 + V_2^2 + V_3^2) D^2}{2 f_s I_o L_{eq}} \quad (7.5)$$



Como a soma dos quadrados das tensões de entrada é dada por (3.208), então, substituindo essa em (7.5), encontra-se (7.6), que comprova que a tensão de saída é igual a três vezes aquela obtida no caso monofásico.

$$V_o = \frac{3V_p^2 D^2}{4f_s L_{eq} I_o} = R_o I_o \quad (7.6)$$

Isolando a corrente de saída em (7.6), considerando-se a resistência de carga, encontra-se a expressão (7.7).

$$I_o = V_p D \sqrt{\frac{3}{4f_s L_{eq} R_o}} \quad (7.7)$$

7.3.2 Resultados Experimentais

Diferentemente da conexão delta na entrada, é possível, na ligação série, utilizar o mesmo projeto realizado para o caso da conexão das saídas em paralelo, já que a característica do conversor não é alterada. Porém, é necessário o reprojetado dos capacitores de saída. O critério de ondulação de tensão e o do valor eficaz da corrente nos capacitores de saída de cada módulo são, nessa ligação, os mesmos utilizados no caso monofásico, o que é uma desvantagem, já que há uma componente de 120 Hz circulando neles. O critério de *hold-up-time* é o mesmo, mas considera, agora, o banco de capacitores formado pela associação série.

Para realizar a experimentação alterou-se a ligação da saída do conversor apresentado na Figura 4.13, substituindo-se o banco de capacitores de saída por um novo arranjo. Quanto ao modulador, ainda é possível utilizar as duas versões propostas, porém, a principal vantagem agregada no uso do modulador trifásico é, agora, obsoleta, já que não haverá soma das correntes nos capacitores.

A Figura 7.3 apresenta o novo esquemático simplificado, onde se ligou as saídas em série. Para uma tensão de saída de 1200 V, três vezes maior que aquela do caso anterior, e pela disponibilidade de componentes utilizaram-se capacitores de 1500 μ F. Estes não respeitam o critério de *hold-up-time*, mas como a experimentação dessa nova associação tem como objetivo comprovar a ligação proposta esta foi à solução mais simples encontrada. A especificação completa está apresentada no Apêndice C.

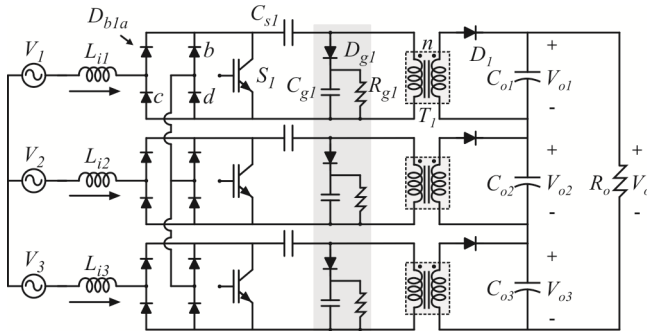


Figura 7.3 – Esquemático simplificado da ligação série na saída.

O protótipo modificado é apresentado na Figura 7.4, destacando-se onde a ligação na saída foi alterada. Nota-se que foram utilizados capacitores de polipropileno em paralelo aos capacitores eletrolíticos de saída, o que força a componente de alta frequência da corrente de saída a circular por estes capacitores.

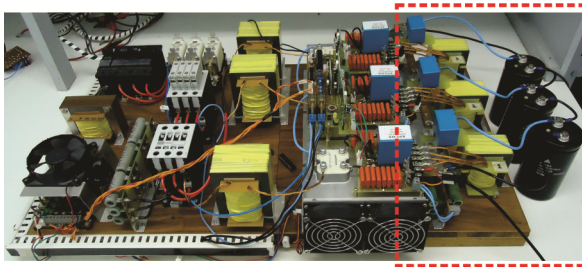


Figura 7.4 – Protótipo modificado para ligação série na saída.

A Figura 7.5 apresenta a tensão e a corrente na saída do conversor para a ligação série na situação em que se usa defasagem entre as portadoras, sendo que o resultado sem defasagem é idêntico. O resultado obtido é o esperado, atingindo-se potência nominal com uma tensão 1200 V na saída.

Na Figura 7.6 são retratadas as tensões sobre os capacitores de saída de cada módulo. Nota-se que há pequenas diferenças entre elas e estas se devem, basicamente, as diferenças paramétricas entre os componentes de cada módulo. As correntes de entrada são apresentadas na Figura 7.7-A e Figura 7.7-B, para o sistema operando com modulador convencional e trifásico, respectivamente, provando, também, que não



há grandes diferenças no uso de um ou de outro.

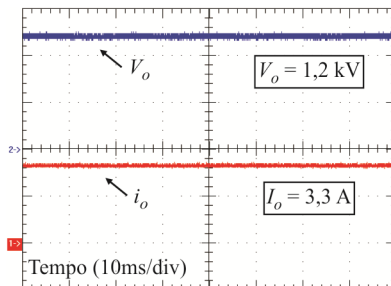


Figura 7.5 – Tensão (500 V/div) e corrente (2 A/div) na saída do conversor.

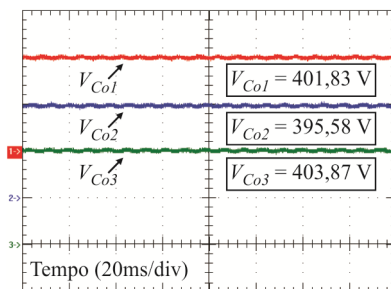


Figura 7.6 – Tensões (200 V/div) nos capacitores de saída.

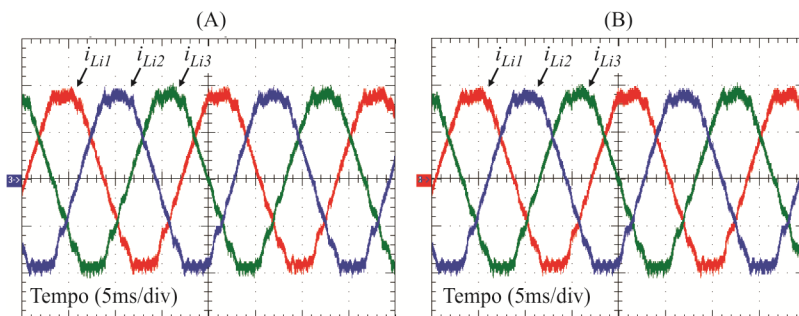


Figura 7.7 – Correntes (5 A/div) na entrada. (A) Sistema operando sem defasagem e (B) com defasagem.

A corrente e a tensão em uma das fases são observadas na Figura 7.8-A, comprovando que ambas, além de serem senoidais, estão em fase e que, do ponto de vista da entrada, não há diferenças no funcionamento do conversor. Na Figura 7.8-B são apresentados os valores percentuais,

em relação à fundamental, dos harmônicos de corrente para uma das fases do conversor.

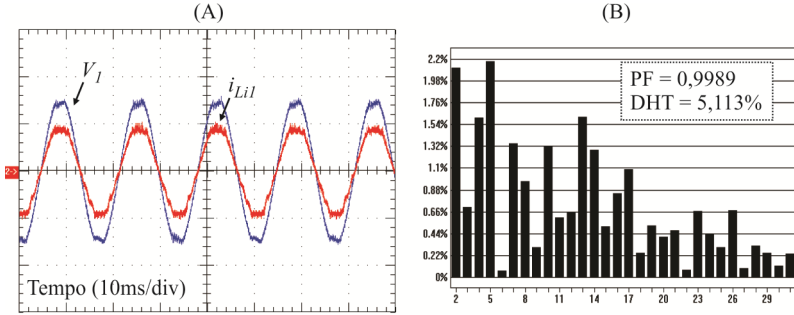


Figura 7.8 – (A) Tensão (200 V/div) e corrente (10 A/div) em uma fase. (B) Espectro harmônico da corrente de entrada em relação à fundamental.

O rendimento da estrutura utilizando a ligação série na saída não apresentou mudanças quando comparado à topologia inicial, já que não houve mudanças nas correntes que circulam nos magnéticos e semicondutores. Logo, deste ponto de vista, ambas são idênticas.

7.3.3 Estudo do desbalanço das tensões de saída

Na ligação série das saídas as tensões de cada módulo deveriam, em teoria, serem iguais. Porém, na prática isso jamais irá ocorrer, pois os componentes de cada módulo, assim como os níveis de tensões e correntes que estes estão submetidos, jamais serão iguais. Assim, irá ocorrer o desbalanço dessas tensões.

Entretanto, os resultados obtidos nas simulações e alguns também na prática, demonstraram que por mais que se alterem os valores de um componente específico em um módulo, a tensão no capacitor de saída desse módulo sofre pequena variação quando comparada com a tensão dos outros módulos.

A explicação para isso é obtida ao se analisar a expressão que representa a tensão em um dos capacitores de saída. Tomando-se, então, a expressão da tensão no capacitor C_{o1} , (7.8), que é uma das tensões apresentadas no conjunto de equações (7.4), mas incluindo a relação de transformação n .

$$V_{o1} = \frac{V_1^2 D^2}{2 f_s I_o n L_{eq}} \quad (7.8)$$



A indutância equivalente do módulo é composta pela associação em paralelo entre a indutância de entrada a indutância magnetizante de saída daquele módulo. Como a indutância de entrada é sempre muito maior que a de saída, o valor de L_{eq} é, predominantemente, o próprio valor da magnetizante. Assim, do ponto de vista do indutor de entrada, qualquer variação, pequena ou grande, não afetará a tensão de saída do módulo de modo significativo, a menos que se mude a ordem de grandeza dessa indutância.

Deste modo, o único componente que pode afetar a tensão de saída do módulo é o transformador, ou melhor, o indutor acoplado da saída, com o valor de sua magnetizante e a sua relação de transformação. Porém, a menos que se cometa um erro construtivo grande, estes valores nunca serão muito diferentes entre si, e as pequenas diferenças que sempre ocorrem na prática não irão afetar de modo significativo a diferença entre as tensões nos capacitores de saída.

A frequência de comutação e a corrente de saída são as mesmas para todos os módulos, consequentemente não há como essas grandezas afetarem no desbalanço. Já, observando (7.8), nota-se que a tensão de entrada e a razão cíclica do módulo são a principal causa de desequilíbrio, já que são termos elevados ao quadrado. Como a razão cíclica também é igual para todos os módulos, não haverá alteração nas tensões, a menos de uma pequena parcela causada pelos *drivers* de cada módulo e diferenças entre os interruptores, mas que não são relevantes.

Sendo assim, a única maneira de surgir variações significativas entre as tensões de saída dos módulos seria pelo desbalanço das tensões de entrada, ou ainda pela ocorrência da falta de uma das fases.

O surgimento de pequenos desequilíbrios é inevitável, e como principal consequência, causam o aparecimento de uma ondulação em baixa frequência na tensão de saída, que será potencializada com o crescimento do desbalanço. A falta de uma fase ocasiona a perda da tensão de uma das saídas e assim, algum sistema de proteção deve atuar, sendo que este pode ser feito utilizando o próprio sensor de tensão de saída.

Contudo, o conversor apresenta essa vantagem adicional, de tolerar pequenas diferenças nas tensões dos capacitores oriundas de diferenças paramétricas nos componentes, não havendo necessidade de esforço adicional para equilibrá-las. Tal estudo de desbalanço também é válido para a ligação da saída do conversor em paralelo, mas naquele caso esta relacionada com as correntes de saída, mas por dualidade as conclusões

são as mesmas.

7.4 Ligação delta na entrada e série na saída

Todos os benefícios e desvantagens agregados ao tipo de ligação, seja da entrada ou da saída, como explicado anteriormente, se aplicam nesta conexão, que pode ser vista na Figura 7.9. Deste modo não há nada novo a ser mencionado em termos de funcionamento, sendo esta somente mais uma opção que pode ser utilizada dependendo das necessidades de projeto.

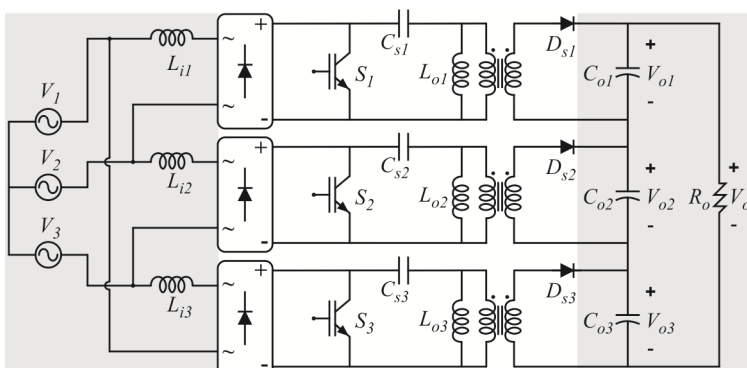


Figura 7.9 – Ligação Delta-Série.

7.5 Avaliação do circuito utilizando simetria

Uma peculiaridade da topologia, observada em trabalhos semelhantes, é o fato de ser possível gerar um circuito simétrico quando dobrados os capacitores SEPIC e os diodos de saída, como pode ser observado no circuito da Figura 7.10, onde foram incluídos os diodos D_4 , D_5 e D_6 e os capacitores C_4 , C_5 e C_6 . Esses componentes são comumente usados em estruturas análogas, por questões de interferência eletromagnéticas (EMI – *Electromagnetic Interference*), efeito que não será estudado neste trabalho.

Os diodos, porém, agregariam perdas de condução adicionais, não sendo, então, interessantes sob nenhum ponto de vista. Contudo, a utilização da simetria dos capacitores traz uma vantagem interessante, relacionada à redução da tensão sobre estes, que agora será metade daquela encontrada quando se utiliza somente um, já, que pelo funciona-



mento do circuito, estes estariam ligados em série. A redução da ondulação de tensão sobre os capacitores, tanto em baixa quanto em alta frequência, é um ponto positivo, possibilitando uma maior flexibilidade na escolha dos capacitores. Entretanto, será necessário o dobro de capacitores, cada um com capacitância duas vezes maior do caso sem simetria, para que se tenha o mesmo funcionamento.

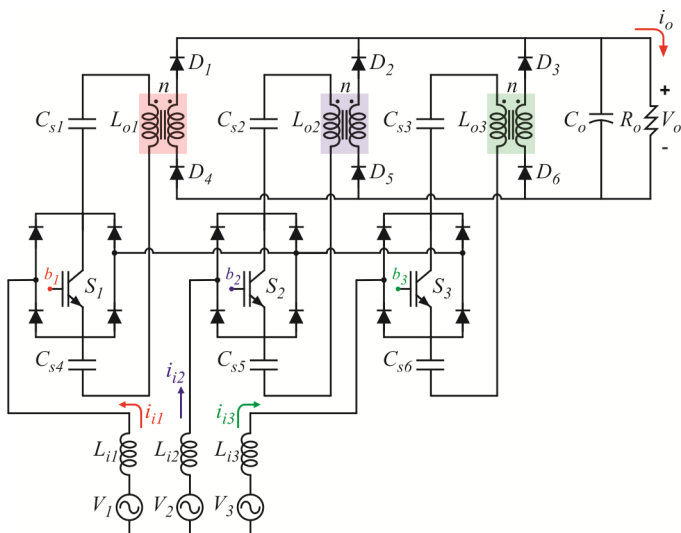


Figura 7.10 – Estágio de potência da topologia proposta utilizando simetria dos capacitores SEPIC.

7.6 Avaliação da tensão de modo comum

A tensão de modo comum é aquela medida entre o ponto neutro da fonte de entrada trifásica, quando ligada em estrela, com o ponto de conexão entre as pontes retificadoras monofásicas, como pode ser observado na Figura 7.11.

Apesar de não ser o foco do trabalho, torna-se importante analisar qualitativamente essa tensão para averiguar qual modulador é melhor deste ponto de vista. Desta forma, considerando a ligação em estrela da entrada e conexão paralela da saída, mediu-se essa tensão com o uso dos dois moduladores propostos.

Simulando o circuito com as especificações de projeto, do mesmo modo feito nos capítulos 4 e 5, e medindo-se a tensão de modo comum

chega-se aos resultados apresentados na Figura 7.12.

Nota-se que ao se utilizar o modulador trifásico a tensão de modo comum apresenta picos de tensão mais elevados e também um maior valor eficaz dessa tensão.

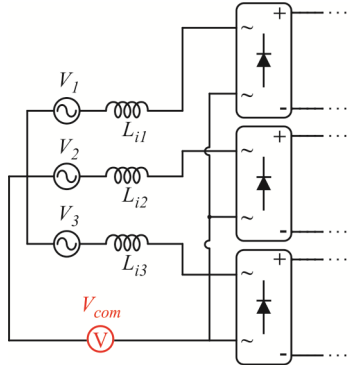


Figura 7.11 – Indicação da tensão de modo comum no circuito com entrada em estrela.

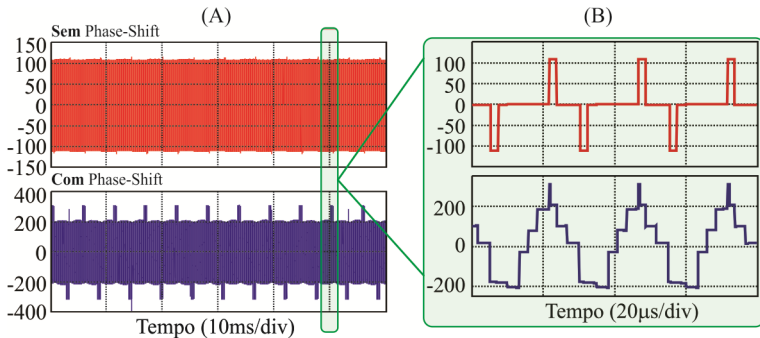


Figura 7.12 – (A) Tensões de modo comum com modulador convencional e trifásico. (B) Detalhe da alta frequência.

O espectro harmônico dessas tensões, retratado na Figura 7.13, mostra que, além disso, a amplitude da tensão de modo comum na frequência de comutação, ao se usar o modulador com defasagem, é muito maior que a obtida quando se utiliza o modulador convencional.

Os resultados experimentais para os dois casos são apresentados na Figura 7.14 e na Figura 7.15, comprovando os obtidos via simulação. Constata-se o fato de ser desvantajoso o uso do modulador com defasa-

gem, já que como o valor eficaz e a amplitude de tensão são maiores, além da tensão de modo comum possuir mais transições de um nível de tensão para outro. O que aumenta os *spikes* de corrente nas capacitâncias intrínsecas do sistema e, conseqüentemente, será necessário um maior esforço de filtragem para evitar propagação e transmissão de ruídos eletromagnéticos desta origem.

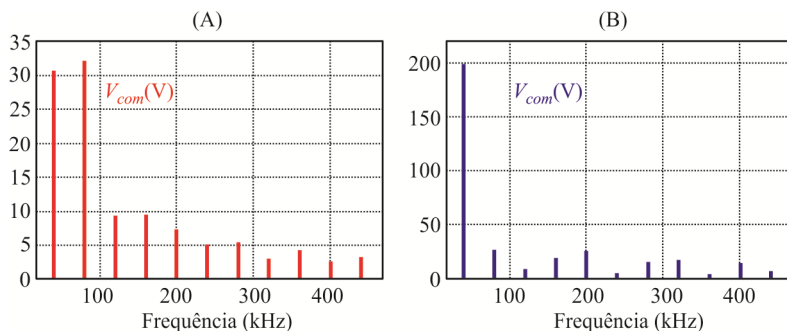


Figura 7.13 – Espectro harmônico da tensão de modo comum. (A) Com modulador convencional e (B) com modulador trifásico.

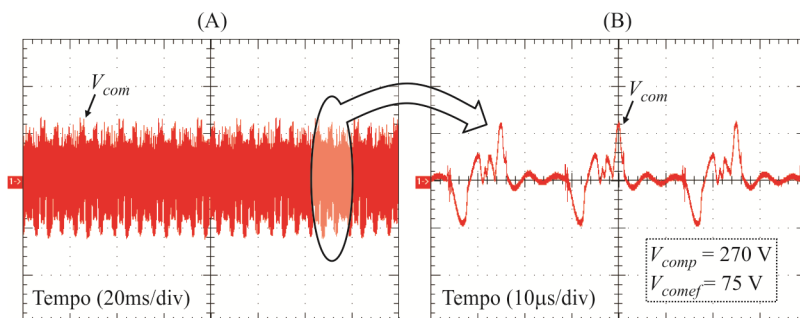


Figura 7.14 – (A) Tensão de modo comum (200 V/div) utilizando modulador convencional. (B) Detalhe.

No conversor com saída em série, bem como na utilização de simetria de capacitores SEPIC para qualquer um dos casos, a forma de onda e amplitude da tensão de modo comum, para ambos os moduladores, foram às mesmas obtidas para o caso exposto. Logo, sob esse ponto de vista, não há diferença em usar ou não capacitores simétricos e todas as conclusões apresentadas são igualmente válidas no caso da ligação série.

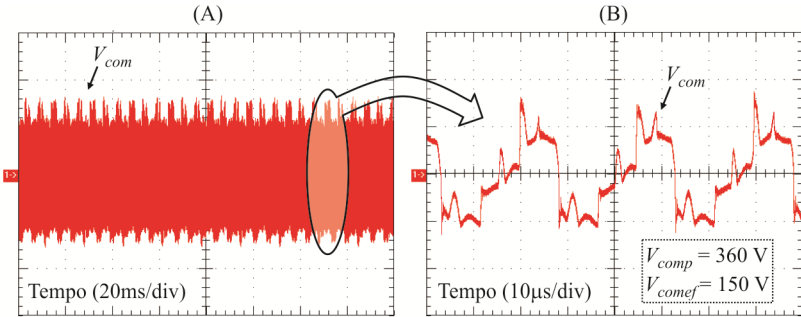


Figura 7.15 – (A) Tensão de modo comum (200 V/div) utilizando modulador trifásico. (B) Detalhe.

7.7 Acoplamento dos indutores

O circuito do conversor SEPIC CC-CC possibilita o acoplamento entre o indutor de entrada e o indutor de saída, e tal configuração pode ser interessante, pois pode reduzir o *ripple* de corrente e o volume magnético e ainda pode reduzir a indutância de dispersão. Entretanto, na topologia proposta optou-se por alocar os indutores de entrada no lado CA, impossibilitando tal conexão.

Porém, é possível, com a configuração escolhida, acoplar os indutores de entrada entre si, como mostra a Figura 7.16.

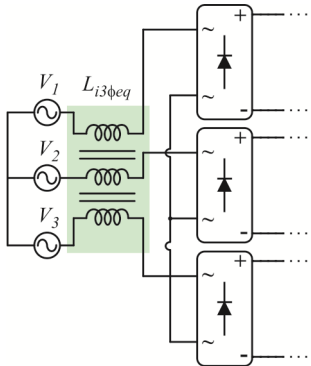


Figura 7.16 – Acoplamento dos indutores de entrada.

Deste modo, reduz-se o volume magnético, já que a indutância própria de cada enrolamento deverá ser igual a dois terços da indutância



de entrada sem acoplamento para uma mesma ondulação desejada, equação (7.9). O equacionamento e comprovação prática não serão apresentados neste trabalho, mas resultados de simulação comprovaram o funcionamento do acoplamento proposto, o que o torna interessante, tanto para reduzir o volume quanto para reduzir as perdas magnéticas e de condução nos indutores de entrada.

$$L_{i3\phi eq} = \frac{2}{3} L_i \quad (7.9)$$

7.8 Estudo do circuito de grampeamento

No Capítulo 4 foi utilizado, como solução para resolver o problema de sobretensão nos interruptores, um circuito de grampeamento passivo dissipativo. A Figura 7.17 apresenta o circuito utilizado, sendo que a opção pelo seu uso deveu-se, basicamente, à simplicidade e fácil implementação. Outro fator foi o de que se acredita que seja possível reduzir muito a perda neste circuito grampeador quando o projeto dos transformadores seja otimizado, diminuindo a indutância de dispersão a valores menores do que 1% da magnetizante. Os resultados obtidos e apresentados no Capítulo 4, Figura 4.15, mostraram que o circuito grampeador escolhido funcionou corretamente. Entretanto, como essa energia armazenada na indutância de dispersão é perdida, a eficiência do conversor diminui na ordem de 1 a 2% e, assim, a busca por um método simples de aproveitar tal energia torna-se válida.

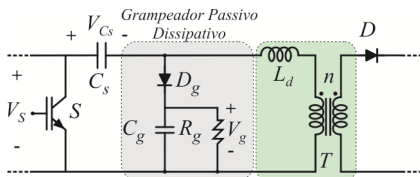


Figura 7.17 – Circuito do grampeador passivo dissipativo utilizado.

Estratégias de grampeamento ativo ou mesmo uma solução utilizando outros conversores CC-CC, conectados no lugar da resistência de grampeamento e ligados à saída, foram cogitados. Porém, baseado nos resultados, julgou-se estas soluções demasiadamente complicadas, envolvendo um número excessivo de componentes, comando e controle complexos e o ganho agregado seria desprezível ou agravado.

Desta forma, ficou claro que a solução mais conveniente seria encontrar um grameador passivo regenerativo. Algumas estruturas foram estudadas, mas a maioria não apresentou resultados satisfatórios ou corrigiram o problema da sobretensão agravando as perdas de condução. A solução mais interessante analisada foi apresentada em [41]. O circuito proposto aplicado ao SEPIC é apresentado na Figura 7.18, sendo composto por C_{c1} , C_{c2} ($C_{c1} = C_{c2}$), L_{c1} , L_{c2} , ($L_{c1} = L_{c2}$), D_{c1} , D_{c2} e D_g .

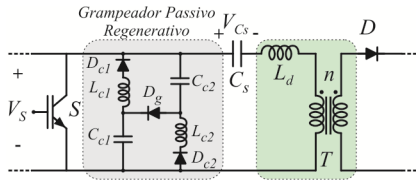


Figura 7.18 – Circuito do grameador passivo regenerativo sugerido.

Aplicando o circuito grameador proposto ao SEPIC trifásico, com modulação convencional, simulando para o projeto apresentado no Capítulo 4, e ajustando os parâmetros do grameador, obtiveram-se as formas de onda principais para o entendimento e futura análise detalhada deste.

7.8.1 Funcionamento básico do grameador regenerativo

A Figura 7.19 apresenta as correntes mais importantes para análise qualitativa da estrutura, sendo que se tomou somente um dos módulos, já que nos demais o funcionamento será análogo.

Considerando a quinta etapa de operação, em regime permanente, então, antes dos interruptores serem comandados a conduzir, não há corrente na saída. Pelo capacitor C_{s1} , e indutores L_{o1} e L_{i1} circula a corrente de circulação (corrente de roda livre). A tensão sobre S_1 é igual à tensão de entrada, enquanto que a soma das tensões em C_{c1} e C_{c2} é aproximadamente igual a duas vezes a tensão de entrada. Todos os diodos do circuito grameador estão bloqueados.

No início da primeira etapa os interruptores são comandados a conduzir. Nesse momento os diodos D_{c1} e D_{c2} entram em condução e a energia acumulada nos capacitores C_{c1} e C_{c2} é transferida aos indutores de cada braço do grameador, L_{c1} e L_{c2} , através do interruptor S_1 . Quando a energia é totalmente transferida, as tensões V_{Cc1} e V_{Cc2} tornam-se nulas e o diodo D_g entra em condução. Neste instante as correntes nos indutores L_{c1} e L_{c2} são iguais e permanecem em roda livre, circulando



pelo interruptor S_1 .

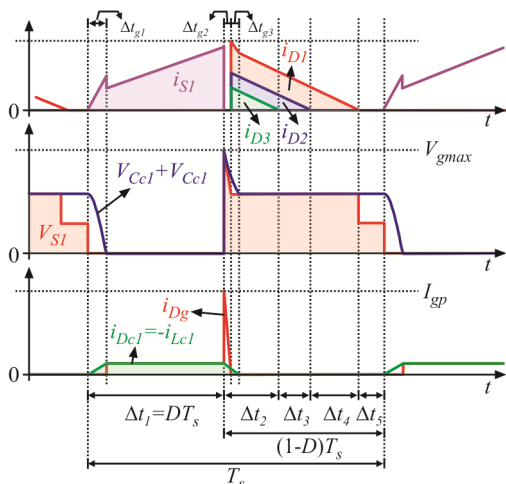


Figura 7.19 – Formas de onda idealizadas do funcionamento com grameador passivo regenerativo.

No final do tempo Δt_1 os interruptores são comandados a bloquear. A energia armazenada na indutância magnetizante não é transferida para a saída, pois os diodos de saída permanecem bloqueados, já que há energia armazenada nas indutâncias de dispersão. Essa energia mantém D_g em condução e eleva a tensão sobre os capacitores de grameamento até seu valor máximo, sendo que a soma destas será a tensão máxima sobre o interruptor desejada. A corrente que circulava pelos indutores de grameamento através do interruptor é forçada a circular pela indutância de saída (primário do transformador). Quando a corrente em i_{Dg} torna-se igual a corrente em i_{Dc1} , D_g bloqueia e toda a energia armazenada em L_{d1} foi transferida para C_{c1} e C_{c2} .

No instante que D_g bloqueia, o diodo de saída D_1 entra em condução enquanto que D_{c1} e D_{c2} continuam conduzindo, mas agora incluem no ramo as capacitâncias C_{c1} e C_{c2} . A corrente que circula por D_1 será a soma das correntes i_{L_o} e i_{L_i} (como no caso sem grameador), mas com mais uma parcela oriunda da soma das correntes em D_{c1} e D_{c2} . Assim, a energia armazenada em L_{c1} e L_{c2} na primeira etapa é totalmente transferida para a saída, juntamente com parte da energia armazenada em C_{c1} e C_{c2} . Quando toda a energia em L_{c1} e L_{c2} é descarregada para a saída e a tensão em C_{c1} e C_{c2} se torna aproximadamente igual à tensão

de entrada, os diodos D_{c1} e D_{c2} bloqueiam e a operação durante o restante do período é a mesma do caso sem grameador; até que os interruptores são novamente comandados a conduzir repetindo o ciclo que terá o restante da carga de C_{c1} e C_{c2} transferida para L_{c1} e L_{c2} , respectivamente.

Quanto maior o valor das capacitâncias de grameamento, C_{c1} e C_{c2} , menor será a tensão máxima sobre os interruptores, V_{gmax} , mas como consequência a corrente que circula pelos diodos de grameamento também aumentará, aumentando as perdas de condução. O aumento de L_{c1} e L_{c2} diminui as correntes nos diodos de grameamento, porém, incrementa os tempos de acumulo transferência de energia do grameador, Δt_{g1} , Δt_{g2} e Δt_{g3} .

Apesar da energia acumulada da dispersão ser quase toda regenerada para a saída, a perdas por condução ainda são um problema, que se agrava com a presença do circuito grameador, já que haverá incremento das correntes eficazes nos interruptores e diodos de saída, além de perdas adicionais nos elementos do circuito grameador. Logo, é preciso ponderar todas essas perdas antes de escolher entre o uso da solução apresentada e a anteriormente utilizada.

Por questões de limitação de tempo e também pela demora excessiva em encontrar uma solução viável de grameamento, não foi realizada a análise quantitativa do circuito apresentado e, tampouco, fez-se a experimentação. Como o foco do trabalho concentrou-se na obtenção teórica das equações e ábacos que comprovam o funcionamento da estrutura, as questões de rendimento e perdas não foi prioridade. Como o aumento da eficiência é necessário todo o esforço para obter o circuito de grameamento apresentado bem como todas as demais considerações para reduzir as perdas de condução, melhorias nos magnéticos (outros materiais, acoplamentos), mudança de modulador e escolha da conexão adequada são válidas e necessárias para tornar o uso do conversor SEPIC trifásico viável.

7.9 Publicações e sugestões de trabalhos Futuros

A topologia inicialmente proposta abrangia somente a ligação com conexão estrela na entrada e paralela na saída, com duas possibilidades de modulação. Neste aspecto a análise foi completa, sendo que todas as equações e ábacos necessários foram obtidos e houve a comparação e comprovação dos estudos teóricos com a experimentação. Deste



esforço, três publicações foram geradas, sendo duas delas publicadas em congressos, [42, 43], e uma em periódico internacional, [44]. Esta última, por ser a mais importante e que traz as principais contribuições do trabalho, está apresentada no Apêndice I.

Como sugestões de continuação do tema, sugere-se realizar a análise completa e comprovação experimental do circuito grampeador apresentado neste capítulo, já que não houve tempo para estudos maiores relacionados a ele ou, ainda, propor outros circuitos que realizem a mesma função. Do mesmo modo, a implementação de indutores acoplados pode gerar outras contribuições. No que se refere às variações topológicas apresentadas, somente a ligação série foi estudada e, assim, ainda pode-se realizar novas pesquisas relacionadas à conexão delta na entrada.

Possíveis aplicações de qualquer uma das vertentes apresentadas, bem como a comparação qualitativa e quantitativa da topologia SEPIC proposta com estruturas trifásicas baseadas nos conversores Zeta e Fly-back trifásico operando no MCD também são interessantes trabalhos que podem ser explorados futuramente.

7.10 Conclusão

De modo a concluir o estudo proposto na tese apresentaram-se, no presente capítulo, algumas análises complementares. A principal delas foi referente à ligação das saídas da topologia proposta em série. Para essa nova ligação apresentou-se os equacionamentos básicos e os resultados experimentais obtidos a partir da modificação do protótipo confeccionado previamente. Os resultados mostraram-se satisfatórios e agregam ao conversor novas características atrativas, sendo a principal delas referente à obtenção de uma tensão elevada na saída sem a necessidade de estágios auxiliares e ainda mantendo as características principais do conversor – alto fator de potência sem utilização de sensores de corrente.

Foram apresentados, também, estudos e conclusões relacionadas a outras possibilidades de conexão, uso de simetria de capacitores SEPIC, comparação da tensão de modo comum para os dois moduladores sugeridos e uma análise qualitativa para o acoplamento de indutores e uso de um circuito grampeador passivo regenerativo.

Esta tese apresentou uma topologia de conversor CA-CC trifásico baseada no conversor CC-CC SEPIC operando no modo de condução descontínuo.

O modo com que a apresentação dos capítulos foi concebida teve como objetivo introduzir, gradativamente, os conceitos desenvolvidos, encadeando as ideias de modo a finalizar o trabalho com a apresentação dos resultados experimentais e principais comprovações obtidas.

No Capítulo 1, apresentou-se o circuito de potência, duas maneiras de modulá-lo e também o funcionamento básico esperado. Verificaram-se, ainda, as possíveis contribuições do trabalho quando comparado com similares, previamente publicados. Embora o estágio de potência da topologia trifásica tenha sido contemplado por outros autores, sua utilização no modo de condução proposto, bem como os benefícios agregados por esse modo, não haviam sido, até então, observados em nenhuma outra referência.

A estrutura trifásica teve como base o conversor convencional SEPIC, cuja estrutura foi analisada detalhadamente, sobretudo no MCD, no Capítulo 2. Tal estudo foi essencial para gerar a base de compreensão do sistema trifásico e, assim, equacioná-lo conforme feito no Capítulo 3.

A análise matemática, realizada no Capítulo 3, proporcionou a obtenção de todas as equações e ábacos necessários para comprovar e entender, teoricamente, o funcionamento do circuito proposto, assumindo-se certas hipóteses como verdadeiras. A verificação e o estudo do sistema foram realizados, no Capítulo 3, para um dos tipos de modulação, modulador clássico.

A partir de uma especificação de conversor realizou-se, de posse do estudo completo, a definição de parâmetros seguindo uma metodologia, apresentada no Capítulo 4. Para verificar o resultado, simulou-se o circuito completo utilizando um programa adequado, comprovando-se, tanto o objetivo esperado quanto o equacionamento previamente obtido.

Definidos os parâmetros básicos e, com o auxílio de planilhas de cálculo e simulação, escolheram-se os componentes para realizar a implementação prática para comprovar experimentalmente todos os estudos teóricos.

Os resultados de simulação e da experimentação para a modulação convencional foram apresentados, também, no Capítulo 4 que, também, inclui todas as conclusões inerentes ao funcionamento e



comparações entre teoria e prática. Os resultados práticos verificados condizem com os obtidos através de simulação e teoricamente, confirmando a coerência das equações obtidas.

Como a topologia proposta abrange a utilização de dois moduladores distintos, apresentou-se, no Capítulo 5, a análise matemática e equacionamento do conversor utilizando modulação trifásica – defasagem de 120° entre pulsos de comando. Utilizando o mesmo conversor implementado e apresentado no Capítulo 4, realizou-se a experimentação da topologia com o segundo modulador, validando o estudo teórico.

O estudo do controle da tensão de saída, assim como a modelagem simplificada para obtenção da planta do conversor SEPIC trifásico foi apresentada no Capítulo 6. A partir da modelagem, da proposta de um controlador e da análise dos demais critérios envolvidos na malha de controle, foram obtidos resultados de simulação e posteriormente experimentais que comprovaram o projeto de controle aplicado.

No Capítulo 7, alguns estudos complementares foram realizados, sendo o principal deles condizente a variação topológica em que se associam as saídas do conversor em série. Para tal variante topológica, apresentou-se estudos teóricos e comprovações práticas após pequena modificação no protótipo desenvolvido para a ligação inicialmente estudada.

Por fim, os resultados do estudo, como um todo, foram satisfatórios e comprovados, para dois tipos de modulação e também para a variação de topologia mencionada. Os esforços de controle foram mínimos, como esperado, e também validados. Como principal ponto a ser destacado, tem-se: o conversor (topologia proposta), no modo de operação sugerido, funcionou como esperado e foi capaz de prover, para a rede, correntes senoidais, em fase com a tensão e com baixo conteúdo harmônico. Sendo que o objetivo foi atingido sem o uso de sensores e malhas de controle de corrente, comprovando a principal contribuição do trabalho proposto.

Demais conclusões pertinentes ao estudo e aos resultados obtidos estão apresentadas, convenientemente, no final de cada capítulo. Detalhes do projeto exemplo podem ser encontrados nos apêndices enquanto que algumas sugestões de continuidade dos estudos estão mencionadas no final do Capítulo 7.

REFERÊNCIAS BIBLIOGRÁFICAS

- [1] F. J. M. de Seixas and I. Barbi, "A 12 kW three-phase low THD rectifier with high-frequency isolation and regulated DC output", *IEEE Transactions on Power Electronics*, vol. 19, pp. 371-377, 2004.
- [2] J. W. Kolar and H. Ertl, "Status of the techniques of three-phase rectifier systems with low effects on the mains", *The 21st International Telecommunications Energy Conference (INTELEC)*, 1999, p. 16 pp.
- [3] D. S. Greff, *et al.*, "A three-phase buck rectifier with high-frequency isolation by single-stage", *IEEE Power Electronics Specialists Conference (PESC)*, 2008, pp. 1129-1133.
- [4] M. Depenbrock and C. Niermann, "A new 12-pulse rectifier circuit with line-side interphase transformer and nearly sinusoidal line currents", *Power Electronics and Motion Control (PEMC)*, 1990, pp. 374-378.
- [5] J. C. Clare, P. R. Mayes, and W. F. Ray, "Bidirectional Power Converter for Voltage Fed Inverter Machine Drives", *IEEE IAS Annual Meeting*, 1992, pp. 189-194.
- [6] J. W. Kolar, H. Ertl, and F. C. Zach, "Realization Considerations for Unidirectional Three-Phase PWM Rectifier Systems with Low Effects on the Mains", *6th International Conference on Power Electronics and Motion Control*, Budapest, 1990, pp. 560-565.
- [7] C. A. Canesin and I. Barbi, "A unity power factor multiple isolated outputs switching mode power supply using a single switch", *Sixth Annual Applied Power Electronics Conference and Exposition (APEC)*, 1991, pp. 430-436.
- [8] L. G. De Vicuna, *et al.*, "Discontinuous conduction mode in the SEPIC converter", *Mediterranean Electrotechnical Conference (MELECON), Integrating Research, Industry and Education in Energy and Communication Engineering* 1989, pp. 38-42.
- [9] D. C. Martins, A. H. de Oliveria, and I. Barbi, "Three-phase rectifier using a Sepic DC-DC converter in continuous conduction mode for power factor correction", *Twentieth International Telecommunications Energy Conference (INTELEC)*, 1998, pp. 491-497.
- [10] C. Zhou, R. B. Ridley, and F. C. Lee, "Design and analysis of a hysteretic boost power factor correction circuit", *21st Annual IEEE Power Electronics Specialists Conference (PESC)*, 1990, pp. 800-807.
- [11] J. Sebastian, M. Jaureguizar, and J. Uceda, "An overview of power factor correction in single-phase off-line power supply systems", *20th International Conference on Industrial Electronics, Control and Instrumentation (IECON)*, 1994, pp. 1688-1693 vol.3.
- [12] B. Singh, *et al.*, "A review of single-phase improved power quality AC-DC converters", *IEEE Transactions on Industrial Electronics*, vol. 50, pp. 962-981, 2003.
- [13] J. Sebastian, *et al.*, "Improving power factor correction in distributed power supply systems using PWM and ZCS-QR SEPIC topologies", *22nd Annual IEEE Power Electronics Specialists Conference (PESC)*, 1991, pp. 780-791.



- [14] T. Tanitteerapan, "Analysis of power factor correction isolated SEPIC rectifiers using inductor detection technique", *The 2004 47th Midwest Symposium on Circuits and Systems (MWSCAS)*, 2004, pp. II-321-II-324 vol.2.
- [15] H. Y. Kanaan, *et al.*, "Practical Design of a SEPIC Power Factor Corrector with DC-Voltage Regulation", *IEEE International Symposium on Industrial Electronics*, 2006, pp. 964-969.
- [16] Y. K. E. Ho, S. Y. R. Hui, and L. Yim-Shu, "Characterization of single-stage three-phase power-factor-correction circuit using modular single-phase PWM DC-to-DC converters", *IEEE Transactions on Power Electronics*, vol. 15, pp. 62-71, 2000.
- [17] B. N. Singh, *et al.*, "Single-phase switch mode boost rectifier: an improved design/control applied to three phase AC-DC converters to power up telecommunication system", *24th Annual International Telecommunications Energy Conference (INTELEC)*, 2002, pp. 611-618.
- [18] E. H. Ismail, "Bridgeless SEPIC Rectifier With Unity Power Factor and Reduced Conduction Losses", *IEEE Transactions on Industrial Electronics*, vol. 56, pp. 1147-1157, 2009.
- [19] M. Mahdavi and H. Farzanehfard, "Bridgeless SEPIC PFC Rectifier With Reduced Components and Conduction Losses", *IEEE Transactions on Industrial Electronics*, vol. 58, pp. 4153-4160, 2011.
- [20] A. J. Sabzali, *et al.*, "New Bridgeless DCM Sepic and Cuk PFC Rectifiers With Low Conduction and Switching Losses", *IEEE Transactions on Industry Applications*, vol. 47, pp. 873-881, 2011.
- [21] J. W. Kolar, *et al.*, "A novel three-phase three-switch three-level high power factor SEPIC-type AC-to-DC converter", *Twelfth Annual Applied Power Electronics Conference and Exposition (APEC)*, 1997, pp. 657-665 vol.2.
- [22] U. Kamnarn and V. Chunkag, "Nearly Unity Power-Factor of the Modular Three-Phase AC to DC Converter with Minimized DC Bus Capacitor", *Power Conversion Conference (PCC)*, Nagoya, 2007, pp. 1636-1643.
- [23] U. Kamnarn and V. Chunkag, "Analysis and design of a parallel and source splitting configuration using SEPIC modules based on power balance control technique", *IEEE International Conference on Industrial Technology (ICIT)*, 2005, pp. 1415-1420.
- [24] U. Kamnarn and V. Chunkag, "Power balance control techniques applied to parallel AC to DC converters using single-phase SEPIC rectifier modules", *IEEE Region 10 Conference (TENCON)*, 2004, pp. 57-60 Vol. 4.
- [25] R. Ayyanar, N. Mohan, and S. Jian, "Single-stage three-phase power-factor-correction circuit using three isolated single-phase SEPIC converters operating in CCM", *31st Annual Power Electronics Specialists Conference (PESC)*, 2000, pp. 353-358 vol.1.
- [26] J. W. Kolar, U. Drogenik, and F. C. Zach, "VIENNA rectifier II-a novel single-stage high-frequency isolated three-phase PWM rectifier system", *IEEE Transactions on Industrial Electronics*, vol. 46, pp. 674-691, 1999.

-
- [27] L. C. Gomes de Freitas, *et al.*, "A novel programmable PFC based hybrid rectifier for ultra clean power application", *IEEE 35th Annual Power Electronics Specialists Conference (PESC)*, 2004, pp. 2172-2177 Vol.3.
 - [28] D. Carlton, W. G. Dunford, and M. Edmunds, "SEPIC 3-phase 3-switches power factor correction circuit operating in discontinuous conduction mode", *IEEE International Symposium on Industrial Electronics (ISIE)*, 1998, pp. 81-86 vol.1.
 - [29] H. Oishi, *et al.*, "SEPIC-derived three-phase sinusoidal rectifier operating in discontinuous current conduction mode", *Electric Power Applications*, vol. 142, pp. 239-245, 1995.
 - [30] R. P. Massey and E. C. Snyder, "High Voltage Single Ended DC-DC Converter", *IEEE PESC*, 1977, pp. 156-159.
 - [31] D. C. Martins and I. Barbi, *Conversores CC-CC Básicos Não Isolados*. Florianópolis, 2000.
 - [32] B. Vieira Borges and V. Anunciada, "A new single phase power factor corrector converter", *Fifteenth Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*, 2000, pp. 182-187 vol.1.
 - [33] I. Yamamoto, K. Matsui, and M. Matsuo, "A comparison of various DC-DC converters and their application to power factor correction", *Proceedings of the Power Conversion Conference (PCC)*, Osaka, 2002, pp. 128-135 vol.1.
 - [34] H. Y. Kanaan and K. Al-Haddad, "A comparative analysis of nonlinear current control schemes applied to a SEPIC power factor corrector", *31st Annual Conference of IEEE Industrial Electronics Society (IECON)*, 2005, p. 6 pp.
 - [35] A. Muthuramalingam, R. Madhivanan, and R. Kalpana, "Comparative study of high performance rectifiers", *India International Conference on Power Electronics (IICPE)*, 2006, pp. 216-221.
 - [36] B. R. Lin, J. J. Chen, and J. F. Wan, "Active Clamp Sepic Converter with Power Factor Correction", *33rd Annual Conference of the IEEE Industrial Electronics Society (IECON)*, 2007, pp. 1989-1994.
 - [37] H. Hsiu-Ming, *et al.*, "A Single-Stage SEPIC PFC Converter for Multiple Lighting LED Lamps", *4th IEEE International Symposium on Electronic Design, Test and Applications*, 2008, pp. 15-19.
 - [38] C. L. Shen, Y. E. Wu, and M. H. Chen, "A modified SEPIC converter with soft-switching feature for power factor correction", *IEEE International Conference on Industrial Technology (ICIT)*, 2008, pp. 1-6.
 - [39] D. S. L. Simonetti, J. Sebastian, and J. Uceda, "The discontinuous conduction mode Sepic and Cuk power factor preregulators: analysis and design", *IEEE Transactions on Industrial Electronics*, vol. 44, pp. 630-637, 1997.
 - [40] L. Dixon, "Transformer and Inductor Design for Optimum Circuit Performance", TI / Unitrode Corporation, Power Supply Seminar slup205, 2002.
 - [41] T. Meng, *et al.*, "Novel Passive Snubber Suitable for Three-Phase Single-Stage PFC Based on an Isolated Full-Bridge Boost Topology", *Journal of Power Electronics*, vol. 11, pp. 264-270, 2011.
-



- [42] G. Tibola and I. Barbi, "A single-stage three-phase high power factor rectifier with high-frequency isolation and regulated DC-bus based on the DCM SEPIC converter", *IEEE International Symposium on Circuits and Systems (ISCAS)*, 2011, pp. 2773-2776.
- [43] G. Tibola and I. Barbi, "Analysis and design of a three-phase high power factor rectifier based on the SEPIC converter operating in discontinuous conduction mode", *Brazilian Power Electronics Conference (COBEP)*, 2011, pp. 26-31.
- [44] G. Tibola and I. Barbi, "Isolated Three-Phase High Power Factor Rectifier Based on the SEPIC Converter Operating in Discontinuous Conduction Mode", *IEEE Transactions on Power Electronics*, 2013.

PLANILHA DE CÁLCULO DO CONVERSOR SEPIC
TRIFÁSICO

A planilha a seguir apresenta o cálculo dos parâmetros do conversor trifásico a partir da especificação dada no Capítulo 5, contemplado, também, o projeto dos elementos magnéticos. Tal planilha foi elaborada no programa MathCad®.

SEPIC Trifásico em Modo de Condução Descontínua (Projeto)

Disciplina: EEL5001: Tese de Doutorado

Orientador: Ivo Barbi, Dr. Ing

Doutorando: Gabriel Tibola

Especificações:

Potência:		$P_o := 4kW$
Frequência de Comutação:		$f_s := 40kHz$
Tensão de Saída:		$V_o := 400V$
Ondulação da Tensão de Saída:	$\Delta V_o := 0.05 \cdot V_o$	$\Delta V_o = 20V$
Tensão de Saída Máxima:	$V_{omax} := V_o + \frac{\Delta V_o}{2}$	$V_{omax} = 410V$
Tensão de Saída Mínima:	$V_{omin} := V_o - \frac{\Delta V_o}{2}$	$V_{omin} = 390V$
Tensão de Linha de Entrada:		$V_L := 380V$
Frequencia da Rede:		$f_L := 60Hz$
Tensão de Fase de Entrada:	$V_F := \frac{V_L}{\sqrt{3}}$	$V_F = 219.393V$
Tensão de Pico de Entrada:	$V_p := \sqrt{2} \cdot V_F$	$V_p = 310.269V$
Ondulação da Tensão de Entrada:	$\Delta V_p := 10\% \cdot V_p$	$\Delta V_p = 31.027V$
Tensão de Pico Máxima na Entrada:	$V_{pmax} := V_p + \Delta V_p$	$V_{pmax} = 341.296V$
Tensão de Pico Mínima na Entrada:	$V_{pmin} := V_p - \Delta V_p$	$V_{pmin} = 279.242V$



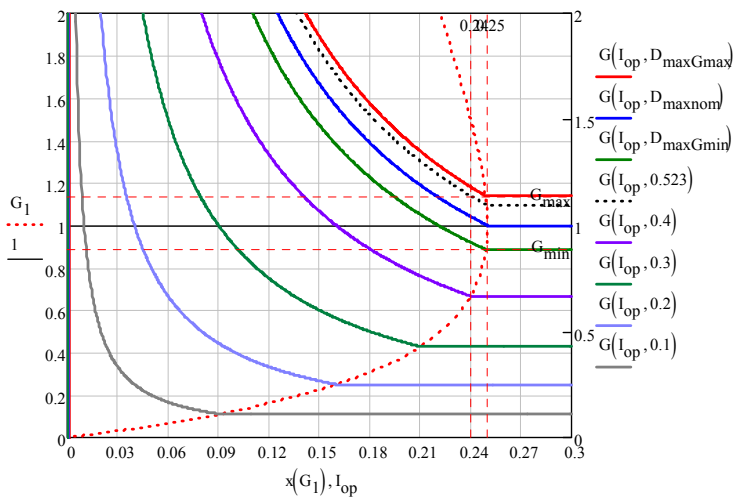
Corrente Média na Saída:	$I_o := \frac{P_o}{V_o}$	$I_o = 10\text{ A}$
Resistência de Saída (Potência Nominal):	$R_o := \frac{V_o^2}{P_o}$	$R_o = 40\Omega$
Corrente de Pico na Entrada:	$I_{ip} := \frac{2}{3} \cdot \frac{P_o}{V_p}$	$I_{ip} = 8.595\text{ A}$
Ondulação Máxima da Corrente de Entrada	$\Delta I_{Li} := 0.13 I_{ip}$	$\Delta I_{Li} = 1.117\text{ A}$
Relação de Transformação:	$n := \frac{V_p}{V_o}$	$n = 0.776$
Ganho Nominal:	$G_{nom} := \frac{V_o \cdot n}{V_p}$	$G_{nom} = 1$
Ganho Máximo:	$G_{max} := \frac{V_{omax} \cdot n}{V_{pmin}}$	$G_{max} = 1.139$
Ganho Mínimo:	$G_{min} := \frac{V_{omin} \cdot n}{V_{pmax}}$	$G_{min} = 0.886$
Máxima Razão Cíclica para Ganho Nominal:	$D_{maxnom} := \frac{V_o \cdot n}{V_p + V_o \cdot n}$	$D_{maxnom} = 0.5$
Máxima Razão Cíclica para Ganho Mínimo:	$D_{maxGmin} := \frac{V_{omin} \cdot n}{V_{pmax} + V_{omin} \cdot n}$	$D_{maxGmin} = 0.47$
Máxima Razão Cíclica para Ganho Máximo:	$D_{maxGmax} := \frac{V_{omax} \cdot n}{V_{pmin} + V_{omax} \cdot n}$	$D_{maxGmax} = 0.532$
Corrente Máxima de Saída:	$I_{omax} := \frac{V_{omax}}{R_o}$	$I_{omax} = 10.25\text{ A}$
Corrente Mínima de Saída:	$I_{omin} := \frac{V_{omin}}{R_o}$	$I_{omin} = 9.75\text{ A}$

Cálculo do Capacitor de Saída (hold-up-time)

Tempo de hold-up-time:	$t_{hut} := \frac{1}{2f_r}$	$t_{hut} = 8.333\text{ ms}$
Tensão mínima de hold-up-time:	$V_{ominHUT} := 0.9 \cdot V_o$	$V_{ominHUT} = 360\text{ V}$
Capacitor de Saída Calculado:	$C_o := \frac{2 \cdot P_o \cdot t_{hut}}{V_o^2 - V_{ominHUT}^2}$	$C_o = 2.193 \times 10^3 \cdot \mu\text{F}$
Capacitor de Saída Escolhido (Comercial):	$C_o := 2000\mu\text{F}$	

Característica de Saída (Ganho Estático em Função da Corrente de Saída Parametrizada para cada Razão Cíclica em ambos os modos de Condução)

$$\alpha(I_{\text{op}}, D) := \begin{cases} \frac{D^2}{I_{\text{op}}} & \text{if } I_{\text{op}} \leq \frac{\frac{D^2}{I_{\text{op}}}}{\left(\frac{D^2}{I_{\text{op}}} + 1\right) \cdot \left(\frac{D^2}{I_{\text{op}}} + 1\right)} \\ \frac{D}{1 - D} & \text{otherwise} \end{cases} \quad \chi(G_1) := \frac{G_1}{(G_1 + 1)^2}$$



Razão Cíclica Escolhida:

D := 0.523

Corrente Média de Saída Parametrizada:

$$I_{op} := \frac{D^2 \cdot V_{pmin}}{V_{omax} \cdot n} \quad I_{op} = 0.24$$

Indutância Equivalente:

$$L_{eq} := \frac{3n \cdot I_{op} \cdot V_{pmin}}{4 \cdot I_{omax} \cdot f_s} \quad L_{eq} = 95.161 \mu H$$

Indutância de Entrada:

$$L_i := \frac{V_p \cdot D}{f_s \cdot \Delta I_{L_i}} \quad L_i = 3.631 \text{ mH}$$

Indutância de Saída (Magnetizante):

$$L_O := \frac{L_i \cdot L_{eq}}{L_i - L_{eq}} \quad \boxed{L_O = 97.722 \mu H}$$



Verificação da Corrente de Saída:
$$I_{\text{omax}} := \frac{3}{4} \cdot \frac{V_{\text{pmin}}^2 \cdot D^2}{V_{\text{omax}} \cdot f_s \cdot L_{\text{eq}}} \quad I_{\text{omax}} = 10.25 \text{ A}$$

Razão Cíclica Nomina (Verificação):
$$D_{\text{nom}} := \frac{1}{V_p} \cdot \sqrt{\frac{4}{3} \cdot I_o \cdot V_o \cdot f_s \cdot L_{\text{eq}}} \quad D_{\text{nom}} = 0.459$$

Corrente Nominal (Verificação):
$$I_{\text{onom}} := \frac{3}{4} \cdot \frac{V_p^2 \cdot D_{\text{nom}}^2}{V_o \cdot f_s \cdot L_{\text{eq}}} = 10 \text{ A} \quad I_{\text{onom}} = 10 \text{ A}$$

Tensão Nominal (Verificação):
$$V_o := V_p \cdot D_{\text{nom}} \cdot \sqrt{\frac{3R_o}{4f_s \cdot L_{\text{eq}}}} \quad V_o = 400 \text{ V}$$

Projeto do Transformador

Dados Oriundos de Simulação (PSIM):

Corrente de Circulação nas Indutâncias:
$$I_{11} := 12 \text{ A}$$

Corrente de Pico na Indutância de Saída:
$$I_{p1} := 30 \text{ A}$$

Corrente Eficaz no Primário do Transformador:
$$I_{\text{pef}} := 10 \text{ A}$$

Corrente Eficaz no Secundário do Transformador:
$$I_{\text{sef}} := 9 \text{ A}$$

Indutância Magnetizante do Transformador:
$$L_m := L_o$$

Dados de Projeto:

Indução Máxima:
$$B_{\text{max}} := 0.152 \text{ T}$$

Fator de Ocupação:
$$k_w := 0.7$$

Densidade de Corrente:
$$J_{\text{max}} := 300 \frac{\text{A}}{\text{cm}^2}$$

Dimensionamento do Núcleo:

Cálculo do AeAw:
$$A_e A_w := \frac{L_m \cdot I_{p1} \cdot \left(I_{\text{pef}} + \frac{I_{\text{sef}}}{n} \right)}{B_{\text{max}} \cdot J_{\text{max}} \cdot k_w} \quad A_e A_w = 19.841 \text{ cm}^4$$

Dados do Núcleo Escolhido (NEE- 65/33/39):

Área da seção transversal do Núcleo:	$A_e := 7.98 \text{ cm}^2$
Área da Janela do Carretel:	$A_w := 3.7 \text{ cm}^2$
Volume do Núcleo:	$V_{\text{nucleo}} := 117.3 \text{ cm}^3$
Comprimento Médio de uma Espira:	$l_t := 17 \text{ cm}$
$A_e \cdot A_w$ do Núcleo Escolhido:	$A_e \cdot A_w = 29.526 \text{ cm}^4$
Massa do Núcleo por peça ("Peso"):	$m_n := 291.2 \text{ g}$

Número de Espiras:

Número de espiras do Primário:	$N_p := \frac{l_m \cdot l_{p1}}{B_{\text{max}} \cdot A_e} = 24.169$	$N_p := 24$
Número de espiras do Secundário:	$N_s := \frac{N_p}{n} = 30.941$	$N_s := 31$
Relação de Transformação (Verificação):	$n := \frac{N_p}{N_s}$	$n = 0.774$

Cálculo da Bitola dos Condutores:

Coefficiente de Penetração:	$\Delta := \frac{7.5}{\sqrt{f_s} \cdot \sqrt{s}} \text{ cm}$	$\Delta = 0.038 \text{ cm}$
Máximo Diâmetro do Condutor à ser Usado (Sem Isolamento)		$2 \cdot \Delta = 0.075 \text{ cm}$
Bitola Máxima do Fio para este Coeficiente de Penetração:		<u>AWG21</u>

Primário:

Área de Cobre necessária para conduzir a corrente no primário:	$S_{\text{pfio}} := \frac{I_{\text{pef}}}{J_{\text{max}}}$	$S_{\text{pfio}} = 0.033333 \text{ cm}^2$
--	--	---

Dados do Fio Escolhido para o Primário (AWG26):

Área do condutor adotado pelo primário considerando somente o cobre:	$S_{\text{cobrep}} := 0.001282 \text{ cm}^2$	
Área do condutor adotado pelo primário considerando cobre e isolamento de esmalte:	$S_{\text{isop}} := 0.00167 \text{ cm}^2$	
Resistividade do Cobre para 100 °C:	$\rho_{\text{pfio}} := 0.001789 \frac{\Omega}{\text{cm}}$	
Condutores em Paralelo no Primário:	$n_{\text{condp}} := \text{ceil} \left(\frac{S_{\text{pfio}}}{S_{\text{cobrep}}} \right)$	$n_{\text{condp}} = 26$



Secundário:

Área de Cobre necessária para conduzir a corrente no secundário:

$$S_{\text{sffio}} := \frac{I_{\text{sef}}}{J_{\text{max}}}$$

$$S_{\text{sffio}} = 0.03 \text{ cm}^2$$

Dados do Fio Escolhido para o Secundário (AWG26):

Área do condutor adotado pelo secundário considerando somente o cobre:

$$S_{\text{cobres}} := 0.001287 \text{ cm}^2$$

Área do condutor adotado pelo secundário considerando cobre e isolamento de esmalte:

$$S_{\text{isos}} := 0.00167 \text{ cm}^2$$

Resistividade do Cobre para 100 °C:

$$\rho_{\text{sffio}} := 0.001789 \frac{\Omega}{\text{cm}}$$

Condutores em Paralelo no Secundário:

$$n_{\text{conds}} := \text{ceil} \left(\frac{S_{\text{sffio}}}{S_{\text{cobres}}} \right)$$

$$n_{\text{conds}} = 24$$

Possibilidade de Execução do Tranformador:

$$Aw_{\text{min}} := \frac{N_p \cdot n_{\text{condp}} \cdot S_{\text{isop}} + N_s \cdot n_{\text{conds}} \cdot S_{\text{isos}}}{k_w}$$

$$Aw_{\text{min}} = 3.266 \text{ cm}^2$$

$$\frac{Aw_{\text{min}}}{Aw} = 0.883$$

Ok! Pode ser executado ($Aw_{\text{min}}/Aw < 1$)

Comprimento do chicote Primário:

$$L_{\text{chicotep}} := l_t \cdot N_p$$

$$L_{\text{chicotep}} = 4.08 \text{ m}$$

Comprimento do chicote secundário:

$$L_{\text{chicotes}} := l_t \cdot N_s$$

$$L_{\text{chicotes}} = 5.27 \text{ m}$$

Cálculo do Entreferro:

$$l_e := \frac{\mu_0 \cdot N_p^2 \cdot A_e}{L_m}$$

$$l_e = 0.591 \text{ cm}$$

Cálculo Térmico do Transformador:

Perdas Elétricas:

Resistência de Condução do Primário:

$$R_{\text{cobrep}} := \frac{\rho_{\text{pfio}} \cdot L_{\text{chicotep}}}{n_{\text{condp}}}$$

$$R_{\text{cobrep}} = 0.028 \Omega$$

Potência Dissipada no Cobre do Primário:

$$P_{\text{cobrep}} := R_{\text{cobrep}} \cdot I_{\text{pef}}^2$$

$$P_{\text{cobrep}} = 2.807 \text{ W}$$

Resistência de Condução do Secundário:

$$R_{\text{cobres}} := \frac{\rho_{\text{sffio}} \cdot L_{\text{chicotes}}}{n_{\text{conds}}}$$

$$R_{\text{cobres}} = 0.039 \Omega$$

Potência Dissipada no Cobre do Secundário:

$$P_{\text{cobres}} := R_{\text{cobres}} \cdot I_{\text{sef}}^2$$

$$P_{\text{cobres}} = 3.182 \text{ W}$$

Perdas Magnéticas:

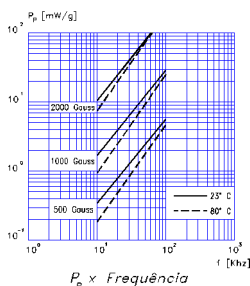
Variação de Fluxo (Bmax-Bmin):

$$\Delta B := \frac{L_m(I_{p1} + I_{11})}{N_p \cdot Ae}$$

$$\Delta B = 0.214T$$

Variação de Fluxo por 2 (Dado para Verificação Gráfica de Perda):

$$\frac{\Delta B}{2} = 1.072 \times 10^3 \cdot \text{gauss}$$

Gráfico de Perdas (Fabricante: Thornton - Material: IP12R):

Leitura da Perda no Ábaco para 1000 Gauss:

$$P_p := 0.007 \frac{W}{g}$$

$$P_p = 7 \cdot \frac{mW}{g}$$

Perda no Magnético para as 2 Pças:

$$P_{nucleo} := 2P_p \cdot m_n$$

$$P_{nucleo} = 4.077W$$

Resumo das Perdas e Elevação de Temperatura do Transformador:

Perdas Elétricas:

$$P_e := P_{cobre p} + P_{cobre s}$$

$$P_e = 5.989W$$

Perdas Magnéticas:

$$P_m := P_{nucleo}$$

$$P_m = 4.077W$$

Resistência Térmica do Núcleo:

$$R_{nucleo} := 23 \left(\frac{Ae \cdot Aw}{cm^4} \right)^{-0.37} \frac{K}{W}$$

$$R_{nucleo} = 6.573 \frac{K}{W}$$

Elevação de Temperatura:

$$\Delta T := (P_e + P_m) R_{nucleo}$$

$$\Delta T = 66.163 \Delta^\circ C$$

Projeto do Indutor de Entrada:

Dados:

Indução máxima:

$$B_{max} := 0.29T$$

Fator de Ocupação:

$$K_w := 0.6$$

Densidade de Corrente:

$$J_{max} := 350 \frac{A}{cm^2}$$

Indutância:

$$L_i = 3.631mH$$

Corrente Eficaz Máxima (Simulação):

$$I_{Lief} := 7.8A$$

Corrente de Pico Máxima (Simulação):

$$I_{Lip} := 11.4A$$

**Dimensionamento do núcleo:**

Cálculo do AeAw Mínimo:
$$AeAw := \frac{L_i \cdot I_{Lief} \cdot I_{Lip}}{B_{max} \cdot J_{max} \cdot K_w} \quad AeAw = 53.014 \text{ cm}^4$$

Núcleo Escolhido:**2x NEE-76/50/25****Dados do Núcleo:**

Área da seção transversal do Núcleo: $Ae := 12.9 \text{ cm}^2$

Área da Janela do Carretel: $Aw := 7.2 \text{ cm}^2$

Volume do Núcleo: $V_{nucleo} := 280.9 \text{ cm}^3$

Comprimento Médio de uma espirra: $l_t := 15 \text{ cm}$

AeAw do núcleo selecionado: $Ae \cdot Aw = 92.88 \text{ cm}^4$

Massa do Núcleo por peça ("Peso"): $m_n := 315.2 \text{ g}$

Número de Espiras:

Numero de espiras do Indutor:
$$N_{Li} := \text{ceil} \left(\frac{L_i \cdot I_{Lip}}{B_{max} \cdot Ae} \right) \quad N_{Li} = 111$$

Entreferro:

$$lg := \frac{N_{Li}^2 \cdot \mu_0 \cdot Ae}{L_i} \quad lg = 5.501 \text{ mm}$$

Comprimento do entreferro em cada perna: $l_p := \frac{lg}{2} \quad l_p = 2.75 \text{ mm}$

Cálculo da Bitola dos Condutores:

Coefficiente de Penetração:
$$\Delta := \frac{7.5}{\sqrt{f_s} \cdot \sqrt{s}} \text{ cm} \quad \Delta = 0.038 \text{ cm}$$

Máximo Diâmetro do Condutor à ser Usado (Sem Isolamento) $2 \cdot \Delta = 0.075 \text{ cm}$

Bitola Máxima do Fio para este Coeficiente de Penetração: **AWG21**

Área de Cobre necessária para conduzir a corrente no Indutor:
$$S_{fio} := \frac{I_{Lief}}{J_{max}} \quad S_{fio} = 0.022286 \text{ cm}^2$$

Adotou-se o fio **AWG23**

Área do condutor adotado considerando somente o cobre: $S_{cobre} := 0.002582 \text{ cm}^2$

Área do condutor adotado considerando cobre e isolamento de esmalte: $S_{iso} := 0.00322 \text{ cm}^2$

Resistividade do Cobre para 100 °C:
$$\rho_{fio} := 0.000892 \frac{\Omega}{\text{cm}}$$

Número de condutores em paralelo:
$$n_{cond} := \text{ceil} \left(\frac{S_{fio}}{S_{cobre}} \right) \quad n_{cond} = 9$$

$n_{cond} := 10$

Possibilidade de execução :

Área mínima de janela necessária:
$$Aw_{min} := \frac{N_{Li} \cdot n_{cond} \cdot S_{iso}}{K_w} \quad Aw_{min} = 5.959 \text{ cm}^2$$

$$\frac{Aw_{min}}{Aw} = 0.828 \quad \text{Ok! Pode ser executado (Awmin/Aw < 1)}$$

Comprimento do chicote:
$$L_{chicoteLi} := l_t \cdot N_{Li} \quad L_{chicoteLi} = 16.65 \text{ m}$$

Cálculo Térmico do Indutor

Perdas Elétricas:

Resistência de condução:
$$R_{cobre} := \frac{\rho_{fio} \cdot L_{chicoteLi}}{n_{cond}} \quad R_{cobre} = 0.149 \Omega$$

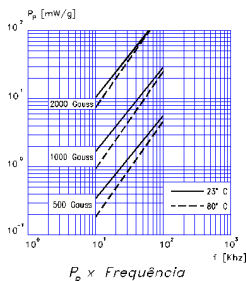
Potência dissipada no cobre:
$$P_{cobre} := R_{cobre} \cdot I_{Lief}^2 \quad P_{cobre} = 9.036 \text{ W}$$

Perdas Magnéticas:

Varição de Fluxo (Bmax-Bmin):
$$\Delta B := \frac{L_t \Delta I_{Li}}{N_{Li} \cdot Ae} \quad \Delta B = 0.028 \text{ T}$$

Varição de Fluxo por 2 (Dado para Verificação Gráfica de Perda):
$$\frac{\Delta B}{2} = 141.657 \text{ gauss}$$

Gráfico de Perdas (Fabricante: Thornton - Material: IP12R):



Leitura da Perda no Ábaco (Extrapolação para 100 Gauss):
$$P_p := 0.0002 \frac{\text{W}}{\text{g}} \quad P_p = 0.2 \frac{\text{mW}}{\text{g}}$$

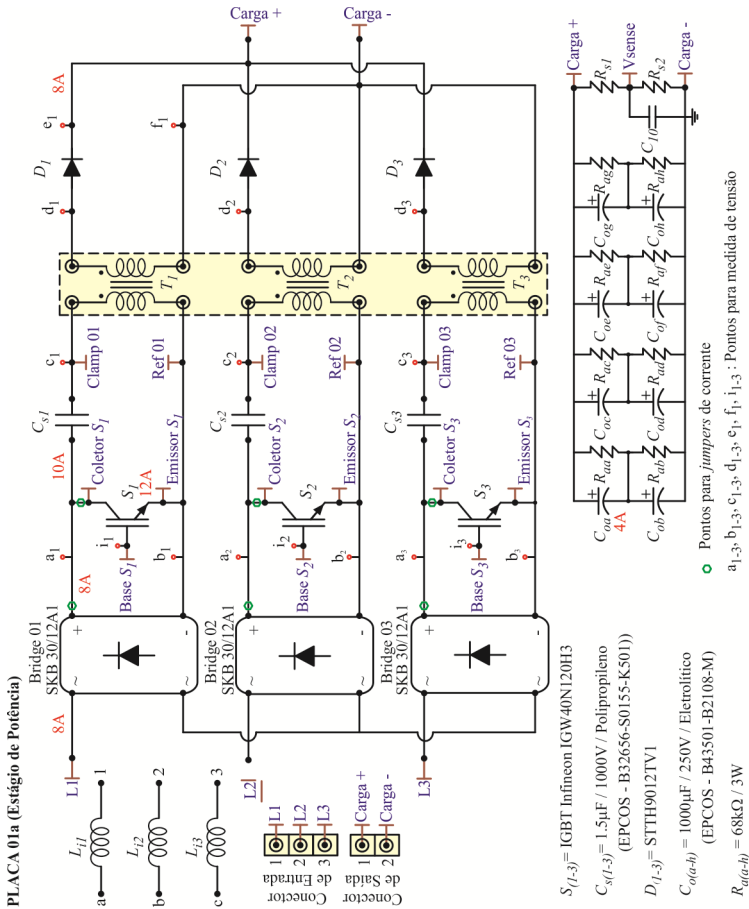
Perda no Magnético para as 4 Peças:
$$P_{nucleo} := 4 P_p \cdot m_n \quad P_{nucleo} = 0.252 \text{ W}$$

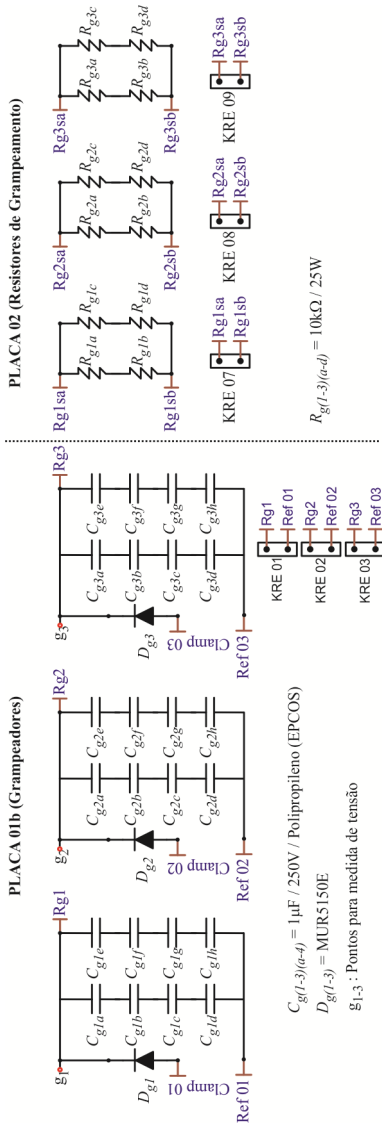
Resistência Térmica do Núcleo:
$$R_{nucleo} := 23 \left(\frac{Ae \cdot Aw}{\text{cm}^4} \right)^{-0.37} \frac{\text{K}}{\text{W}} \quad R_{nucleo} = 4.301 \frac{\text{K}}{\text{W}}$$

Elevação de Temperatura do Indutor:
$$\Delta T := (P_{cobre} + P_{nucleo}) \cdot R_{nucleo} \quad \Delta T = 39.95 \Delta^\circ \text{C}$$

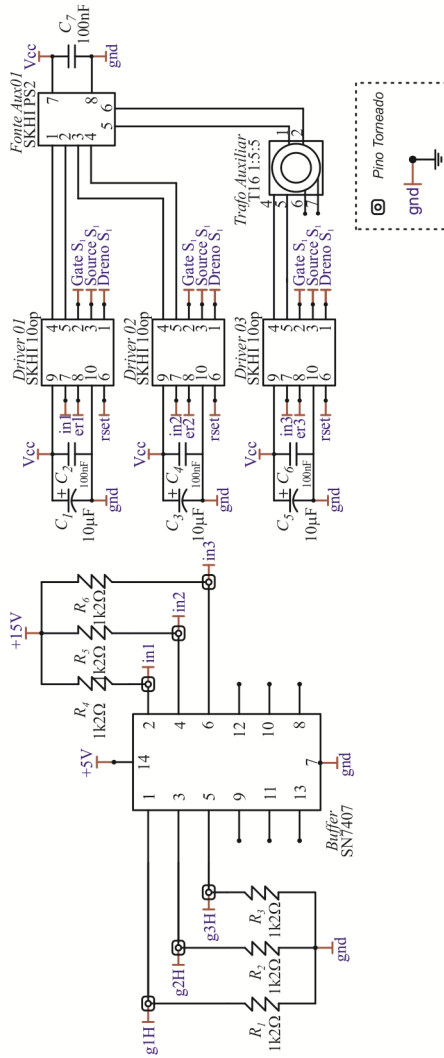
ESQUEMÁTICO DE PROJETO

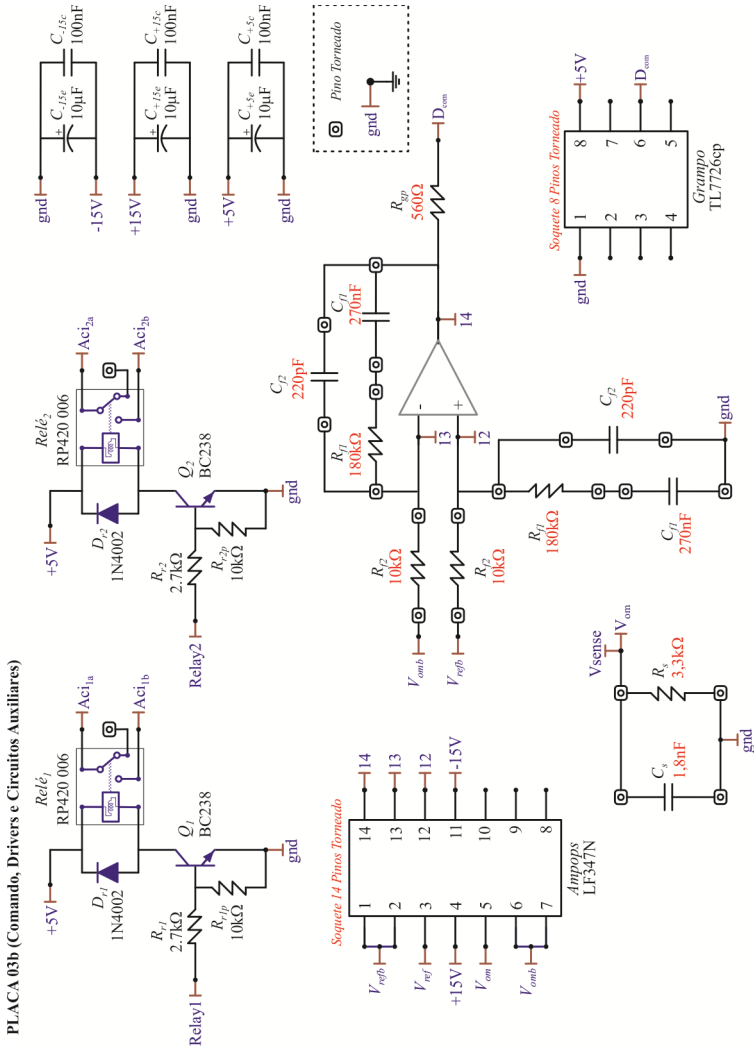
O esquemático utilizado para confeccionar o layout e posterior protótipo é apresentado a seguir. Este inclui todas as especificações de componentes e correntes máximas nas trilhas. Os blocos são apresentados em separado para melhor visualização.



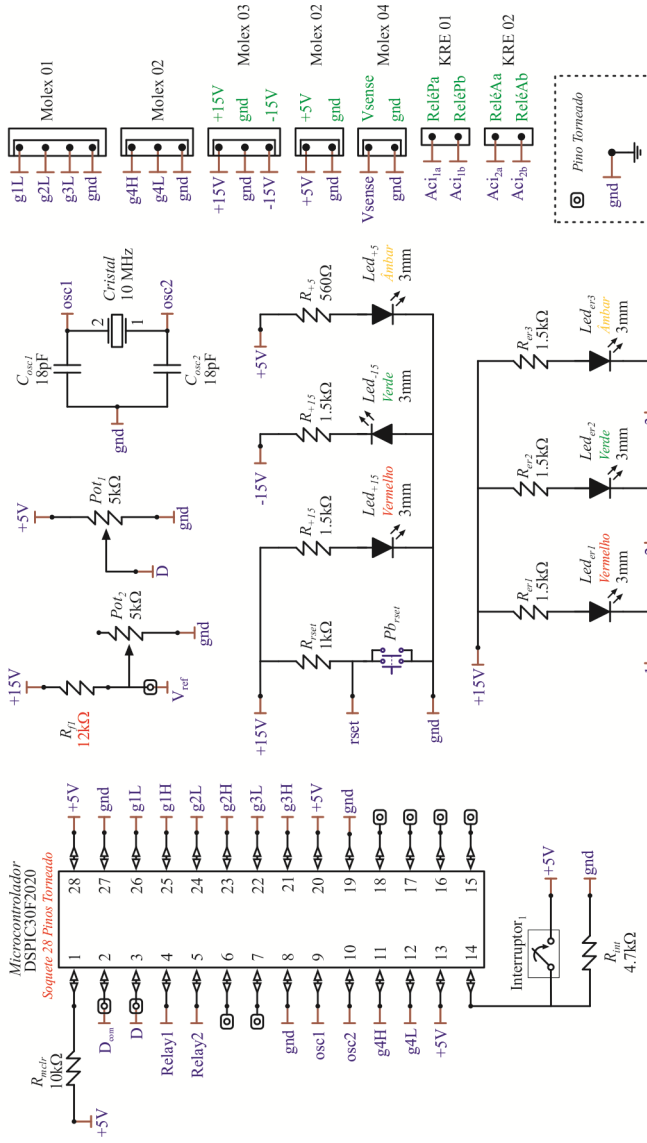


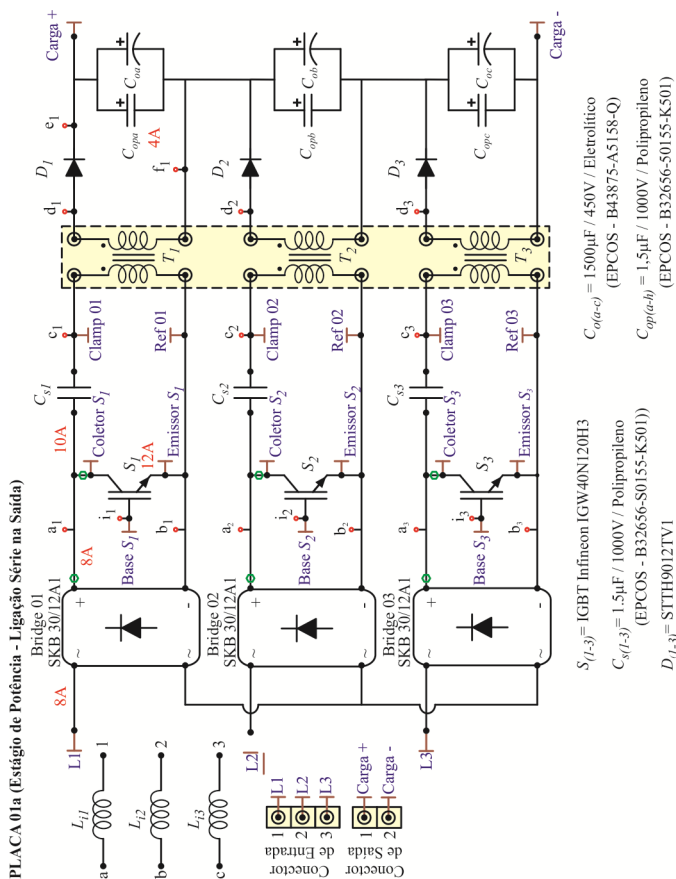
PLACA 03a (Drivers)





PLACA 03c (Comando e Circuitos Auxiliares)





Pontos para *jumpers* de corrente

 $a_{1-3}, b_{1-3}, c_{1-3}, d_{1-3}, e_1, f_1, i_{1-3}$: Pontos para medida de tensão

LISTA DE COMPONENTES

A lista completa dos componentes utilizados para montar o protótipo é apresentada na tabela a seguir.

Estágio	Descrição	Especificação	Qtd
ESTÁGIO DE POTÊNCIA E CIRCUITOS DE GRAMPEAMENTO	Interruptores - IGBT ($V_{CE} = 1200\text{ V} / I_c = 46\text{ A}$)	Infineon IGW40N120H3	3
	Diodos de Saída - Ultrafast (1200 V / 40 A)	STTH9012TV1	3
	Capacitores SEPIC (2 μF / 1000 V / Polipropileno)	EPCOS B32656-S0155-K501	3
	Capacitores de Saída (1000 μF / 250 V / Eletrolítico)	EPCOS – B43501-B2108-M	8
	Ponte Retificadora Monofásica	SKB 30/12A1	3
	Indutores de Entrada (3,631 mH)	Núcleo: 2x NEE-76/50/25	3
		Número de Espiras: 111	
		Condutores em Paralelo: 10	
		Bitola do Fio: 23 AWG	
	Transformadores (Indutores Acoplados)	Núcleo: NEE-65/33/39	3
		Primário:	
		Número de Espiras: 24	
		Condutores em Paralelo: 26	
	$L_o = 97,8\text{ }\mu\text{H}$ $n = 0,776$	Bitola do Fio: 26 AWG	3
		Secundário:	
CIRCUITO DE COMANDO E CONTROLE	Diodos de Grampeamento – Ultrafast (1500 V / 5 A)	MUR5150E	3
			24
	Capacitores de Grampeamento (1 μF / 250 V / Polipropileno)	EPCOS MAC	12
	Resistores de Grampeamento (10 k Ω / 25 W)		
	Microcontrolador	DSPIC30F2020	1
	Soquete para CI de 28 Pinos Torneado		1
	Resistor 560 Ω - 1/8 W		1
	Resistor 1 k Ω - 1/8 W		1
	Resistor 1,5 k Ω - 1/8 W		5
	Resistor 12 k Ω - 1/8 W		1
	Resistor 4,7 k Ω - 1/8 W		1
	Resistor 10 k Ω - 1/8 W		5
	Resistor 180 k Ω - 1/8 W		2
	Resistor 3,3 k Ω - 1/8 W		1
	Resistor 2,7 k Ω - 1/8 W		2
	Diodo Retificador de uso Geral	1N4002	2
	Capacitor Cerâmico 270 nF		2
	Capacitor Cerâmico 220 pF		2
	Capacitor Cerâmico 1,8 nF		1
	Capacitor Cerâmico 100 nF		3
	Capacitor Eletrolítico 10 μF		3
	Grampeador de baixa tensão	TL7726cp	1
	Amplificador Operacional	LF347N	1
	Potenciômetro de Precisão de 5k Ω		2
	LED 3mm Vermelho		2
	LED 3mm Verde		2
	LED 3mm Âmbar		2
	Capacitor Cerâmico 33pF		2
	Capacitor Cerâmico 100nF		1
	Oscilador de Cristal 10MHz		1
	Driver de Acionamento Semikron	SKHI 10op	3



DIVERSOS	Fonte Auxiliar para Drive	SKHI PS2	1
	Transformador Auxiliar para Fonte de Drive	T16 1:5:5	1
	Capacitor Cerâmico 100 nF		4
	Capacitor Eletrolítico 10 mF		3
	Circuito Integrado de Buffer	SN7407	1
	Resistor 1,2 kΩ - 1/8 W		6
	Conector KRE de Duas Vias		8
	Conector Molex de 4 Vias		1
	Conector Molex de 3 Vias		3
	Conector Molex de 2 Vias		2
	Fonte Auxiliar Isolada (+15V / -15V) (+5 V / -5 V x2)		1
	Ventiladores 12 V (6 cm / 6 cm)		3
	Transistor Bipolar NPN de uso Geral	BC238	2
	Relé Auxiliar	RP420 006	2
	Interruptor tipo <i>push-button</i>		1
COMPONENTES EXTRAS UTILIZADOS NA LIGAÇÃO SÉRIE	Interruptor de baixa tensão tipo alavanca		1
	Dissipador de Calor (15,5 cm / 12 cm / 6 cm)	HS15560	3
	Disjuntor Trifásico 40 A		1
	Chave Contatora Trifásico Normalmente Aberta	WEG CWM32	2
	Fusíveis de Entrada 35 A	WEG NH00	3
	Capacitores de Saída (1,5 μF / 1000 V / Polipropileno)	EPCOS – B32656-50155-K501	3
	Capacitores de Saída (1500 μF / 450 V / Eletrolítico)	EPCOS – B43875-A5158-Q	3

CÁLCULO DAS PERDAS E CÁLCULO TÉRMICO

O cálculo das perdas principais nos semicondutores é apresentado a seguir e servem como referência para a estimativa de rendimento e projeto do dissipador de calor utilizado no protótipo. A planilha foi elaborada no programa MathCad®.

SEPIC Trifásico MCD (Cálculo Térmico dos Semicondutores)

1 - Ponte Retificadora:

$$I_{Dpmcd} := 3.5A$$

$$I_{Dpef} := 5.5A$$

O catálogo das pontes retificadoras da Semikron oferecem o valor máximo de corrente eficaz na saída da ponte e a tensão máxima reversa.

SKB 30/08:

$$I_D := 30A \quad \text{para } T_c = 94^\circ C$$

$$V_{RRM} := 1200V$$

Cálculo de Perdas:

$$r_T := 12 \cdot 10^{-3} \Omega$$

Resistência interna do diodo

$$V_{TO} := 0.85V$$

Tensão interna do diodo

Perdas por Condução:

$$P_{DFB} := V_{TO} \cdot I_{Dpmcd} + r_T \cdot I_{Dpef}^2$$

$$P_{DFB} = 3.338 \cdot W$$

Perdas por diodo

$$P_{FB} := 4 \cdot P_{DFB}$$

$$P_{FB} = 13.352 \cdot W$$

Perdas na ponte retificadora

Perdas por comutação são desprezadas pois a frequência é de 60Hz.

2 - Diodos de Saída:

$$I_{Dlmed} := 3.5A$$

$$I_{Dllef} := 7.5A$$

Perdas por condução: (Expressão obtida no Datasheet do Componente)

$$P_{Dl} := \left(1.4 \cdot I_{Dlmed} \cdot A^{-1} + 0.0089 \cdot I_{Dllef}^2 \cdot A^{-2} \right) \cdot W$$

$$P_{Dl} = 5.401 \cdot W$$



3 - IGBT:

Correntes Eficazes e Médias nos IGBTs:

$$I_{S1med} := 7A$$

$$I_{S1ef} := 12.5A$$

Dados do IGBT IGW40N120H3

$$V_{CEon} := 2.05V \quad T_j = 125^{\circ}C$$

Queda de tensão coletor-emissor em condução

$$I_{CN} := 40A$$

Corrente coletor nominal

$$r_{lIGBT} := 0.025\Omega$$

Resistência interna IGBT

$$V_{TH0} := 1.25V$$

$$t_{rN} := 49ns$$

Rise time IGBT

$$t_f := 48ns$$

$$f_s := 40kHz$$

$$V_{CC} := 1000V$$

Tensão de barramento - Tensão que está aplicada à chave quando esta está bloqueada

As perdas foram calculadas segundo as fórmulas do livro do professor Arnaldo Perin:
O TRANSISTOR IGBT APLICADO EM ELETRÔNICA DE POTÊNCIA - Item 3.4

Perdas por condução:

$$P_{condS1} := V_{CEon} \cdot I_{S1med} + r_{lIGBT} \cdot I_{S1ef}^2$$

$$P_{condS1} = 18.256 \cdot W$$

Perdas por Comutação - Entrada em condução IGBT:

$$I_{CMS1} := 40A$$

$$P_{onS1} := \frac{1}{8} \cdot V_{CC} \cdot t_{rN} \cdot \frac{I_{CMS1}^2}{I_{CN}} \cdot f_s$$

$$P_{onS1} = 9.8 \cdot W$$

Perdas por Comutação - Bloqueio IGBT:

$$P_{offS1} := V_{CC} \cdot I_{CMS1} \cdot t_f \cdot f_s \cdot \left(\frac{1}{3\pi} + \frac{1}{24} \cdot \frac{I_{CMS1}}{I_{CN}} \right)$$

$$P_{offS1} = 11.349 \cdot W$$

Perdas Totais dos Semicondutores:

$$P_{S1} := P_{condS1} + P_{onS1} + P_{offS1}$$

$$P_{S1} = 39.405 \cdot W$$

Cálculo Térmico:

IGBT:

$$R_{thjcIGBT} := 0.31 \frac{K}{W}$$

$$R_{thesIGBT} := 0.1 \frac{K}{W}$$

DIODO:

$$R_{thjcDIODO} := 0.74 \frac{K}{W}$$

$$R_{thesDIODO} := 0.1 \frac{K}{W}$$

Ponte Retificadora:

$$R_{thjcBRIDGE} := 0.7 \frac{K}{W}$$

$$R_{thesBRIDGE} := 0.1 \frac{K}{W}$$

$$T_{vjD} := 150 + 273.15$$

$$T_{vjD} := T_{vjD} \cdot K$$

$$T_{vjD} = 423.15K$$

Temperatura máxima de junção

$$T_{jmax} := 150 + 273.15$$

$$T_{jmax} := T_{jmax} \cdot K$$

$$T_{jmax} = 423.15K$$

Para o cálculo térmico, escolhe-se um T_j menor que o máximo permitido.

$$T_j = 120^\circ C$$

$$T_j := 120 + 273.15$$

$$T_j := T_j \cdot K$$

$$T_j = 393.15K$$

Será utilizado um único dissipador para todos os semicondutores do circuito:

$$T_{d_S1} := T_j - P_{S1} \cdot (R_{thjcIGBT} + R_{thesIGBT})$$

$$T_{d_S1} = 376.994K$$

$$T_{d_D1} := T_j - P_{D1} \cdot (R_{thjcDIODO})$$

$$T_{d_D1} = 389.154K$$

$$T_{d_FB} := T_j - P_{DFB} \cdot (R_{thjcBRIDGE} + R_{thesBRIDGE})$$

$$T_{d_FB} = 390.48K$$

Verifica-se qual a menor temperatura do dissipador necessária:

$$T_{dmin} := T_{d_S1}$$

$$T_{dmin} = 376.994K$$

Com isso, calcula-se a resistência térmica do dissipador:

$$T_a = 40^\circ C$$

$$T_a := 40 + 273.15$$

$$T_a := T_a \cdot K$$

$$T_a = 313.15K$$

$$R_{thda} := \frac{T_{dmin} - T_a}{P_{FB} + P_{S1} + P_{D1}}$$

$$R_{thda} = 1.098 \cdot \frac{K}{W}$$

$$\frac{K}{W} = \frac{^\circ C}{W}$$

RESOLUÇÃO DO SISTEMA DE EQUAÇÕES PARA OPERAÇÃO COM MODULADOR TRIFÁSICO NO MODO 1

Neste apêndice apresenta-se a planilha de resolução simbólica do conversor operando no modo 1. Utilizou-se o programa Maple[®].

SEPIC Trifásico operando no MCD com Modulador Phase-Shift (Operação no modo 1)

Bibliotecas Utilizadas:

with (MTM) :

with (linalg) :

Equações da Primeira Etapa de Operação:

$$e01 := J_{11} + J_{21} + J_{31} = 0 :$$

$$e02 := J_{12} - J_{11} = \frac{2 V_1}{3 L_i + L_o} \Delta t_1 :$$

$$e03 := J_{21} - J_{22} = \frac{V_1}{3 L_i + L_o} \Delta t_1 :$$

$$e04 := J_{p1} + J_{11} = \frac{V_1}{L_o} \Delta t_1 :$$

Equações da Segunda Etapa de Operação:

$$e05 := J_{12} + J_{22} + J_{32} = 0 :$$

$$e06 := J_{12} - J_{13} = \frac{2 V_o}{3 L_i + L_o} \Delta t_2 :$$

$$e07 := J_{23} - J_{22} = \frac{V_o}{3 L_i + L_o} \Delta t_2 :$$

$$e08 := J_{p1} + J_{13} = \frac{V_o}{L_o} \Delta t_2 : \text{\textcolor{red}{\#LD}}$$



Equações da Terceira Etapa de Operação:

$$e09 := J_{13} + J_{23} + J_{33} = 0 :$$

$$e10 := J_{14} - J_{13} = 0 :$$

$$e11 := J_{24} - J_{23} = 0 :$$

$$e12 := J_{14} - J_{15} = \frac{V_3}{3 L_i + L_o} \Delta t_4 :$$

Equações da Quarta Etapa de Operação:

$$e13 := J_{24} - J_{25} = \frac{V_3}{3 L_i + L_o} \Delta t_4 : \text{\textcolor{red}{\#LD}}$$

$$e14 := J_{14} + J_{24} + J_{34} = 0 :$$

$$e15 := J_{p3} - J_{34} = -\frac{V_3}{L_o} \Delta t_4 :$$

Equações da Quinta Etapa de Operação:

$$e16 := J_{15} + J_{25} + J_{35} = 0 :$$

$$e17 := J_{15} - J_{16} = \frac{V_o}{3 L_i + L_o} \Delta t_5 :$$

$$e18 := J_{25} - J_{26} = \frac{V_o}{3 L_i + L_o} \Delta t_5 :$$

$$e19 := J_{p3} - J_{36} = \frac{V_o}{L_o} \Delta t_5 : \text{\textcolor{red}{\#LD}}$$

Equações da Sexta Etapa de Operação:

$$e20 := J_{17} - J_{16} = 0 :$$

$$e21 := J_{27} - J_{26} = 0 :$$

$$e22 := J_{16} + J_{26} + J_{36} = 0 :$$

Equações da Sétima Etapa de Operação:

$$e23 := J_{17} + J_{27} + J_{37} = 0 :$$

$$e24 := J_{17} - J_{18} = \frac{V_2}{3 L_i + L_o} \Delta t_7 :$$

$$e25 := J_{28} - J_{27} = \frac{2 V_2}{3 L_i + L_o} \Delta t_7 :$$

$$e26 := J_{p2} + J_{27} = \frac{V_2}{L_o} \Delta t_7 :$$

Equações da Oitava Etapa de Operação:

$$e27 := J_{19} - J_{18} = \frac{V_o}{3 L_i + L_o} \Delta t_8 :$$

$$e28 := J_{28} - J_{29} = \frac{2 V_o}{3 L_i + L_o} \Delta t_8 :$$

$$e29 := J_{18} + J_{28} + J_{38} = 0 : \text{\textcolor{red}{\#LD}}$$

$$e30 := J_{p2} + J_{29} = \frac{V_o}{L_o} \Delta t_8 : \text{\textcolor{red}{\#LD}}$$

Equações da Nona Etapa de Operação:

$$e31 := J_{11} - J_{19} = 0 : \text{\textcolor{red}{\#LD}}$$

$$e32 := J_{21} - J_{29} = 0 :$$

$$e33 := J_{19} + J_{29} + J_{39} = 0 :$$

Equações nos Capacitores SEPIC:

$$e34 := \frac{J_{11} - J_{p1}}{2} \Delta t_1 + \frac{J_{12} + J_{13}}{2} \Delta t_2 + \frac{J_{13} + J_{14}}{2} \Delta t_3 + \frac{J_{14} + J_{15}}{2} \Delta t_4 + \frac{J_{15} + J_{16}}{2} \Delta t_5 \\ + \frac{J_{16} + J_{17}}{2} \Delta t_6 + \frac{J_{17} + J_{18}}{2} \Delta t_7 + \frac{J_{18} + J_{19}}{2} \Delta t_8 + J_{19} \Delta t_9 = 0 :$$

$$e35 := \frac{J_{21} + J_{22}}{2} \Delta t_1 + \frac{J_{22} + J_{23}}{2} \Delta t_2 + \frac{J_{23} + J_{24}}{2} \Delta t_3 + \frac{J_{24} + J_{25}}{2} \Delta t_4 + \frac{J_{25} + J_{26}}{2} \Delta t_5 \\ + \frac{J_{26} + J_{27}}{2} \Delta t_6 + \frac{J_{27} - J_{p2}}{2} \Delta t_7 + \frac{J_{28} + J_{29}}{2} \Delta t_8 + J_{29} \Delta t_9 = 0 :$$

$$e36 := \frac{-J_{31} - J_{32}}{2} \Delta t_1 + \frac{-J_{32} - J_{33}}{2} \Delta t_2 + \frac{-J_{33} - J_{34}}{2} \Delta t_3 + \frac{-J_{34} - J_{p3}}{2} \Delta t_4 + \frac{-J_{35} - J_{36}}{2} \Delta t_5 \\ + \frac{-J_{36} - J_{37}}{2} \Delta t_6 + \frac{-J_{37} - J_{38}}{2} \Delta t_7 + \frac{-J_{38} - J_{39}}{2} \Delta t_8 - J_{39} \Delta t_9 = 0 :$$



Solução do Sistema LI de 30 Incógnitas e 30 Equações:

$solution := (e01, e02, e03, e04, e05, e06, e07, e09, e10, e11, e12, e14, e15, e16, e17, e18, e20, e21, e22, e23, e24, e25, e26, e27, e28, e32, e33, e34, e35, e36) :$

$A := genmatrix(\{solution\}, [J_{11}, J_{12}, J_{13}, J_{14}, J_{15}, J_{16}, J_{17}, J_{18}, J_{19}, J_{21}, J_{22}, J_{23}, J_{24}, J_{25}, J_{26}, J_{27}, J_{28}, J_{29}, J_{31}, J_{32}, J_{33}, J_{34}, J_{35}, J_{36}, J_{37}, J_{38}, J_{39}, J_{p1}, J_{p2}, J_{p3}], flag) :$

$R := gaussjord(A) :$

Correntes no Indutor de Entrada L_{i1} :

$J_{11} := Normalizer(R[1, 31]) :$

$J_{12} := Normalizer(R[2, 31]) :$

$J_{13} := Normalizer(R[3, 31]) :$

$J_{14} := Normalizer(R[4, 31]) :$

$J_{15} := Normalizer(R[5, 31]) :$

$J_{16} := Normalizer(R[6, 31]) :$

$J_{17} := Normalizer(R[7, 31]) :$

$J_{18} := Normalizer(R[8, 31]) :$

$J_{19} := Normalizer(R[9, 31]) :$

Correntes no Indutor de Entrada L_{i2} :

$J_{21} := Normalizer(R[10, 31]) :$

$J_{22} := Normalizer(R[11, 31]) :$

$J_{23} := Normalizer(R[12, 31]) :$

$J_{24} := Normalizer(R[13, 31]) :$

$J_{25} := Normalizer(R[14, 31]) :$

$J_{26} := Normalizer(R[15, 31]) :$

$J_{27} := Normalizer(R[16, 31]) :$

$J_{28} := Normalizer(R[17, 31]) :$

$J_{29} := Normalizer(R[18, 31]) :$

Correntes no Indutor de Entrada L_{i3} :

$J_{31} := Normalizer(R[19, 31]) :$

$J_{32} := Normalizer(R[20, 31]) :$

$J_{33} := Normalizer(R[21, 31]) :$

$$J_{34} := \text{Normalizer}(R[22, 31]) :$$

$$J_{35} := \text{Normalizer}(R[23, 31]) :$$

$$J_{36} := \text{Normalizer}(R[24, 31]) :$$

$$J_{37} := \text{Normalizer}(R[25, 31]) :$$

$$J_{38} := \text{Normalizer}(R[26, 31]) :$$

$$J_{39} := \text{Normalizer}(R[27, 31]) :$$

Correntes nos Indutores de Saída L_{o1-3} :

$$J_{p1} := \text{Normalizer}(R[28, 31]) :$$

$$J_{p2} := \text{Normalizer}(R[29, 31]) :$$

$$J_{p3} := \text{Normalizer}(R[30, 31]) :$$

Expressões dos Tempos:

$$\Delta t_1 := d \cdot T_s :$$

$$\Delta t_2 := \frac{V_1}{V_o} \cdot d \cdot T_s :$$

$$\Delta t_3 := \left[\frac{1}{3} - \frac{(V_o + V_1)}{V_o} \cdot d \right] \cdot T_s :$$

$$\Delta t_4 := d \cdot T_s :$$

$$\Delta t_5 := -\frac{V_3}{V_o} \cdot d \cdot T_s :$$

$$\Delta t_6 := \left[\frac{1}{3} - \frac{(V_o - V_3)}{V_o} \cdot d \right] \cdot T_s :$$

$$\Delta t_7 := d \cdot T_s :$$

$$\Delta t_8 := \frac{V_2}{V_o} \cdot d \cdot T_s :$$

$$\Delta t_9 := \left[\frac{1}{3} - \frac{(V_o + V_2)}{V_o} \cdot d \right] \cdot T_s :$$

Corrente Média nos Diodos de Saída:

$$J_{DImed} := \text{Normalizer} \left(\frac{1}{T_s} \cdot \left(\int_0^{\Delta t_2} \left(\left(\frac{J_{12} + J_{p1}}{\Delta t_2} \right) \cdot t \right) dt \right) \right)$$



$$J_{D2med} := \text{Normalizer} \left(\frac{\frac{3}{2} \frac{(L_o + L_i) V_1^2 T_s d^2}{V_o (3 L_i + L_o) L_o}}{\left(\frac{1}{T_s} \cdot \left(\int_0^{\Delta_8} \left(\left(\frac{J_{28} + J_{p2}}{\Delta t_8} \right) \cdot t \right) dt \right) \right)} \right)$$

$$J_{D3med} := \text{Normalizer} \left(\frac{\frac{3}{2} \frac{(L_o + L_i) V_2^2 T_s d^2}{V_o (3 L_i + L_o) L_o}}{\left(\frac{1}{T_s} \cdot \left(\int_0^{\Delta_5} \left(\left(\frac{-J_{35} + J_{p3}}{\Delta t_5} \right) \cdot t \right) dt \right) \right)} \right)$$

$$\frac{\frac{3}{2} \frac{(L_o + L_i) V_3^2 T_s d^2}{V_o (3 L_i + L_o) L_o}}$$

Corrente Média na Saída (Alta Frequência):

$$J_{omedAF} := \text{Normalizer} (J_{D1med} + J_{D2med} + J_{D3med})$$

$$\frac{\frac{3}{2} \frac{(L_o + L_i) T_s d^2 (V_1^2 + V_2^2 + V_3^2)}{V_o (3 L_i + L_o) L_o}}$$

Corrente Média na Saída (Baixa Frequência):

Observação: Válida somente se garantida a expressão do valor médio durante todo o período de comutação.

$$V_1 := V_p \cdot \sin(\theta) :$$

$$V_2 := V_p \cdot \sin\left(\theta - \frac{2\pi}{3}\right) :$$

$$V_3 := V_p \cdot \sin\left(\theta + \frac{2\pi}{3}\right) :$$

$$J_{omedBF} := \text{Normalizer} \left(\frac{1}{\pi} \int_0^\pi J_{omedAF} d\theta \right)$$

$$\frac{\frac{9}{4} \frac{(L_o + L_i) T_s d^2 V_p^2}{V_o (3 L_i + L_o) L_o}}$$

RESOLUÇÃO DO SISTEMA DE EQUAÇÕES PARA OPERAÇÃO COM MODULADOR TRIFÁSICO NO MODO 2

A seguir apresentar-se-á a planilha de resolução simbólica do conversor operando no modo 2, também elaborada no Maple[®].

SEPIC Trifásico operando no MCD com Modulador Phase-Shift (Operação no modo 2)

Bibliotecas Utilizadas:

with (MTM) :

with (linalg) :

Expressões dos Tempos:

$$\Delta t_1 := d \cdot T_s :$$

$$\Delta t_2 := \frac{V_1}{V_o} \cdot d \cdot T_s :$$

$$\Delta t_3 := \left(\frac{1}{3} - \frac{(V_o + V_1)}{V_o} \cdot d \right) \cdot T_s :$$

$$\Delta t_4 := \Delta t_1 :$$

$$\Delta t_5 := \left(\frac{1}{3} - d \right) \cdot T_s :$$

$$\Delta t_6 := - \frac{L_i (3 V_3 \Delta t_4 L_i + 4 V_3 \Delta t_4 L_o + 3 V_o \Delta t_5 L_i + 4 V_o \Delta t_5 L_o)}{3 V_o L_i^2 + 4 V_o L_i L_o + V_o L_o^2 - L_o L_i V_2 - L_o^2 V_2} :$$

$$\Delta t_7 := d \cdot T_s - \Delta t_6 :$$

$$\Delta t_8 := \frac{V_2}{V_o} \cdot d \cdot T_s :$$

$$\Delta t_9 := \left(\frac{1}{3} - \frac{(V_o + V_2)}{V_o} \cdot d \right) \cdot T_s :$$



Expressões das Tensões Sobre os Indutores Durante a Sexta Etapa:

$$V_{Li16} := - \frac{L_i (V_2 + V_o)}{(3 L_i + 2 L_o)} :$$

$$V_{Li26} := V_2 - \frac{(L_i + L_o) \cdot (V_2 + V_o)}{(3 L_i + 2 L_o)} :$$

Equações da Primeira Etapa de Operação:

$$e01 := J_{11} + J_{21} + J_{31} = 0 :$$

$$e02 := J_{12} - J_{11} = \frac{2 V_1}{3 L_i + L_o} \Delta t_1 :$$

$$e03 := J_{21} - J_{22} = \frac{V_1}{3 L_i + L_o} \Delta t_1 :$$

$$e04 := J_{pl} + J_{11} = \frac{V_1}{L_o} \Delta t_1 :$$

Equações da Segunda Etapa de Operação:

$$e05 := J_{12} + J_{22} + J_{32} = 0 :$$

$$e06 := J_{12} - J_{13} = \frac{2 V_o}{3 L_i + L_o} \Delta t_2 :$$

$$e07 := J_{23} - J_{22} = \frac{V_o}{3 L_i + L_o} \Delta t_2 :$$

$$e08 := J_{pl} + J_{13} = \frac{V_o}{L_o} \Delta t_2 : \textcolor{red}{\#LD}$$

Equações da Terceira Etapa de Operação:

$$e09 := J_{13} + J_{23} + J_{33} = 0 :$$

$$e10 := J_{14} - J_{13} = 0 :$$

$$e11 := J_{24} - J_{23} = 0 :$$

$$e12 := J_{14} - J_{15} = \frac{V_3}{3 L_i + L_o} \Delta t_4 :$$

Equações da Quarta Etapa de Operação:

$$e13 := J_{24} - J_{25} = \frac{V_3}{3 L_i + L_o} \Delta t_4 : \text{\textcolor{red}{\#LD}}$$

$$e14 := J_{14} + J_{24} + J_{34} = 0 :$$

$$e15 := J_{p3} - J_{34} = -\frac{V_3}{L_o} \Delta t_4 :$$

Equações da Quinta Etapa de Operação:

$$e16 := J_{15} + J_{25} + J_{35} = 0 :$$

$$e17 := J_{15} - J_{16} = \frac{V_o}{3 L_i + L_o} \Delta t_5 :$$

$$e18 := J_{25} - J_{26} = \frac{V_o}{3 L_i + L_o} \Delta t_5 :$$

$$e19 := J_{p3} - J_{p37} = \frac{V_o}{L_o} (\Delta t_5 + \Delta t_6) : \text{\textcolor{red}{\#LD}}$$

Equações da Sexta Etapa de Operação:

$$e20 := J_{17} - J_{16} = \frac{V_{Li16}}{L_i} \cdot \Delta t_6 :$$

$$e21 := J_{27} - J_{26} = \frac{V_{Li26}}{L_i} \cdot \Delta t_6 :$$

$$e22 := J_{16} + J_{26} + J_{36} = 0 :$$

Equações da Sétima Etapa de Operação:

$$e23 := J_{17} + J_{27} + J_{37} = 0 :$$

$$e24 := J_{17} - J_{18} = \frac{V_2}{3 L_i + L_o} \Delta t_7 :$$

$$e25 := J_{28} - J_{27} = \frac{2 V_2}{3 L_i + L_o} \Delta t_7 :$$

$$e26 := J_{p2} + J_{26} = \frac{V_2}{L_o} \cdot (\Delta t_6 + \Delta t_7) :$$



Equações da Oitava Etapa de Operação:

$$e27 := J_{19} - J_{18} = \frac{V_o}{3 L_i + L_o} \Delta t_8 :$$

$$e28 := J_{28} - J_{29} = \frac{2 V_o}{3 L_i + L_o} \Delta t_8 :$$

$$e29 := J_{18} + J_{28} + J_{38} = 0 : \text{\textcolor{red}{\#LD}}$$

$$e30 := J_{p2} + J_{29} = \frac{V_o}{L_o} \Delta t_8 : \text{\textcolor{red}{\#LD}}$$

Equações da Nona Etapa de Operação:

$$e31 := J_{11} - J_{19} = 0 : \text{\textcolor{red}{\#LD}}$$

$$e32 := J_{21} - J_{29} = 0 :$$

$$e33 := J_{19} + J_{29} + J_{39} = 0 :$$

Equações nos Capacitores SEPIC:

$$e34 := \frac{J_{11} - J_{p1}}{2} \Delta_1 + \frac{J_{12} + J_{13}}{2} \Delta_2 + \frac{J_{13} + J_{14}}{2} \Delta_3 + \frac{J_{14} + J_{15}}{2} \Delta_4 + \frac{J_{15} + J_{16}}{2} \Delta_5 \\ + \frac{J_{16} + J_{17}}{2} \Delta_6 + \frac{J_{17} + J_{18}}{2} \Delta_7 + \frac{J_{18} + J_{19}}{2} \Delta_8 + J_{19} \Delta_9 = 0 :$$

$$e35 := \frac{J_{21} + J_{22}}{2} \Delta_1 + \frac{J_{22} + J_{23}}{2} \Delta_2 + \frac{J_{23} + J_{24}}{2} \Delta_3 + \frac{J_{24} + J_{25}}{2} \Delta_4 + \frac{J_{25} + J_{26}}{2} \Delta_5 \\ + \frac{J_{26} - J_{p2}}{2} (\Delta_6 + \Delta_7) + \frac{J_{28} + J_{29}}{2} \Delta_8 + J_{29} \Delta_9 = 0 :$$

$$e36 := \frac{-J_{31} - J_{32}}{2} \Delta_1 + \frac{-J_{32} - J_{33}}{2} \Delta_2 + \frac{-J_{33} - J_{34}}{2} \Delta_3 + \frac{-J_{34} - J_{p3}}{2} \Delta_4 + \frac{-J_{35} - J_{36}}{2} \Delta_5 \\ + \frac{-J_{36} - J_{37}}{2} \Delta_6 + \frac{-J_{37} - J_{38}}{2} \Delta_7 + \frac{-J_{38} - J_{39}}{2} \Delta_8 - J_{39} \Delta_9 = 0 :$$

Solução do Sistema LI de 30 Incógnitas e 30 Equações:

$$solution := (e01, e02, e03, e04, e05, e06, e07, e09, e10, e11, e12, e14, e15, e16, \\ e17, e18, e20, e21, e22, e23, e24, e25, e27, e28, e30, e32, e33, e34, e35, e36) :$$

$$A := genmatrix(\{solution\}, [J_{11}, J_{12}, J_{13}, J_{14}, J_{15}, J_{16}, J_{17}, J_{18}, J_{19}, J_{21}, J_{22}, J_{23}, \\ J_{24}, J_{25}, J_{26}, J_{27}, J_{28}, J_{29}, J_{31}, J_{32}, J_{33}, J_{34}, J_{35}, J_{36}, J_{37}, J_{38}, J_{39}, J_{p1}, J_{p2}, J_{p3}], \\ flag) :$$

$R := \text{gaussjord}(A) :$

$J_{11} := \text{Normalizer}(R[1, 31]) :$

$J_{12} := \text{Normalizer}(R[2, 31]) :$

$J_{13} := \text{Normalizer}(R[3, 31]) :$

$J_{14} := \text{Normalizer}(R[4, 31]) :$

$J_{15} := \text{Normalizer}(R[5, 31]) :$

$J_{16} := \text{Normalizer}(R[6, 31]) :$

$J_{17} := \text{Normalizer}(R[7, 31]) :$

$J_{18} := \text{Normalizer}(R[8, 31]) :$

$J_{19} := \text{Normalizer}(R[9, 31]) :$

$J_{21} := \text{Normalizer}(R[10, 31]) :$

$J_{22} := \text{Normalizer}(R[11, 31]) :$

$J_{23} := \text{Normalizer}(R[12, 31]) :$

$J_{24} := \text{Normalizer}(R[13, 31]) :$

$J_{25} := \text{Normalizer}(R[14, 31]) :$

$J_{26} := \text{Normalizer}(R[15, 31]) :$

$J_{27} := \text{Normalizer}(R[16, 31]) :$

$J_{28} := \text{Normalizer}(R[17, 31]) :$

$J_{29} := \text{Normalizer}(R[18, 31]) :$

$J_{31} := \text{Normalizer}(R[19, 31]) :$

$J_{32} := \text{Normalizer}(R[20, 31]) :$

$J_{33} := \text{Normalizer}(R[21, 31]) :$

$J_{34} := \text{Normalizer}(R[22, 31]) :$

$J_{35} := \text{Normalizer}(R[23, 31]) :$

$J_{36} := \text{Normalizer}(R[24, 31]) :$

$J_{37} := \text{Normalizer}(R[25, 31]) :$

$J_{38} := \text{Normalizer}(R[26, 31]) :$

$J_{39} := \text{Normalizer}(R[27, 31]) :$

$J_{p1} := \text{Normalizer}(R[28, 31]) :$

$J_{p2} := \text{Normalizer}(R[29, 31]) :$

$J_{p3} := \text{Normalizer}(R[30, 31]) :$



Corrente Média nos Diodos de Saída:

$$J_{D1med} := Normalizer \left(\frac{1}{T_s} \cdot \left(\int_0^{\Delta_2} \left(\left(\frac{J_{12} + J_{p1}}{\Delta t_2} \right) \cdot t \right) dt \right) \right)$$

$$\frac{3}{2} \frac{(L_i + L_o)}{V_o L_o} \frac{V_1^2 d^2 T_s}{(3 L_i + L_o)}$$

$$J_{D2med} := Normalizer \left(\frac{1}{T_s} \cdot \left(\int_0^{\Delta_8} \left(\left(\frac{J_{28} + J_{p2}}{\Delta t_8} \right) \cdot t \right) dt \right) \right)$$

$$\frac{3}{2} \frac{(L_i + L_o)}{V_o L_o} \frac{V_2^2 d^2 T_s}{(3 L_i + L_o)}$$

$$\#J_{D3med} := Normalizer \left(\frac{1}{T_s} \cdot \left(\int_0^{\Delta_5 + \Delta_6} \left(\left(\frac{-J_{35} + J_{p3}}{\Delta t_5 + \Delta t_6} \right) \cdot t \right) dt \right) \right) :$$

$$\#J_{D3med} := -\frac{1}{2} \frac{(J_{35} - J_{p3}) (\Delta t_5 + \Delta t_6)}{T_s} :$$

Reescrevendo J_{D3med} :

$$J_{D3med} := \frac{3}{2} \frac{(L_i + L_o)}{V_o L_o} \frac{V_3^2 d^2 T_s}{(3 L_i + L_o)}$$

$$\frac{3}{2} \frac{(L_i + L_o)}{V_o L_o} \frac{V_3^2 d^2 T_s}{(3 L_i + L_o)}$$

Observação: Mesmas equações para os valores médios das correntes nos diodos de saída, logo corrente média de saída é a mesma.

CÓDIGO FONTE

O código fonte compilado e gravado no microcontrolador DSPIC 30F2020 é apresentado a seguir. O principal objetivo do microcontrolador foi à implementação das rotinas para gerar os dois tipos de modulação. Utilizou-se o compilador C30[®] para o programa MpLab[®].

```
// Inclusão de bibliotecas:
#include "p30f2020.h"
// Configuração de inicialização:
_FOSC(HS)           // Configura o oscilador primário como HS (Cristal).
_FOSCSEL(PRIOSSEL_PLL) // Seleccionada o oscilador primário com PLL.
_FWDT(FWDTEN_OFF)   // Desabilita o WatchDog Timer.
_FGS(CODE_PROT_OFF)  // Desabilita a Proteção de Código.
_FPOR(PWRT_OFF)      // Desabilita o Power Up Timer.
_FBS(BSS_NO_FLASH)   // Configura o Boot Code Segment para 0xFFFF.
// Declaração de variáveis e funções:
unsigned long int duty;
long int x;
void init_AD(void);
void read_AD(void);
void init_PWM(void);
// Função principal:

int main(){

    init_AD();           // Inicializa conversor AD.
    init_PWM();          // Inicializa PWM.
    TRISB=0x00F3;        // Seta pinos RB2 e RB3 da PortaB como saída.
    for( x=0; x<10000; x++){ // Delay.
        TRISF=0x0040;    // Seta pino RF6 da PortaF como entrada.
        for( x=0; x<10000; x++){
            PORTBbits.RB2=1; // Seta pino RB2 para nível alto (Liga Relé 1);
            for( x=0; x<10000; x++){
                PORTBbits.RB3=1; // Seta pino RB3 para nível alto (Liga Relé 2);

            }
        }
    }

    while(1){
        read_AD(); // Lê Conversor AD para leitura de Vo;
        if (duty>496){ // Limita D em 0.52;
            duty=496;
        }
        PDC1 = 16*duty; // Seta Razão cíclica nas 3 saídas PWM;
        PDC2 = 16*duty;
        PDC3 = 16*duty;
    }
}
```



// Configuração dos módulos PWM:

void init_PWM(**void**) {

PTCONbits.PTEN = 0; // Desabilita o módulo PWM;

// Configuração da frequência de operação: $fs=(1/PTPER)$. PTPER= (640M / fs) -1

PTPER = 15999; // Seta o período de operação do PWM.

PWMCON1 = 0; // Seta PWCON1 para inicializar em 0.

PWMCON2 = 0;

PWMCON3 = 0;

PWMCON1bits.IUE = 1; // Habilita o bit IUE.

PWMCON2bits.IUE = 1;

PWMCON3bits.IUE = 1;

PWMCON1bits.DTC = 2; // Desabilita o bit DTC (sem tempo morto).

PWMCON2bits.DTC = 2;

PWMCON3bits.DTC = 2;

// Configuração da razão cíclica: $PDC=D*(PTPER+1)$ (valor menos 62 - erro de transmissão).

PDC1 = 7938; // Seta a razão cíclica de operação do PWM1.

PDC2 = 7938; // Seta a razão cíclica de operação do PWM2.

PDC3 = 7938; // Seta a razão cíclica de operação do PWM3.

// Configuração de tempo morto:

DTR1 = 0; // Seta o valor do tempo morto do PWM1 para 0.

DTR2 = 0; // Seta o valor do tempo morto do PWM2 para 0.

DTR2 = 0; // Seta o valor do tempo morto do PWM3 para 0.

// As três linhas a seguir realizam a defasagem das portadoras (modulador trifásico).

PHASE1 = 0; // Seta o valor da fase do PWM1 para 0 graus.

PHASE2 = 5333; // 120 graus de defasagem ($PHASE\ 2 = (120/360)*PTER$).

PHASE3 = 10666; // 240 graus de defasagem ($PHASE\ 3 = (240/360)*PTER$).

// PHASE1 = 0; // Seta o valor da fase do PWM1 para 0 graus.

// PHASE2 = 0; // Seta o valor da fase do PWM2 para 0 graus.

// PHASE3 = 0; // Seta o valor da fase do PWM3 para 0 graus.

// Para alterar para o modulador convencional remover o comentário das 3 linhas acima.

IOCON1bits.PENH = 1; // PWM1H controlado por PWM.

IOCON1bits.PENL = 1; // PWM1L controlado por PWM.

IOCON1bits.PMOD = 0; // PWM1 no modo complementar.

IOCON2bits.PENH = 1;

IOCON2bits.PENL = 1;

IOCON2bits.PMOD = 0;

IOCON3bits.PENH = 1;

IOCON3bits.PENL = 1;

```

IOCON3bits.PMOD = 0;
TRGCON1bits.TRGDIV = 0;           // Trigger on every event.
TRGCON1bits.TRGSTRT = 0;         // Inicia contagem.
LEBCON1=0;                       // Seta LEBCON1 para inicializar desabilitados.
LEBCON2=0;
LEBCON3=0;
TRGCON1=0;                       // Seta TRGCON1 para inicializar em 0.
TRGCON2=0;
TRGCON3=0;
TRIG1=0;                         // Seta TRIG1 para 0 (não produz trigger).
TRIG2=0;
TRIG3=0;
PTCON=0x8000;                   // Habilita o PWM.
}

```

// Função de configuração do conversor AD:

```

void init_AD(void){

    ADCONbits.ADSIDL = 0;         // Opera em in Idle Mode.
    ADCONbits.FORM = 0;           // Formato de saída: Inteiro.
    ADCONbits.EIE = 0;            // Habilita a interrupção EIE.
    ADCONbits.ORDER = 0;          // Lê canais pares primeiramente.
    ADCONbits.SEQSAMP = 1;        // Habilita leitura sequencial.
    ADCONbits.ADCS = 0;           // Seta a divisão de clock para Fadc/14.
    ADCONbits.GSWTRG = 0;         // Global software trigger bit.
    ADPCFG = 0xFFFC;;            // Habilita AN0 e AN1 como entrada analógica.
    ADSTAT = 0;                   // Limpa o registrador ADSTAT.
    ADCPC0bits.TRGSRC0 = 1;       // Individual software trigger.
    ADCPC0bits.SWTRG0 = 0;        // Desabilita conversão AD de AN0 e AN1.
    ADCPC0bits.PEND0 = 0;         // Aguarda conversão (Se 1 conversão completa).
    ADCPC0bits.IRQEN0 = 0;
    ADCONbits.ADON = 1;           // Inicia Conversão.
}

// Função de leitura de AD (AN0 e AN1) com média:
void read_AD(void){
    int j;
    duty=0;
    for (j=0;j<5;j++){           // Média de cinco leituras.
        ADCPC0bits.SWTRG0 = 1;    // Inicia conversão AD nos pinos AN0 and AN1.
        while(ADCPC0bits.PEND0){  // Aguarda conversão.
            ADSTAT = 0;           // Limpa o registrador ADSTAT.
            ADCPC0bits.SWTRG0 = 0; // Termina a conversão AD nos pinos AN0 e AN1.
            duty=duty+ADCBUF1;     // Transfere o valor lido em AN1 para "duty".
        }
        duty=(duty/5);            // Realiza a média das leituras.
    }
}

```

// Observação: Para mudar a razão cíclica manualmente utilizando o potenciômetro (testes em malha aberta ajustável) é necessário trocar o buffer lido para AN0 (ADCBUF0).

PROJETO DO COMPENSADOR DE TENSÃO DA SAÍDA

Todo o projeto de controle explicado no Capítulo 6 é apresentado na planilha MathCad® do presente apêndice.

SEPIC Trifásico MCD (Projeto do Controlador de Tensão)

Especificações:

$$V_p := 310.269$$

$$f_s := 40000$$

$$L_0 := 97.722 \cdot 10^{-6}$$

$$L_1 := 3.631 \cdot 10^{-3}$$

$$R_0 := 40$$

$$C_0 := 2000 \cdot 10^{-6}$$

$$V_o := 425.21278$$

$$D_{nom} := 0.459$$

$$n := 0.776$$

$$V_{ip} := 5$$

$$R_{s1} := 3.3 \cdot 10^3$$

$$R_{s2} := 330 \times 10^3$$

$$L_{eq} := \frac{L_1 \cdot L_0}{L_1 + L_0}$$

$$K := \frac{3V_p^2 D_{nom} \cdot R_0}{4 \cdot n \cdot V_o \cdot f_s \cdot L_{eq}}$$

$$K_{PWM} := \frac{1}{V_{ip}} = 0.2$$

$$K_{V_o} := \frac{R_{s1}}{R_{s1} + R_{s2}}$$

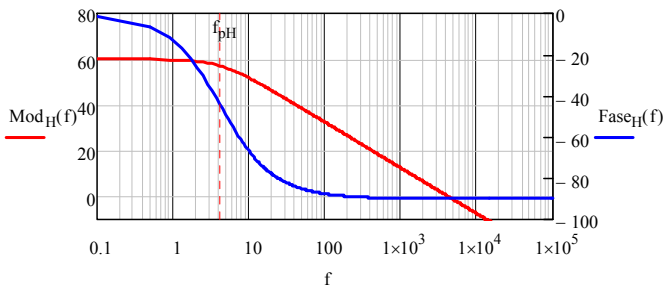

a) Função de transferência da planta:

$$H(f) := \frac{2K}{1 + \frac{K \cdot D_{\text{nom}}}{V_o} + s1(f) \cdot R_o \cdot C_o}$$

$$\text{Mod}_H(f) := 20 \cdot \log(|H(f)|)$$

$$\text{Fase}_H(f) := \arg(H(f)) \cdot \frac{180}{\pi}$$

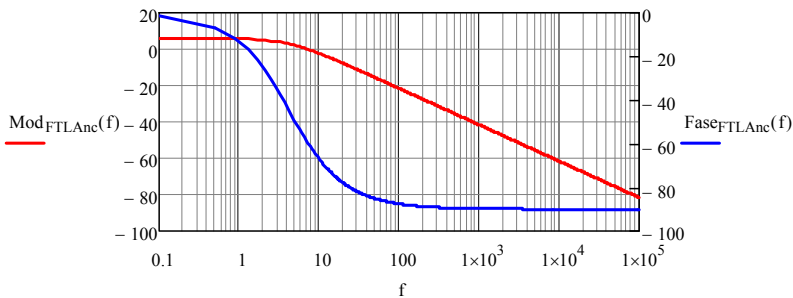
$$f_{\text{pH}} := \frac{V_o + K \cdot D_{\text{nom}}}{2 \cdot \pi \cdot R_o \cdot C_o \cdot V_o} \quad f_{\text{pH}} = 4.256$$


b) Função Transferência de laço aberto não compensado:

$$\text{FTLAnc}(f) := K_{\text{PWM}} \cdot K_{V_o} \cdot H(f)$$

$$\text{Mod}_{\text{FTLAnc}}(f) := 20 \log(|\text{FTLAnc}(f)|)$$

$$\text{Fase}_{\text{FTLAnc}}(f) := \arg(\text{FTLAnc}(f)) \cdot \frac{180}{\pi}$$



c) Especificações do sistema compensado:

frequência de cruzamento	$f_c := \frac{f_s}{300}$	$f_c = 133.333$
frequência do zero	$f_z := 3.5$	$f_z = 3.5$
frequência do segundo pólo	$f_{p2} := \frac{f_s}{10}$	$f_{p2} = 4 \times 10^3$

d) Cálculo do ganho do compensador:

$$\text{Mod}_C(f_c) := 20 \cdot \log \left[\left| \frac{(i \cdot 2 \cdot \pi \cdot f_c + 2 \cdot \pi \cdot f_z)}{i \cdot 2 \cdot \pi \cdot f_c \cdot ((i \cdot 2 \cdot \pi \cdot f_c + 2 \cdot \pi \cdot f_{p2}))} \right| \right]$$

Sabe-se que na frequência de cruzamento a seguinte expressão é válida:

$$|K_c \cdot C(f_c) \cdot \text{FTLanc}(f_c)| = 1 \quad |K_c \cdot C(f_c) \cdot \text{FTLanc}(f_c)| \text{ dB} = 0 \text{ dB}$$

$$K_{\text{cdB}} = -C(f_c) \text{ dB} - \text{FTLanc}(f_c) \cdot \text{dB}$$

Ganho do compensador de tensão

$$K_{\text{cdB}} := -\text{Mod}_C(f_c) - \text{Mod}_{\text{FTLanc}}(f_c) \quad \boxed{K_{\text{cdB}} = 112.112}$$

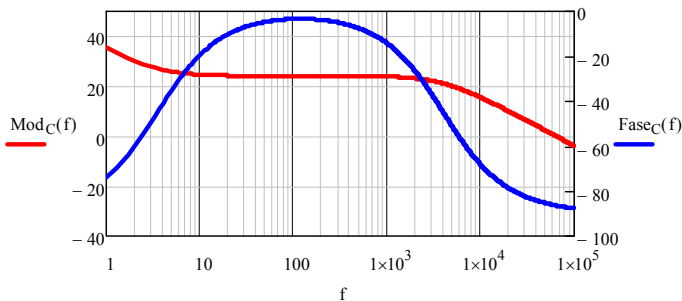
$$K_c := 10^{\frac{K_{\text{cdB}}}{20}} \quad \boxed{K_c = 4.033 \times 10^5}$$

e) Compensador PI com filtro:

$$C(f) := K_c \cdot \frac{(s1(f) + 2 \cdot \pi \cdot f_z)}{s1(f) \cdot (s1(f) + 2 \cdot \pi \cdot f_{p2})}$$

$$\text{Mod}_C(f) := 20 \cdot \log(|C(f)|)$$

$$\text{Fase}_C(f) := \arg(C(f)) \cdot \frac{180}{\pi}$$

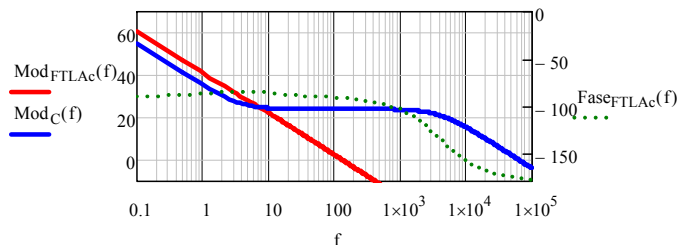



f) Função transferência de laço aberto do sistema compensado:

$$FTLAc(f) := FTLAnc(f) \cdot C(f)$$

$$\text{Mod}_{FTLAc}(f) := 20 \cdot \log(|FTLAc(f)|)$$

$$\text{Fase}_{FTLAc}(f) := \arg(FTLAc(f)) \cdot \frac{180}{\pi}$$


g) Circuito do compensador de tensão:

$$|C(f_c) \cdot H(f_c) \cdot K_{PWM} \cdot K_{Vo}| = 1$$

Deseja-se que o compensador de tensão, na frequência de cruzamento, esteja no ganho de faixa plana, dessa forma:

$$G_{fp} := 20 \cdot \log\left(\left|\frac{1}{H(f_c) \cdot K_{PWM} \cdot K_{Vo}}\right|\right)$$

$$G_{fp} = 24.105$$

Ganho de faixa plana do compensador de tensão

Arbitrando-se R1:

$$R_1 := 10 \cdot 10^3$$

Encontra-se Rf1 de posse do ganho de faixa plana do compensador

$$R_{f1} := R_1 \cdot 10^{\frac{G_{fp}}{20}}$$

$$R_{f1} = 160.423 \times 10^3$$

$$R_{f1} := 180 \cdot 10^3$$

Com Rf1 e conhecida a frequência do zero do compensador obtém-se Cf1:

$$C_{f1} := \frac{1}{R_{f1} \cdot 2\pi f_z}$$

$$C_{f1} = 252.627 \times 10^{-9}$$

$$C_{f1} := 270 \cdot 10^{-9}$$

Com Rf1 e Cf1 definidos e conhecendo a fp do compensador obtém-se Cf2:

$$C_{f2} := \frac{C_{f1}}{R_{f1} \cdot C_{f1} \cdot 2\pi f_{p2} - 1}$$

$$C_{f2} = 221.23 \times 10^{-12}$$

$$C_{f2} := 220 \cdot 10^{-12}$$

PUBLICAÇÃO EM PERIÓDICO

As principais contribuições geradas na pesquisa, apresentadas na tese, geraram um artigo publicado em periódico na *IEEE Transactions on Power Electronics*, de acordo com a referência [44]. Uma cópia da versão publicada é apresenta neste apêndice.



Isolated Three-Phase High Power Factor Rectifier Based on the SEPIC Converter Operating in Discontinuous Conduction Mode

Gabriel Tibola and Ivo Barbi, *Fellow, IEEE*

Abstract—This paper presents the analysis and design of a three-phase high power factor rectifier, based on the de–dc single-ended primary-inductance converter (SEPIC) operating in discontinuous conduction mode, with output voltage regulation and high frequency isolation. The input high power factor is naturally attained through the operational mode without the use of current sensors and a current control loop. To validate the theoretical analysis, a design example and experimental results for a 4-kW, 380-V line-to-line input voltage, 400-V output voltage, 0.998 power factor, 40-kHz switching frequency, and 4% input current total harmonic distortion laboratory prototype are presented, considering two distinct modulators. In addition, experimental results for the output voltage closed-loop control are presented.

Index Terms—AC–DC converter, discontinuous conduction mode (DCM), power factor correction (PFC), single-ended primary-inductor converter (SEPIC), three-phase rectifier.

NOMENCLATURE

V_p	Peak value of line-to-neutral input voltage.
V_o	Output voltage.
f_s	Switching frequency.
f_r	Main frequency.
R_o	Load resistance.
D	Duty cycle.
C_o	Output capacitor.
C_s	SEPIC capacitor.
$V_{1,2,3}$	Input source voltage.
T_r	Main period.
T_s	Switching period.
ϕ	Shifted angle.
θ	Phase angle.
P_o	Output power.
P_s	Input power.
$P_{3\phi}$	Three-phase input power.
I_p	Peak value of line-to-neutral input current.
G	Converter gain.
ΔI_{Ls}	Input current ripple.
L_s	Input inductor.

V_{tp}	Triangular carrier peak voltage.
ε	Noncompensated error.
ε_c	Compensated error.
K_c	Compensator gain.
ω_z	Compensator zero frequency.
ω_p	Compensator pole frequency.

I. INTRODUCTION

IN 1997, a complete classification of three-phase rectifier topologies with low effect on the mains was presented [1], where the first division distinguished active and passive rectifiers. Some are purely passive topologies, such as the 12- and 18-pulse rectifiers with or without isolation [2], while others are hybrid structures [3], [4]. In the case of active structures, the input current, output voltage, or both are controlled, resulting in many other subdivisions: direct three-phase systems or those composed of a combination of single-phase systems, with low- or high-frequency isolation, unidirectional or bidirectional systems, single- or multiple-stage converters, and those related to continuous or discontinuous operational modes.

In summary, if only the structures that result in a unity power factor (PF), low input current total harmonic distortion (THD), controlled output voltage and isolation from the mains are considered, three criteria may be highlighted: number of stages, isolation, and control strategy.

In relation to the number of stages, systems with two or more stages are commonly found, where the first stage is responsible for the rectification and the power factor correction (PFC) and the second for the isolation and output voltage regulation.

Even with the individual efficiency of each block being high, the global efficiency of this kind of structure is generally low. Thus, in the search for better efficiency, the application of structures that accomplish all the energy processing in a single-stage is an interesting approach.

In relation to the isolation, some aspects must be considered: the first relates to the increased loss in isolated converters, and thus, this kind of application must be as efficient as possible. This feature is obtained through the use of high frequency rather than low-frequency transformers, leading to the second aspect which is related to the structure volume reduction, also achieved through the use of high-frequency isolation.

In the case of the three-phase rectifier, structure control, usually applied for PFC, is generally complex and involves the monitoring of input currents and complicated control loops. Besides the input current control, the output voltage must be

Manuscript received September 3, 2012; revised December 17, 2012; accepted February 8, 2013. Date of current version May 3, 2013. Recommended for publication by Associate Editor R. Redl.

The authors are with the Department of Electrical Engineering, Power Electronics Institute, Federal University of Santa Catarina, Santa Catarina 88040-970, Brazil (e-mail: gabriel@inep.ufsc.br, ivobarbi@inep.ufsc.br).

Digital Object Identifier 10.1109/TPEL.2013.2247775

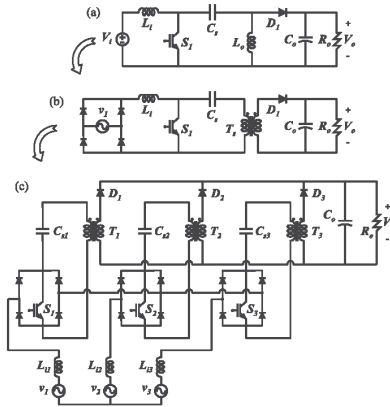


Fig. 1. (a) Nonisolated dc-dc SEPIC. (b) SEPIC-based, isolated, unity PF single-stage rectifier. (c) Proposed three-phase rectifier structure power stage.

stable even with load changes, adding another control loop to the system. Thus, the employment of simpler control loops and a reduced number of sensors provide several structural advantages, when cost and reliability are considered.

In this context, this paper presents a single-stage three-phase rectifier with high-frequency isolation and output voltage control, based on the dc-dc single-ended primary-inductor converter (SEPIC) operating in discontinuous conduction mode (DCM), which provides a PF close to unity and low THD, without the use of any current sensors or a current control loop.

II. PROPOSED SYSTEM

In order to generate the proposed topology, the basic dc-dc SEPIC, shown in Fig. 1(a), was initially modified to operate as a single-phase isolated rectifier, similarly to the boost and other rectifiers [5]–[7], as can be observed in Fig. 1(b). From the last stage, it is possible to obtain sinusoidal input currents, using an appropriate current control [8], or operating the SEPIC in DCM [9]–[11].

The single-stage structure may be replicated for each phase of a three-phase three-wire system, resulting in a circuit in which each output stage can be connected in series or in parallel. The three-phase structure presented in this paper is composed of parallel connection, a technique commonly employed, as discussed in [12] and [13]. The resulting topology, with the inductors allocated on the ac side, is shown in Fig. 1(c).

Three-phase topologies with analog power stage structures are presented in [14]–[18]. However, these topologies operate in the continuous conduction mode (CCM), and therefore, an input current control loop is required.

From the power electronics point of view, a converter is defined by the power stage along with its modulator. Therefore, for the power converter presented herein, two pulse width modulation (PWM) modulators are proposed. The first one is that in which all the switches are gated simultaneously (conventional modulator). In the second one, a 120° delay between the gate pulses is employed (phase-shift modulator). The mathematical results presented in this paper were obtained considering the converter employing the conventional modulator, although experimental results for both modulators are presented.

III. PRINCIPLE OF OPERATION AND ANALYSIS

The SEPIC DCM operation is defined by the current discontinuity on the output diode, when the switch is blocked. Therefore, in addition to the two operation stages of the dc-dc SEPIC operating in CCM, there is a third stage, before the switch conduction, for which the output diode current is null.

When this operation mode is ensured, the converter is able to emulate a resistance, naturally providing a sinusoidal input current in phase with the input voltage. As a result, only a simple current loop is needed to control the system output voltage.

In the three-phase system, the DCM is characterized by the same criteria. Thus, to obtain the converter operation in this mode, it is necessary to ensure discontinuous currents across the three output diodes.

In order to perform a simplified mathematical analysis, the three-phase power stage proposed in Fig. 1(c) is redrawn according to Fig. 2(a), where the isolation and the output connections have been removed, but the relation given by (1) must be maintained. Additionally, the conventions adopted for voltages and currents are also illustrated in Fig. 2(a)

$$\begin{cases} V_o = V_{o1} = V_{o2} = V_{o3} \\ i_o = i_{o1} + i_{o2} + i_{o3}. \end{cases} \quad (1)$$

The three-phase input voltages are sinusoidal, as can be seen in Fig. 3(a); however, due to the symmetry, the system presents the same behavior for each sector of 30°. Therefore, in order to reduce the mathematical complexity, it is possible to analyze the system only for one sector and expand it to a whole main grid period.

In the case of the fifth sector [see Fig. 3(a)], for instance, the input voltages are featured in the relations expressed by (2). In this situation, any dc-dc voltage source, respecting the relations in (2), may be adopted to represent the system operation in this sector

$$\begin{cases} |V_o| > |V_1| > |V_2| \\ V_1 > 0 \quad V_2 > 0 \quad V_3 < 0. \end{cases} \quad (2)$$

Considering that the controlled switches are simultaneously commanded, and the system is operating in DCM, for a proper operation, besides (2), the input inductances need to be higher than the output ones, as described in (3). Furthermore, the instantaneous voltage across each SEPIC capacitor is assumed to be equal to the respective input rectified voltage, according to (4) and, due to the constructive symmetry, the relations in (5)

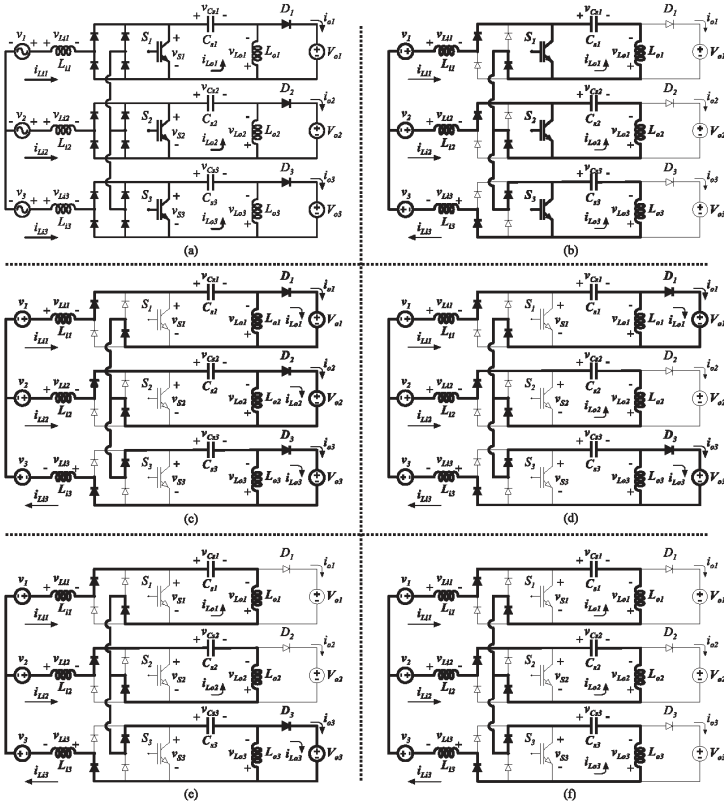


Fig. 2. Conventions and operation stages for one sector analysis. (a) Conventions. (b) First stage. (c) Second stage. (d) Third stage. (e) Fourth stage. (f) Fifth stage.

are also valid

$$\begin{cases} L_{d1} \gg L_{o1} \\ L_{d2} \gg L_{o2} \\ L_{d3} \gg L_{o3} \end{cases} \quad (3)$$

$$\begin{cases} V_{Cs1} = |V_1| \\ V_{Cs2} = |V_2| \\ V_{Cs3} = |V_3| \end{cases} \quad (4)$$

$$\begin{cases} L_{d1} = L_{d2} = L_{d3} = L_i \\ L_{o1} = L_{o2} = L_{o3} = L_o \\ C_{s1} = C_{s2} = C_{s3} = C_s. \end{cases} \quad (5)$$

From the switching frequency point of view, five distinct operation stages are identified, as illustrated in Fig. 3(b). The first stage begins when the three switches are commanded to conduct. Under this condition, the output diodes are blocked and energy is stored in the input inductors, while the SEPIC capacitors transfer energy to the output inductors. This operating stage is highlighted in Fig. 2(b).

The second stage starts when the three switches are commanded to block (time t_1), leading to conduction by the three output diodes, as described in Fig. 2(c). During this stage, the energy stored in the output inductors is transferred to the system output. On the other hand, the energy stored in the input

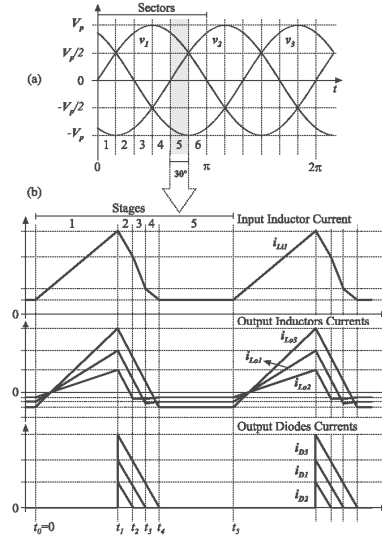


Fig. 3. Three-phase converter operation stage analysis: (a) input voltages; (b) main waveforms from the high frequency point of view.

inductors is simultaneously transferred to the system output and SEPIC capacitors.

Since the input voltage levels differ from one other, the energy levels stored in the respective elements are also distinct, and therefore, the currents across the output diodes become null at different time instants. For instance, for the sector under analysis, the lowest input voltage is V_2 and thus the diode D_2 is the first to be blocked, exactly at the moment at which the currents in the input and output inductors (i_{L12} and i_{L22}) assume the same value, but in an opposite way, configuring the third stage, as shown in Fig. 2(d).

The third stage remains until the next output diode blocks. At this instant, the fourth stage is accomplished. For the sector in question, once $V_1 < V_3$, the fourth stage begins when D_1 is blocked, in accordance with Fig 2(e).

Finally, the last stage is established when D_3 is blocked, as shown in Fig. 2(f). Note that the DCM may also be characterized by this stage, because the three diodes are blocked, when $i_{L1} + i_{L2} = 0$, and there is no power transfer for the system output.

A. Mathematical Analysis

From the description of the operation stages, it is possible to obtain the equivalent circuits whose analysis results in a linear system that, when solved, provides the system solution.

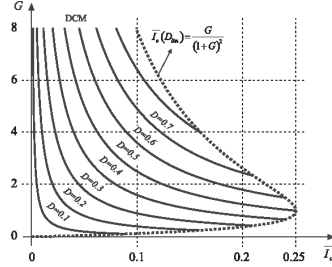


Fig. 4. Load characteristic: static gain as a function of the parameterized average output current.

The interaction of the system phases can be observed from the input current waveform, Fig. 3(b), in which, in contrast to a single-phase converter, there is a behavioral change in the input current, between the active switch turn off and subsequent turn on, evidenced by stages 2 through 5.

The three-phase system was mathematically solved considering the complete system, and the important results are those related to the average values reported herein.

The average value for the output current is given by (6). This expression confirms that the three-phase system is equivalent to three single-phase systems connected in parallel. The parameter L_{oq} results from the parallel association of the input and output inductances, (7).

The parameterized average output current expression, considering the transformer turns ratio n is given by (8) and the average output voltage is given by (9). The load characteristic is a function of the static gain and the parameterized output current, given by expression (10), and it is shown in Fig. 4, where the duty cycle limit D_{lim} between CCM and DCM is defined by equation (11). Through the application of (6), it is possible to derive an expression for the output power. In addition, considering the system operating with unitary efficiency, the input power is equal to the output power, according to (12). Equation (12) also shows the advantage referred to the three-phase system employment, since the input power is constant

$$I_o = \frac{3}{4} \frac{V_p^2 D^2}{V_o f_s L_{oq}} \quad (6)$$

$$L_{oq} = \frac{L_i L_o}{L_i + L_o} \quad (7)$$

$$T_o = D^2 \frac{V_p}{V_o n} \quad (8)$$

$$V_o = V_p D \sqrt{\frac{3R_o}{4f_s L_{oq}}} \quad (9)$$

$$G = \frac{D^2}{T_o} \quad (10)$$

$$D_{lim} < \frac{G}{(1+G)} \quad (11)$$

$$P_o = P_i = P_{\phi} = \frac{3}{2} V_p I_p = \frac{3}{4} \frac{V_p^2 D^2}{f_s L_{eq}}. \quad (12)$$

Simplifying (12) and taking into account that the voltage grid for any phase is given by (13), an equation for the input current can be obtained, according to (14), where the equivalent resistance R_{eq} is defined by (15)

$$v(\theta) = V_p \sin(\theta) \quad (13)$$

$$i(\theta) = I_p \sin(\theta) = \frac{v(\theta)}{R_{eq}} \quad (14)$$

$$R_{eq} = \frac{2 f_s L_{eq}}{D^2}. \quad (15)$$

The relation given by (14) is crucial for proceeding to the system analysis, since it emphasizes the SEPIC behavior as a resistance, from the main grid point of view, leading to a high PF, even with the system operating without a closed control loop for input currents.

B. Influence of the Modulation Type

As previously noted, the classical modulator is considered in all of the previous descriptions. Under this condition, the complete system is characterized by the waveforms shown in Fig. 5(a), from which it can be noted that the input current and voltage (depicted only for one phase) are sinusoidal and in phase with one other. Additionally, it is observed that the voltage across the SEPIC capacitor follows the input voltage, confirming the supposition of (4).

A second alternative is to employ a modulator, from where the switches are commuted with a 120° phase shift. Consequently, as detailed in Fig. 5(b), the input current ripple, for the same inductance value, is reduced and presents a minor current waveform distortion in the zero crossing.

There are no significant changes in the high-frequency operation on comparing the two modulators, but the number of operation stages is increased in the second one, resulting in a more complicated mathematical analysis. The component stresses are similar, but now there is an advantage associated with the output current. Due to the shift of the module operation, the currents of the output diodes are also shifted, implying that their peaks do not appear together, as observed in Fig. 5(c), reducing the current stresses on the output capacitor.

IV. DESIGN CRITERIA AND CONTROL STRATEGY

From the curves presented in Fig. 4, for a certain design specification, it is possible to obtain the critical parameters of the converter which ensure its operation in the desired mode.

Thus, once the system solution is known, the current and voltage levels, for the entire system, can be obtained analytically or by simulation, and the proposed converter design may be developed.

The main aspects regarding the converter design are related to the SEPIC capacitor selection. The capacitors must be designed

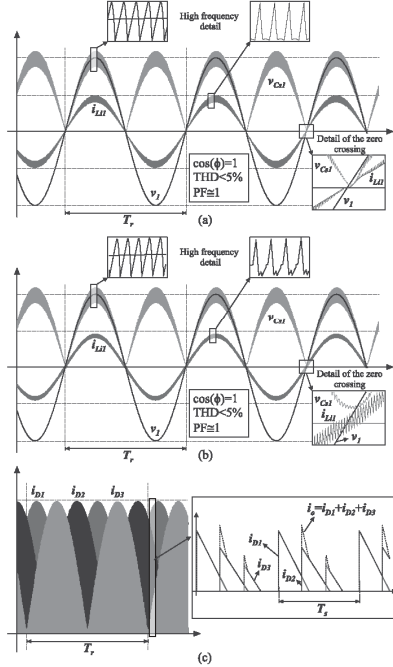


Fig. 5. Input current, input voltage, and SEPIC capacitor voltage with a (a) conventional modulator and with a (b) phase-shift modulator. (c) Currents of the output diodes and high frequency (in detail) with a phase-shift modulator.

in order to present a low high-frequency voltage ripple, but they must also reproduce the rectified input voltages, resulting in the expected structure operation. The output capacitor was designed to meet effective current and hold-up time criteria.

Due to the fact that the proposed structure is isolated, the transformer leakage inductances must be minimized, with the purpose of reducing, or even avoiding, the use of dissipative or nondissipative snubbers/clampers in the switch.

The maximum ripple input current value is defined by the input inductance, according to

$$\Delta I_{limax} = \frac{V_p D}{L_i f_s}. \quad (16)$$

The output voltage control is achieved by the use of a simple controller, which requires minimal effort for its design, since the output voltage behavior for duty-cycle perturbations may be

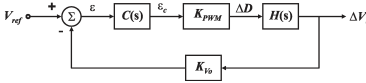


Fig. 6. Block diagram of the proposed control strategy.

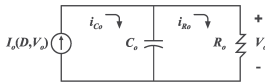


Fig. 7. Equivalent circuit for output voltage transfer function modeling.

TABLE I
SPECIFICATIONS

Rated power	4 kW
dc-bus voltage	400 V
Switching frequency	40 kHz
ac input source peak voltage	311 V
ac source line frequency	60 Hz

modeled by a first-order response. The block diagram for the proposed control strategy is presented in Fig. 6.

The output voltage transfer function model is obtained from the small-signal average model. The equivalent simplified circuit employed to obtain the system transfer function is shown in Fig. 7, resulting in (17), where the constant K is defined by (18).

The additional blocks from the block diagram refer to the PWM modulator K_{PWM} and proportional-integral with filter compensator $C(s)$ described, respectively, by (19) and (20). The voltage sensor gain block K_{V_o} refers to a constant gain defined by the designer

$$H(s) = \frac{\Delta V_o(s)}{\Delta D(s)} = \frac{2K}{1 + \frac{KD}{V_o} + R_o C_o s} \quad (17)$$

$$K = \frac{3}{4} \frac{V_p^2 D R_o}{n V_o f_s L_{eq}} \quad (18)$$

$$K_{PWM} = \frac{1}{V_{ip}} \quad (19)$$

$$C(s) = K_c \frac{(s + \omega_z)}{s(s + \omega_p)} \quad (20)$$

V. EXPERIMENTAL RESULTS

In order to confirm the operating principle of the proposed converter and validate the analysis results, a laboratory prototype was designed and built, with the specifications given in Table I. In Fig. 8, the complete power stage schematic, including the clamping circuit, is detailed. The results of the design are presented in Tables II and III. A photograph of the implemented laboratory prototype is shown in Fig. 9.

In Fig. 10, relevant voltage and current waveforms are shown, for rated power and voltages, which are in agreement with the expected results. It can be observed that the maximum voltage across the active power switch is equal to the sum of the line-

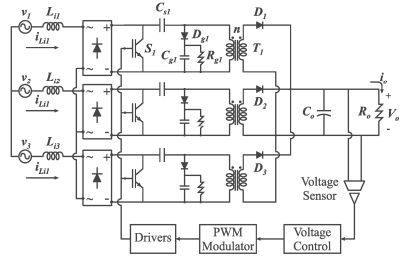


Fig. 8. Simplified diagram of the proposed three-phase rectifier, including dissipative clamping circuit and control blocks.

TABLE II
DESIGN PARAMETERS

Power Stage	
Designed duty cycle (D_{des})	0.523
Duty cycle at rated power (D)	0.459
Input inductances ($L_{ik(i,s)}$)	3.631 mH
Output inductances ($L_{oi(s)}$)	97.72 μ H
SEPIC capacitances ($C_{oi(s)}$)	1.5 μ F (320 V / 9 A*)
Switch stresses ($S_{i(s)}$)	650 V / 40 A (peak)
Output diode stresses ($D_{i(s)}$)	850 V / 30 A (peak)
Bridge diode stresses	650 V / 12 A (peak)
Output capacitance (C_o)	2000 μ F (450 V / 15 A*)
Clamper capacitances ($C_{oi(s)}$)	500 nF (850 V / 1 A*)
Clamper resistances ($R_{oi(s)}$)	10 k Ω
Clamper diode stresses ($D_{oi(s)}$)	1000 V / 40 A (peak)

* Values in rms

Transformer	
Turns ratio (n)	0.776
Primary number of turns (N_p)	24
Secondary number of turns (N_s)	31
Measurement leakage inductance (L_o)	1 μ H
Gap (l_g)	3 mm
Inductor	
Number of turns (N_{li})	111
Gap (l_{li})	2.75 mm

TABLE III
MAIN COMPONENTS LIST

Switches	IGW40N120H3
SEPIC capacitors	B32656-S0155-K501
Output diodes	STTH9012TV1
Clamper diodes	MURS150E
Input bridge rectifiers	SKB 30/12A1
Drivers	SKHI 100p
PWM modulator	DSPIC30F2020

to-neutral input peak voltage and the load voltage referred to the transformer primary side. The currents on the semiconductor and, consequently, the conduction power loss are increased because the converter operates in DCM and this is the major downside of the topology.

Fig. 11(a) shows the output current before the filter, along with the currents through the output diodes, for the conventional modulator. The peak currents of the diodes appear simultaneously, as expected. Fig. 11(b) shows the same currents, for the modulator with phase shift. These waveforms confirm the

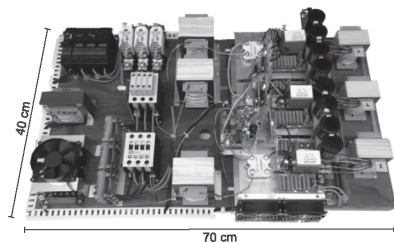


Fig. 9. Photograph of the 4-kW three-phase SEPIC rectifier prototype.

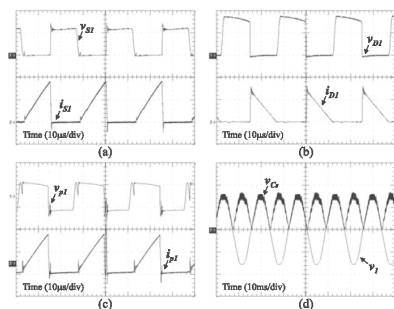


Fig. 10. Experimental waveforms: (a) switch voltage (500 V/div) and current (20 A/div); (b) output diode voltage (500 V/div) and current (20 A/div); (c) transformer primary-side voltage (500 V/div) and current (20 A/div); (d) SEPIC capacitor voltage (200 V/div) and input phase voltage (200 V/div).

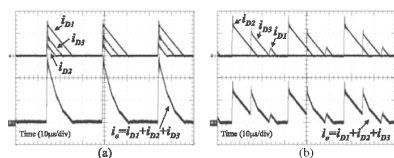


Fig. 11. Experimental diode and output currents (20 A/div) for (a) the classical and (b) the phase-shift modulators.

DCM operation since the currents of the output diodes reach zero before the next switching period.

The main contribution of the phase-shift modulator is the reduction of the output capacitor current stress, without affecting the average current.

The converter input current waveforms and harmonic spectrum are presented in Fig. 12, demonstrating that it operates with low harmonic distortion (4%) and a unity PF.

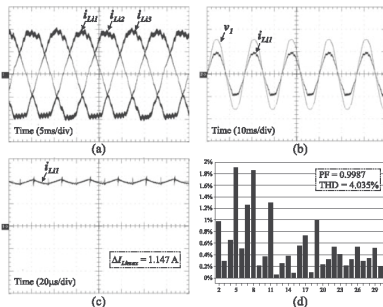


Fig. 12. Experimental waveforms: (a) input current for each phase (5 A/div); (b) input voltage (200 V/div) and input current (10 A/div) for one phase; (c) maximum input current ripple in detail; (d) input current harmonic spectrum.

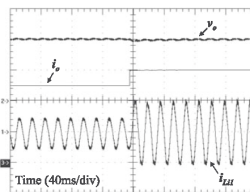


Fig. 13. Experimental waveforms for load disturbance from 50% to 100% of the rated power, with closed-loop voltage control: output voltage (100 V/div), output current (10 A/div), and input inductor current (10 A/div).

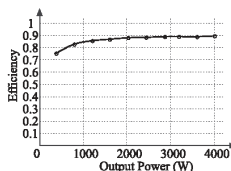


Fig. 14. Measured efficiency curve.

Fig. 13 shows the converter response with closed-loop voltage control, when submitted to a load step change from 50% to 100% of the rated load, showing a satisfactory behavior. The compensator designing criteria were developed for allowing voltage loop bandwidth of 133 Hz, since there is no oscillation around 120 Hz, as it occurs on single-phase systems.

The measured efficiency curve of the nonoptimized laboratory prototype, designed and built only for concept proof purposes, is shown in Fig. 14. The efficiency is 90% for the rated power operation. It is possible to improve the converter

efficiency by employing better magnetic material, low conduction loss power semiconductors, and regenerative clamping or snubber circuits.

VI. CONCLUSION

In this paper, a three-phase isolated high PF rectifier topology based on the dc–dc SEPIC operating in the DCM was presented. Theoretical analysis was detailed, summarizing the converter operation.

Experimental results confirmed that the proposed topology operates with input sinusoidal currents, without current sensors or a control loop strategy for this purpose, leading to a cost reduction, simplicity, and robustness.

A second advantage comes from the use of a simple control loop to regulate the output voltage, as verified from the experimental results, obtained using two distinct modulators.

There are many possible applications for the proposed converter, including in telecommunications and battery chargers.

ACKNOWLEDGMENT

The authors would like to thank R. F. Coelho and E. Agostini, Jr., for their support in building and testing the prototype.

REFERENCES

- [1] J. W. Kolar and H. Ertl, "Status of the techniques of three-phase rectifier systems with low effects on the mains," presented at the 21st Int. Telecommun. Energy Conf., Copenhagen, Denmark, 1999, p. 16.
- [2] M. Depenbrock and C. Niermann, "A new 12-pulse rectifier circuit with line-side interphase transformer and nearly sinusoidal line currents," in *Proc. 6th Conf. Power Electron. Motion Control*, 1990, pp. 374–378.
- [3] J. C. Clare, P. R. Mayes, and W. F. Ray, "Bidirectional power converter for voltage fed inverter machine drives," in *Proc. IEEE IAS Annu. Meeting Conf.*, 1992, pp. 189–194.
- [4] J. W. Kolar, H. Ertl, and F. C. Zach, "Realization considerations for unidirectional three-phase PWM rectifier systems with low effects on the mains," in *Proc. 6th Int. Conf. Power Electron. Motion Control*, Budapest, 1990, pp. 560–565.
- [5] C. Zhou, R. B. Ridley, and F. C. Lee, "Design and analysis of a hysteretic boost power factor correction circuit," in *Proc. 21st Annu. IEEE Power Electron. Spec. Conf.*, 1990, pp. 800–807.
- [6] J. Sebastian, M. Jaureguizar, and J. Uceda, "An overview of power factor correction in single-phase off-line power supply systems," in *Proc. 20th Int. Conf. Ind. Electron., Control Instrum.*, 1994, vol. 3, pp. 1688–1693.
- [7] B. Singh, B. N. Singh, A. Chandra, K. Al-Haddad, A. Pandey, and D. P. Kothari, "A review of single-phase improved power quality AC-DC converters," *IEEE Trans. Ind. Electron.*, vol. 50, no. 5, pp. 962–981, Oct. 2003.
- [8] C. A. Canesin and I. Barbi, "A unity power factor multiple isolated outputs switching mode power supply using a single switch," in *Proc. 6th Annu. Appl. Power Electron. Conf. Expo.*, 1991, pp. 430–436.
- [9] T. Tanititterapan, "Analysis of power factor correction isolated SEPIC rectifiers using inductor detection technique," in *Proc. 47th Midwest Symp. Circuits Syst.*, 2004, vol. 2, pp. II-321–II-324.
- [10] J. Sebastian, J. Uceda, J. A. Cobos, J. Arau, and F. Aldana, "Improving power factor correction in distributed power supply systems using PWM and ZCS-QR SEPIC topologies," in *Proc. 22nd Annu. IEEE Power Electron. Spec. Conf.*, 1991, pp. 780–791.
- [11] H. Y. Kanaan, K. Al-Haddad, G. Sauriole, and R. Chaffai, "Practical design of a SEPIC power factor corrector with DC-voltage regulation," in *Proc. IEEE Int. Symp. Ind. Electron.*, 2006, pp. 964–969.
- [12] Y. K. E. Ho, S. Y. R. Hui, and L. Yim-Shu, "Characterization of single-stage three-phase power-factor-correction circuit using modular single-phase PWM DC-to-DC converters," *IEEE Trans. Power Electron.*, vol. 15, no. 1, pp. 62–71, Jan. 2000.
- [13] B. N. Singh, A. Chandra, P. Rastgoufard, and K. Al Haddad, "Single-phase switch mode boost rectifier: An improved design/control applied to three phase AC-DC converters to power up telecommunication system," in *Proc. 24th Annu. Int. Telecommun. Energy Conf.*, 2002, pp. 611–618.
- [14] J. W. Kolar, H. Sree, U. Drofenik, N. Mohan, and F. C. Zach, "A novel three-phase three-switch three-level high power factor SEPIC-type AC-to-DC converter," in *Proc. 12th Annu. Appl. Power Electron. Conf. Expo.*, 1997, vol. 2, pp. 657–665.
- [15] U. Kammann and V. Chunkag, "Nearly unity power-factor of the modular three-phase AC to DC converter with minimized DC bus capacitor," in *Proc. Power Convers. Conf.*, 2007, pp. 1636–1643.
- [16] U. Kammann and V. Chunkag, "Analysis and design of a parallel and source splitting configuration using SEPIC modules based on power balance control technique," in *Proc. IEEE Int. Conf. Ind. Technol.*, 2005, pp. 1415–1420.
- [17] U. Kammann and V. Chunkag, "Power balance control techniques applied to parallel AC to DC converters using single-phase SEPIC rectifier modules," in *Proc. IEEE Region 10 Conf.*, 2004, vol. 4, pp. 57–60.
- [18] R. Aysanar, N. Mohan, and S. Jian, "Single-stage three-phase power-factor-correction circuit using three isolated single-phase SEPIC converters operating in CCM," in *Proc. IEEE 31st Annu. Power Electron. Spec. Conf.*, 2000, vol. 1, pp. 353–358.



Gabriel Tibola was born in Coronel Freitas, Santa Catarina, Brazil, in 1981. He received the B.S. and M.S. degrees in electrical engineering from the Federal University of Santa Catarina, Florianópolis, Brazil, in 2006 and 2009, respectively, where he is currently working toward the Ph.D. degree at the Power Electronics Institute.

His research interests include ac–dc power converters, dc–dc power converters, power factor correction, and power conversion from renewable energy sources.



Ivo Barbi (M'78–SM'90–F'11) was born in Gaspar, Santa Catarina, Brazil, in 1949. He received the B.S. and M.S. degrees in electrical engineering from the Federal University of Santa Catarina, Florianópolis, Brazil, in 1973 and 1976, respectively, and the Dr.Eng. degree from the Institut National Polytechnique de Toulouse, Toulouse, France, in 1979.

He founded the Brazilian Power Electronics Society and the Power Electronics Institute of the Federal University of Santa Catarina. He is currently a Professor at the Power Electronics Institute, Federal

University of Santa Catarina.

